

Effiziente Leistungsverstärkerarchitekturen für Mobilfunkbasisstationen

Von der Fakultät Informatik, Elektrotechnik und Informationstechnik
der Universität Stuttgart
zur Erlangung der Würde eines Doktor-Ingenieurs
(Dr.-Ing.) genehmigte Abhandlung

Vorgelegt von

Ingo Dettmann

aus Friedrichshafen

Hauptberichter : Prof. Dr.-Ing. Manfred Berroth

Mitberichter : Prof. Dr.-Ing. J. Roth-Stielow

Tag der mündlichen Prüfung : 27. Mai 2009

Institut für Elektrische und Optische Nachrichtentechnik der Universität Stuttgart
2009

Inhaltsverzeichnis

Abkürzungen	VI
Symbolverzeichnis	VIII
Abstract	XIV
1 Einleitung	1
1.1 Stand der Technik	2
1.2 Zielsetzung	2
1.3 Gliederung	3
2 Anforderungen an Leistungsverstärker	5
2.1 Transmitter	5
2.1.1 Modulationsverfahren	5
2.1.2 Zugriffsverfahren	7
2.1.3 Transmitter-Strukturen	8
2.1.4 Charakterisierung der Amplitudenschwankungen	10
2.2 Kenngrößen von Leistungsverstärkern	11
2.2.1 Maximale Ausgangsleistung	11
2.2.2 Verstärkung	11
2.2.3 Effizienz	12
2.2.4 Linearität	13
3 Transistortechnologien	20
3.1 Anforderungen an den Transistor	20
3.1.1 Ausgangsleistung	20
3.1.2 Effizienz	23
3.1.3 Linearität	23
3.2 Anforderungen an die Technologie	26
3.2.1 LDMOS-Technologie	29
3.2.2 GaAs-Technologie	31
3.2.3 GaN-Technologie	33
3.2.4 Weitere Technologien	34
3.3 Vergleich der Technologien	35
4 Betriebsarten von Leistungsverstärkern	36
4.0.1 Verstärkereinteilung	36
4.0.2 Ausgangsleistungsfähigkeit	37

4.1	Lineare Verstärker	38
4.1.1	Lineare Verstärker bei Vollaussteuerung	40
4.1.2	Lineare Verstärker bei reduzierter Ausgangsleistung	42
4.1.3	Leistungsverstärkung	45
4.1.4	Lineare Verstärker bei reaktiver Last	46
4.1.5	Lineare Verstärker bei Übersteuerung	48
4.1.6	Einfluss der Kniespannung	48
4.1.7	Linearität	49
4.1.8	Zusammenfassung lineare Verstärker	50
4.2	Schaltverstärker	51
4.2.1	Prinzip von Schaltverstärkern	51
4.2.2	Ansteuerung	52
4.3	Klasse-D-Verstärker	53
4.3.1	Spannungsgesteuerter Klasse-D-Verstärker	53
4.3.2	Stromgesteuerter Klasse-D-Verstärker	64
4.3.3	Zusammenfassung Klasse-D-Verstärker	75
4.4	Klasse-F-Verstärker	76
4.4.1	Nichtinvertierter Klasse-F-Verstärker	78
4.4.2	Invertierter Klasse-F-Verstärker	80
4.4.3	Verluste beim Klasse-F-Verstärker	82
4.4.4	Erzeugung der Harmonischen	82
4.4.5	Zusammenfassung Klasse-F-Verstärker	82
4.5	Klasse-E-Verstärker	83
4.6	Vergleich der Betriebsarten	85
5	Effizienzsteigernde Verstärkerarchitekturen	88
5.1	Prinzipien der Effizienzsteigerung	88
5.1.1	Variation der maximalen Leistung von linearen Verstärkern	89
5.1.2	Rekonstruktion der Amplitude	92
5.2	Doherty-Architektur	92
5.2.1	Doherty-Prinzip	93
5.2.2	Klasse-BC Konfiguration	100
5.2.3	Beispiel	102
5.2.4	Zusammenfassung Doherty-Verstärker	106
5.3	Chireix-Architektur	107
5.3.1	Chireix-Architektur mit nichtisoliertem Summierer	109
5.3.2	Chireix mit Klasse-B-Verstärker	114
5.3.3	Spannungsgesteuerter Klasse-D-Verstärker	118
5.3.4	Signalseparator	121
5.3.5	Beispiel	121
5.3.6	Zusammenfassung Chireix-Verstärker	123
5.4	Versorgungsspannungsmodulation	124
5.4.1	Versorgungsspannungsmodulation mit linearen Verstärkern	126
5.4.2	Versorgungsspannungsmodulation mit Schaltverstärker	130
5.4.3	Spannungsmodulatoren	133

5.4.4	Gesamteffizienz	147
5.4.5	Signal-detektor	147
5.4.6	Beispiel	151
5.4.7	Zusammenfassung der Versorgungsspannungsmodulation	153
5.5	Bandpass-Klasse-S-Verstärker	154
5.5.1	Modulatoren	157
5.5.2	Eigenschaften der Delta-Sigma-Pulsfolge	162
5.5.3	Realisierungsmöglichkeiten für Delta-Sigma-Modulatoren	164
5.5.4	Spannungsgesteuerter Klasse-D-Verstärker	166
5.5.5	Stromgesteuerter Klasse-D-Verstärker	171
5.5.6	Zusammenfassung Bandpass-Klasse-S-Verstärker	175
5.6	Vergleich der Architekturen	176
6	Zusammenfassung	180
A	Abschätzung der Effizienz bei Schaltverstärkern	184
B	Anpassnetzwerke für Doherty- und Chireix-Verstärker	186
B.1	Notwendigkeit einer Verzögerungsleitung	186
B.2	Bestimmung der Verzögerungsleitung	188
C	Signal-zu-Rauschverhältnis bei Delta-Sigma-Modulatoren	190
	Literatur	192
	Lebenslauf	198
	Danksagung	199

Abkürzungen

<i>Abkürzung</i>	<i>Bedeutung</i>
2DEG	Two D imensional E lectron G as
ACPR	Adjacent C hannel P ower R atio
ASK	Amplitude S hift K eying
BPDSM	Bandpass D elta S igma M odulator
CCDF	Complementary C umulative D istribution F unction
CDMA	Code D ivison M ultiplex A ccess
CPLD	Complex P rogrammable L ogic D evice
CW	Continuous W ave
DC	D irect C urrent
DMOS	Double diffused M etal O xide S emiconductor
DGL	D ämpfungsglied
EVM	E rror V ector M agnitude
FDM	F requency D ivison M ultiplex
FDMA	F requency D ivison M ultiplex A ccess
FSK	F requency S hift K eying
GaAs	Chemische Summenformel für Galliumarsenid
GaN	Chemische Summenformel für Galliumnitrid
LDMOS	Lateral D ouble diffused M OS
LINC	L inear A mplification with N onlinear C omponents
HEMT	H igh E lectron M obility T ransistor
HBT	H eterojunction B ipolar T ransistor
HF	H ochfrequenz
IMD	I nter M odulation D istortion
IP2	I ntercept P oint 2 rd O der
IP3	I ntercept P oint 3 rd O der
ISI	I nter S ymbol I nterference
mHEMT	m etamorphic H igh E lectron M obility T ransistor
MOS	M etal O xide S emiconductor
NTF	N oise T ransfer F unction
OFDM	O rthogonal F requency D ivison M ultiplex
OSR	O ver S ampling R atio
PAE	P ower A dded E fficiency
PAR	P eak to A verage R atio
PEP	P eak E nvelope P ower
PHEMT	P seudomorphic H igh E lectron M obility T ransistor
PSK	P hase S hift K eying

<i>Abkürzung</i>	<i>Bedeutung</i>
PWM	P ulse W idth M odulation
QAM	Q uadrature A mplitude M odulation
QPSK	Q uadrature P hase S hift K eying
RFC	R adio F requency C hoke
ROM	R ead O nly M emory
SEPIC	S ingle E nded P rimary I nductance C onverter
Si	Chemisches Elementzeichen für Silizium
SiC	Chemische Summenformel für Silizium-Carbid
SiGe	Chemische Summenformel für Silizium-Germanium
SMALA	S witch M ode A ssisted L inear A mplifier
SNR	S ignal to N oise R atio
SPI	S erial P rotocol I nterface
STF	S ignal T ransfer F unction
TDMA	T ime D ivison M ultiplex A ccess
THD	T otal H armonic D istortion
UMTS	U niversal M obile T elecommunications S ystem
VSM	V ersorgungsspannungs m odulation
WCDMA	W ideband C ode D ivison M ultiplex A ccess
ZCS	Z ero C urrent S witch
ZVS	Z ero V oltage S witch

Symbolverzeichnis

<i>Variable</i>	<i>Einheit</i>	<i>Beschreibung</i>
B_L	$1/\Omega$	Suszeptanz der Lastadmittanz
C_1	F	Parallelkapazität beim Klasse-E-Verstärker
C_B	F	Blockkapazität
C_{ds}	F	Drain-Source Kapazität
C_{gd}	F	Gate-Drain Kapazität
C_{gs}	F	Gate-Source Kapazität
C	F	Kapazität
C_{in}	F	Eingangskapazität eines Transistors
C_{out}	F	Ausgangskapazität eines Transistors
C_{ox}	F	Oxidkapazität
C_P	–	Ausgangsleistungsfähigkeit eines Verstärkers
C_x	F	Kompensationskapazität beim Chireixverstärker
D	–	Tastverhältnis
E_{Br}	V/cm	Durchbruchfeldstärke
E_C	eV	Leitungsbandenergie
E_F	eV	Ferminiveau
E_G	eV	Bandlückenenergie
E_V	eV	Valenzbandenergie
f	Hz	Frequenz
f_0	Hz	Resonanzfrequenz eines Resonators
f_{avg}	Hz	Mittlere Schaltfrequenz
f_B	Hz	Bandbreite
f_c	Hz	Knickfrequenz eines Filters
f_{lim}	Hz	Maximale Frequenz beim Klasse-AD-Verstärker, bei welcher der Schaltteil der Stromänderung folgen kann
f_{max}	Hz	Maximale Schaltfrequenz
f_s	Hz	Abtastfrequenz
f_{sw}	Hz	Schaltfrequenz
f_t	Hz	Transitfrequenz eines Transistors
f_T	Hz	Trägerfrequenz
f_Z	Hz	Zwischenfrequenz
G	–	Leistungsverstärkung
G_L	$1/\Omega$	Konduktanz der Lastadmittanz
G_T	–	Betriebsleistungsverstärkung
$g_{m,sat}$	$1/\Omega$	Sättigungsteilheit eines Transistors
I	A	Stromamplitude

<i>Variable</i>	<i>Einheit</i>	<i>Beschreibung</i>
I_D	A	Amplitude des Drainstroms
I_{DC}	A	Gleichstrom eines HF-Verstärkers
$I_{DC,H}$	A	Gleichstrom des Hauptverstärkers beim Dohertyverstärker
$I_{DC,S}$	A	Gleichstrom des Spitzenverstärkers beim Dohertyverstärker
$i_{D,sat}$	A	Sättigungsstrom eines Transistors
i_{ges}	A	Gesamtstrom beim Klasse-E-Verstärker
I_L	A	Strom durch eine Spule
I_{Lin}	A	Ausgangsstrom des linearen Verstärkers eines Klasse-AD-Verstärkers
I_H	A	Stromamplitude des Hauptverstärkers beim Dohertyverstärker
$I_{H,ideal}$	A	Ideale Stromamplitude des Hauptverstärkers beim Dohertyverstärker
$I_{H,max}$	A	Maximaler Strom durch den Hauptverstärker beim Dohertyverstärker
$I_{H,real}$	A	Reale Stromamplitude des Hauptverstärkers beim Dohertyverstärker
I_{max}	A	Maximaler Strom durch einen Transistor
I_p	A	Amplitude des Drainstroms in Bezug auf den Ruhestrom I_q
$I_{p,max}$	A	Maximale Amplitude von I_p
I_q	A	Ruhestrom durch den Transistor
I_R	A	Strom durch einen Resonator
I_S	A	Stromamplitude des Spitzenverstärkers beim Dohertyverstärker
$I_{S,ideal}$	A	Ideale Stromamplitude des Spitzenverstärkers beim Dohertyverstärker
$I_{S,max}$	A	Maximaler Strom durch den Spitzenverstärker beim Dohertyverstärker
$I_{S,real}$	A	Reale Stromamplitude des Spitzenverstärkers beim Dohertyverstärker
k	–	Skalierungsfaktor beim Dohertyverstärker
k_2	–	Skalierungsfaktor der 2. Harmonischen
k_3	–	Skalierungsfaktor der 3. Harmonischen
L	H	Induktivität
L_{Drain}	H	Draininduktivität eines Transistors
L_{Gate}	H	Gateinduktivität eines Transistors
L_G	m	Gatelänge
L_S	H	Serieninduktivität eines Transistors
L_{RFC}	H	HF-Drossel
L_{Source}	H	Sourceinduktivität eines Transistors
L_x	H	Kompensationsinduktivität beim Chireixverstärker
M	–	Modulatorordnung

<i>Variable</i>	<i>Einheit</i>	<i>Beschreibung</i>
n	–	Laufvariable
N_{Clk}	–	Anzahl der Pegelwechsel eines Taktsignals
$N_{\Delta\Sigma}$	–	Anzahl der Pegelwechsel einer Delta-Sigma-Pulsfolge
P	W	Leistung
$P_{1\text{dB}}$	W	1dB-Kompressionspunkt eines HF-Verstärkers
P_{avg}	W	Mittlere Leistung
P_{avs}	W	Verfügbare Leistung einer Quelle
P_{comp}	W	Ausgangsleistung eines Verstärkers unter Kompression
P_{DC}	W	Gleichspannungsleistung
P_{Env}	W	Ausgangsleistung eines DC/DC-Wandlers
P_{IMD}	W	Leistung der Intermodulationsprodukte
P_{in}	W	Eingangsleistung eines HF-Verstärkers
P_{max}	W	Maximale lineare Ausgangsleistung eines HF-Verstärkers
P_{out}	W	Ausgangsleistung eines HF-Verstärkers
P_{out_K}	W	Ausgangsleistung eines HF-Verstärkers bei Berücksichtigung der Kniespannung
P_{out_R}	W	Ausgangsleistung eines HF-Verstärkers bei reaktiven Lasten
P_{tot}	W	Maximale Verlustleistung eines Transistors
$P_{V_{\text{Cin}}}$	W	Verlustleistung durch die Eingangskapazität
$P_{V_{\text{Cin,max}}}$	W	Maximale Verlustleistung durch die Eingangskapazität
$P_{V_{\text{Cout}}}$	W	Verlustleistung durch die Ausgangskapazität
$P_{V_{\text{Cout,max}}}$	W	Maximale Verlustleistung durch die Ausgangskapazität
$P_{V_{\text{Knee}}}$	W	Verlustleistung durch die Kniespannung
$P_{V_{\text{Lin}}}$	W	Verlustleistung des linearen Verstärkers eines Klasse-AD-Verstärkers
$P_{V_{\text{Ls}}}$	W	Verlustleistung durch die Serieninduktivität
$P_{V_{\text{Ls,max}}}$	W	Maximale Verlustleistung durch die Serieninduktivität
$P_{V_{\text{Ron}}}$	W	Verlustleistung durch den Leitwiderstand
q	V	Quantisierungsintervall
Q	–	Unbelastete Güte eines Resonators
Q_L	–	Belastete Güte eines Resonators
Q_n	C/m ²	Ladungsträgerdichte
R	Ω	Widerstand
R_{Ch}	Ω	Kanalwiderstand eines Transistors
R_{DS}	Ω	Drain-Source Widerstand eines Transistors
R_{Drain}	Ω	Drainwiderstand eines Transistors
R_{Gate}	Ω	Gatewiderstand eines Transistors
r_{in}	–	Eingangsreflexionsfaktor
R_L	Ω	Reeller Lastwiderstand eines HF-Verstärkers
R_{OH}	Ω	Innenwiderstand des Hauptverstärkers beim Dohertyverstärker
R_{on}	Ω	Leitwiderstand eines Transistors
R_{opt}	Ω	Optimaler Lastwiderstand eines HF-Verstärkers

<i>Variable</i>	<i>Einheit</i>	<i>Beschreibung</i>
R_{OS}	Ω	Innenwiderstand des Spitzenverstärkers beim Dohertyverstärker
R_{p1}	Ω	Paralleler Ersatzwiderstand beim Chireixverstärker
R_{p2}	Ω	Paralleler Ersatzwiderstand beim Chireixverstärker
R_S	Ω	Innenwiderstand einer Quelle
R_{Source}	Ω	Sourcewiderstand eines Transistors
R_{Sense}	Ω	Widerstand zur Strommessung
S_{ee}	V^2/Hz	Rauschleistungsdichtespektrum
S_{in}	V^2/Hz	Eingangsleistungsdichtespektrum
t	s	Zeit
T	s	Pulsdauer
T_i	s	Pulsweite
t_{min}	s	Minimale Schaltzeit beim Klasse-AD-Verstärker
t_{off}	s	Ausschaltzeit beim Klasse-AD-Verstärker
t_{on}	s	Einschaltzeit beim Klasse-AD-Verstärker
\hat{U}	V	Spannungsamplitude der Verstärker beim Chireixverstärker
U_n	V	Spannungsamplitude der n-ten Harmonischen
U_B	V	Gate-Source-Gleichspannung zur Arbeitspunkteinstellung
U_{Br}	V	Durchbruchspannung eines Transistors
U_C	V	Spannung über einem Kondensator
U_D	V	Drainspannung
U_{DC}	V	Versorgungsspannung eines HF-Verstärkers
U_{DS}	V	Drain-Source Spannung
$U_{E,max}$	V	Maximale Versorgungsspannung bei der Versorgungsspannungsmodulation
U_{GS}	V	Gate-Source Spannung
U_{GSi}	V	Intrinsische Gate-Source Spannung
$U_{GS,max}$	V	Gatespannung, bei der I_{max} fließt
U_H	V	Spannung am Hauptverstärker eines Dohertyverstärkers
U_{in}	V	Spannungsamplitude am Eingang eines Verstärkers
U_K	V	Kniespannung eines Transistors
U_{max}	V	Maximale Spannung an einem Transistor
U_{on}	V	Spannungsabfall über dem Leitwiderstand
U_{out}	V	Ausgangsspannung
U_P	V	Spannungsamplitude hervorgerufen durch I_p
U_R	V	Spannungsamplitude am Lastwiderstand
U_S	V	Innere Spannung einer Quelle
U_{Th}	V	Einsatzspannung eines Transistors
v_{peak}	cm/s	Spitzengeschwindigkeit
v_{sat}	cm/s	Sättigungsgeschwindigkeit
W_G	m	Gateweite eines Transistors
X_L	Ω	Reaktanz der Lastimpedanz
X_{p1}	Ω	Parallele Ersatzreaktanz beim Chireixverstärker

<i>Variable</i>	<i>Einheit</i>	<i>Beschreibung</i>
X_{p2}	Ω	Parallele Ersatzreaktanz beim Chireixverstärker
\underline{Y}	Ω	Komplexe Admittanz
Y_C	Ω	Kompensationsadmittanz beim Chireixverstärker
\underline{Y}_L	Ω	komplexe Lastadmittanz eines HF-Verstärkers
\underline{Z}	Ω	Komplexe Impedanz
Z_0	Ω	Systemimpedanz
Z_H	Ω	Lastimpedanz des Hauptverstärkers eines Dohertyverstärkers
Z_{in}	Ω	Eingangsimpedanz
\underline{Z}_L	Ω	komplexer Lastwiderstand eines HF-Verstärkers
Z_S	Ω	Lastimpedanz des Spitzenverstärkers eines Dohertyverstärkers
Z_W	Ω	Wellenwiderstand einer $\lambda/4$ -Leitung

Griechische Buchstaben

<i>Variable</i>	<i>Einheit</i>	<i>Beschreibung</i>
α	–	Leitverhältnis
μ_n	$\text{m}^2/(\text{V} \cdot \text{s})$	Elektronenbeweglichkeit
η	–	Draineeffizienz
η_A	–	Draineeffizienz eines Klasse-A-Verstärkers
η_B	–	Draineeffizienz eines Klasse-B-Verstärkers
η_{all}	–	Gesamteffizienz
η_{avg}	–	Mittlere Effizienz
η_c	–	Codeeffizienz
η_{max}	–	Maximale Codeeffizienz
η_{Cin}	–	Effizienzfaktor aufgrund der Eingangskapazität
η_{Cout}	–	Effizienzfaktor aufgrund der Ausgangskapazität
η_{HF}	–	Effizienz eines HF-Verstärkers
η_{Knee}	–	Effizienzfaktor aufgrund der Kniespannung
η_{Ls}	–	Effizienzfaktor aufgrund der Serieninduktivität
η_{Lin}	–	Effizienz eines linearen Verstärkers
η_{Mod}	–	Effizienz eines Modulators
η_r	–	Effizienz aufgrund einer reaktiven Last
η_{Ron}	–	Draineeffizienz aufgrund resistiver Verluste
σ_e^2	W/Ω	Normierte Rauschleistung eines Quantisierers
$\sigma_{e,HP}^2$	W/Ω	Normierte gefilterte Rauschleistung am Ausgang eines Modulators
σ_{out}^2	W/Ω	Normierte Ausgangsleistung
σ_s^2	W/Ω	Normierte Signalleistung
τ	s	Zeitkonstante
ω	1/s	Kreisfrequenz
ω_1	1/s	Kreisfrequenz der Grundwelle beim Klasse-E-Verstärker
ω_c	1/s	Knickfrequenz eines LC-Filters
ϕ	rad	Phasenwinkel beim Chireixverstärker
ϕ_C	rad	Kompensationswinkel beim Chireixverstärker
ρ	–	Spitzen-zu-Mittelwert
κ	$\text{W}/(\text{cmK})$	Thermische Leitfähigkeit
ξ	–	Dämpfungsverhältnis des Gleichspannungsanteils zur ersten Harmonischen beim Buckmodulator

Abstract

Today's communication standards require modulation processes which modulate the information in phase as well as in amplitude of the carrier, in order to fulfill bandwidth specifications. The signals show large variations in amplitude that have to be amplified linearly. However, the necessary linear power amplifiers suffer from low efficiencies. But the efficiency of amplifiers plays a key role in designing the complete system, as low efficiencies cause high power dissipation. The amplifier must therefore be cooled which increases the overall cost of the system.

In this thesis, first the requirements for the power amplifiers are discussed, and how they are influenced by modulation processes and access methods. Modulation methods with high data rates produce carrier signals with highly varying envelope. The power amplifier must be able to follow this envelope without distorting it, and must therefore be linear.

Second, the requirements for the transistors are defined and the requirements for the technology are derived. The three mostly used technologies for power amplifiers are compared to each other: LDMOS transistors, GaAs HEMTs and GaN HEMTs. The LDMOS technology is characterised by a high breakdown voltage, but a small current density. GaAs, on the other side, shows a large current density and a low breakdown voltage. Due to the high band gap of the material, GaN has a high breakdown voltage and, because of the high charge carrier density, a high current density.

An analysis of the operation mode of amplifiers follows, which forms the background for improved efficiency amplifier architectures. Linear amplifiers like class A, AB and B amplifiers show high linearity. Though the efficiency of linear amplifiers can be improved by terminating the harmonics, this improvement takes only effect in the region of the maximum output power. The ideal operating point for linear amplifiers is the class AB amplifier near the class B operation, which represents a good compromise between efficiency, amplification and linearity. However, the efficiency halves approximately each 6 dB steps below the maximum output power. Though switching amplifiers like class D and E amplifiers are very efficient, they can not amplify amplitude-modulated signals.

In the following chapter, four methods are discussed to increase the efficiency below the maximum output power without decreasing the linearity considerably: The Doherty amplifier, the Chireix amplifier, the envelope modulation and the bandpass class S amplifier. The efficiency shall be primarily increased in the region of the average output power, which mainly influences the efficiency.

The Doherty amplifier provides a simple method to improve the efficiency also below the maximum output power. The principle is based on the variation of the load impedances. Two amplifiers - one main amplifier and one auxiliary amplifier - drive the same load resistance. The auxiliary amplifier is only switched on at high output power and changes the compression behaviour of the main amplifier. However, because of the finite output impedances of the transistors, the amplification is reduced, and the potential of the used transistors regarding the output power can only be taken advantage of by additional design measures like, e.g., an adaptive operation point control. With the designed Doherty amplifier, based on the LDMOS transistor MRF21045 from Freescale, the efficiency 7 dB below the maximum output power improves from 15% up to almost over 27%. But the maximum output power is reduced from 85 W to 56 W. Using an adaptive bias control of the auxiliary amplifier, the output power can be increased again to 85 W. Thereby, the efficiency also increases once again by 5% up to 32%.

The Chireix amplifier is based on the principle of linear amplification via non-linear components. The amplitude- and phase-modulated signal that has to be amplified is split via a phase-modulator in two opposite phase signals with constant amplitude. These two signals are amplified using a high-efficient amplifier. The original signal is recovered by summation of the two amplified signals. Key component to increase the efficiency is the coupler. Using isolated couplers like hybrid couplers, the power that is not delivered to the load is absorbed at the isolated port, and the efficiency does not increase. An increase in efficiency only takes place when applying non insulating couplers, so that the amplifiers can interact between each other. The increase in efficiency is due to the variation of the load impedance. If saturated class B amplifiers are used, compensation elements at the coupler have to be added, in order to get an increase in efficiency. The behaviour of the efficiency below the maximum output power can be controlled via these elements. If class D amplifiers are used, these compensation elements are not necessary. The efficiency is mainly determined by the charging and discharging of parasitic capacitances.

The envelope modulation varies the drain or collector voltage of an amplifier depending on the envelope of the carrier. This is the only amplifier concept discussed within in this thesis which works with all amplifier classes. It is also the only concept which does not restrict the

bandwidth of the RF amplifier, as long as the essential voltage modulator can follow the envelope of the carrier. The efficiency is calculated from the catenation of the efficiencies of the RF amplifier and the voltage modulator. Therefore, the efficiency of the voltage modulator must be as high as possible. Class S amplifiers have the potential of high efficiency, as they are based on switching amplifiers. The efficiency of the voltage modulator is significantly influenced by the switching frequency. With the Buck-Converter via pulse-width-modulated signal, this switching frequency is fixed and approximately 8 to 10 times higher than the bandwidth of the modulator, in order to minimise interference. Switching assisted linear amplifiers reduce the requirements of the switching frequency, so that efficient switching amplifiers can be designed. An amplifier based on the GaAs transistor MRF350101 has been built. Its supply voltage is controlled by a class AD amplifier. The maximum output power of the amplifier is 6.3 W with an efficiency of 67%. The supply voltage is controlled in the range of 6 V to 12 V, as below 6 V, the amplification degrades rapidly. The efficiency 7 dB below the maximum output power increases thereby from 30% up to 44%. The bandwidth of the modulator is larger than 3 MHz.

Bandpass class S amplifiers use switching amplifiers, in order to amplify an analogue signal with high efficiency. The analogue input signal is transformed by a modulator into a binary pulse train, which is efficiently amplified using a switching amplifier. Afterwards, the amplified signal is demodulated again. To keep the demodulation simple, modulation methods are used, which can be demodulated again by a simple filter. Pulse modulators, which generate a binary pulse train, require switching frequencies that are higher than the maximum occurring frequency. The switching frequency must be, however, as low as possible, as the efficiency of the switching amplifier is strongly influenced by the switching frequency. Bandpass Delta Sigma modulators represent a promising modulation method. With a Bandpass Delta Sigma modulator, the switching frequency of the modulator is four times larger than the carrier frequency. The average frequency corresponds to the carrier frequency. As switching amplifier, voltage controlled class D amplifiers as well as current controlled class D amplifiers can be used. With the voltage controlled class D amplifier, the control of the transistors is difficult, as for high frequencies only n-channel transistors are available. With the current controlled class D amplifier, both transistors are referred to ground, so that the control of these transistors is easier. Due to the irregular switching of the transistors, negative currents occur with the voltage controlled class D amplifier, and negative voltages with the current controlled class D amplifier. These reduce the efficiency of the amplifier, as parasitic elements have to be charged and discharged. In both cases the transistors have to be protected by additional diodes. For both amplifiers the output power capability is below that of the class B amplifier, so that for the same output power larger transistors have to be used.

1 Einleitung

Aus der heutigen Zeit ist das Mobiltelefon als modernes Kommunikationsmittel nicht mehr wegzudenken. Für eine flächendeckende Versorgung sind allein in Deutschland an die 50.000 Basisstationen im Einsatz mit steigender Tendenz aufgrund neuer Mobilfunkgenerationen [1]. Insbesondere UMTS erfordert gegenüber dem älteren GSM-Standard kleinere Funkzellen und damit eine höhere Dichte von Basisstationen. Der damit verbundene wachsende Kostendruck erzwingt Basisstationen mit geringen Betriebskosten. Dazu gehören besonders geringe Energiekosten, was vor allem bedeutet, dass der Energiebedarf einer Basisstation niedrig gehalten werden muss. Dieser wird von dem Leistungsverstärker dominiert, welcher das abzustrahlende Signal verstärkt. Hierbei spielt dessen Effizienz eine entscheidende Rolle: Sie ist letztendlich ein Maß dafür, wieviel Wärme entsteht. Diese Wärme muss abgeführt werden, um die Temperatur der Schaltungen in einem zulässigen Bereich zu halten. Bei geringen Ausgangsleistungen von wenigen Watt genügen Kühlkörper, um diese Wärme abzuführen. Bei höheren Ausgangsleistungen muss die Kühlung aktiv, zum Beispiel über Lüfter, erfolgen. Entsprechend aufwändig werden die mechanischen Konstruktionen, um eine gute Luftumwälzung zu ermöglichen. Die aktive Kühlung benötigt selbst noch Energie, und die Gesamteffizienz des Systems nimmt weiter ab. Zudem wird die Kühlung eine gewisse Redundanz aufweisen, um Ausfällen entgegenzuwirken oder Wartungsarbeiten im laufenden Betrieb zu ermöglichen. Eine Erhöhung der Effizienz bewirkt eine Reduzierung der Wärmeentwicklung. Damit kann das Kühlsystem verkleinert werden. Dies macht sich sowohl in den Betriebskosten des Systems bemerkbar als auch in den Herstellungskosten des Systems. Effizientere Verstärker können die Kosten des Gesamtsystems reduzieren, wobei die Kosten des Verstärkers selbst sogar höher sein können, solange sich die Gesamtkosten verringern. Eine hohe Effizienz erhöht zudem die Zuverlässigkeit des Systems durch geringeren thermischen Stress.

Zusammenfassend bringt die Steigerung der Effizienz von Leistungsverstärkern damit Vorteile für die Zuverlässigkeit von Basisstationen und den Wettbewerb. Neben den technischen und wirtschaftlichen Vorteilen von effizienten Basisstationen sollten die ökologischen Aspekte nicht außer acht gelassen werden. Das steigende Umweltbewusstsein in der Bevölkerung

und die damit verbundene Auseinandersetzung mit energiepolitischen Themen verlangt den schonenden Umgang mit den Energieresourcen.

1.1 Stand der Technik

Um die steigende Anforderung an die Übertragungsbandbreite realisieren zu können, verwenden heutige Kommunikationsstandards, wie zum Beispiel UMTS (*Universal Mobile Telecommunication System*), Modulationsverfahren, welche die Information sowohl in der Phase als auch in der Amplitude des Trägers modulieren. Um solche Trägersignale verstärken zu können, werden Verstärker mit hoher Linearität benötigt, die der Amplitudenänderung des Trägers folgen können. Die Amplitude des Trägers schwankt dabei statistisch um einen Mittelwert. Die Ausgangsleistung des Verstärkers ist abhängig vom Kommunikationsstandard und von der Zellengröße, welche die Basisstation versorgen soll. Im Falle von UMTS schwankt die mittlere Ausgangsleistung von 0.1 W für Pikozellen, welche eine Größe von maximal 100 m haben, bis zu typischerweise 20 W für Makrozellen, welche eine Ausdehnung bis zu 2 km haben können [2]. Die Spitzenausgangsleistung ist dabei etwa fünfmal größer als die mittlere Ausgangsleistung. Die Effizienz von solchen linearen Verstärkern liegt typischerweise um die 25% [3].

1.2 Zielsetzung

Um die Effizienz von Leistungsverstärkern zu erhöhen, stehen mehrere Möglichkeiten zur Verfügung:

- Verwendung von Modulations- und Zugriffsverfahren, die den Einsatz effizienter Betriebsarten erlauben
- Linearisierung von Leistungsverstärkern
- Verringerung von Verlusten, zum Beispiel in Anpassnetzwerken
- Effizienzsteigernde Architekturen

Modulations- und Zugriffsverfahren sind durch den verwendeten Kommunikationsstandard festgelegt, ebenso wie der aus ihnen resultierende Spitzen-zu-Mittelwert der Ausgangsleistung. Dieser liegt bei einem UMTS-Signal, abhängig von der Anzahl der Benutzer und der Anzahl der Träger, bei ca. 10 dB - 12 dB. Durch eine Begrenzung des Spitzen-zu-Mittelwerts

auf etwa 7 dB - 8 dB kann die Effizienz der Leistungsverstärker erhöht werden, wobei ausgenutzt wird, dass das System eine gewisse Fehlertoleranz aufweist [4]. Höhere Begrenzungen sind nicht möglich, da ansonsten die Spezifikationen verletzt werden.

Durch die Linearisierung werden die Leistungsverstärker stärker in Sättigung betrieben und sind daher effizienter. Die Linearisierung von Leistungsverstärkern erfordert jedoch komplexe Systeme, welche die Gesamtkosten erhöhen.

Die Effizienz kann durch das Vermeiden von effizienzmindernden Einflüssen erhöht werden: Dazu gehört die Verringerung von Verlusten in Anpassnetzwerken, in der Gleichspannungszuführung und in Filtern insbesondere auf der Ausgangsseite des Leistungsverstärkers. Auch die Verwendung der passenden Transistortechnologie beeinflusst die Effizienz.

Diese Lösungsansätze sind weitgehend ausgereizt, so dass andere Maßnahmen ergriffen werden, um die Effizienz weiter zu steigern. Effizienzsteigernde Architekturen bieten die Möglichkeit, durch andere Verstärkerstrukturen die Effizienz des Leistungsverstärker möglichst in Punkten hoher Effizienz zu halten.

In dieser Arbeit werden in erster Linie Leistungsverstärkerarchitekturen untersucht, welche die Effizienz der Verstärker erhöhen sollen. Es wird untersucht, welches Potential zur Effizienzsteigerung die Architekturen haben, wie gut die Architekturen in bestehende Systeme integrierbar sind, mit welchen Betriebsarten die Architekturen aufgebaut werden können und welche Transistortechnologien geeignet sind.

1.3 Gliederung

Im Kapitel 2 werden die grundlegenden Konzepte von Mobilfunksendern behandelt. Der Einfluss von Modulations- und Zugriffsverfahren auf die Anforderungen von Leistungsverstärkern wird dargestellt. Die wichtigsten Kennwerte zur Charakterisierung der Effizienz und der Linearität von Leistungsverstärkern werden eingeführt. Im Kapitel 3 wird auf die für Leistungsverstärker verwendeten Transistortechnologien eingegangen. Der Einfluss der Transistorkennwerte wie Durchbruchspannung, maximaler Strom und Transitfrequenz auf die Ausgangsleistung, Effizienz, Linearität und Bandbreite von Verstärkern wird diskutiert. Die für Mobilfunkbasisstationen relevanten Transistortechnologien LDMOS, GaAs und GaN und deren Vor- und Nachteile werden erörtert. Im Kapitel 4 werden die Betriebsarten von Verstärkern eingeführt. Sowohl die linearen Betriebsarten A, B, AB und C als auch die Betriebsarten als Schalter D, E, und F werden beschrieben. Die Betriebsarten werden in Bezug auf Ausgangsleistung, Effizienz und Linearität miteinander verglichen. Effizienzmindernde Einflüsse

werden für jede Betriebsart untersucht. Aufbauend auf dem Kapitel 4 werden im Kapitel 5 Möglichkeiten aufgezeigt, die Effizienz von Leistungsverstärkern zu steigern, während die Linearität erhalten bleibt. Zuerst werden die prinzipiellen Möglichkeiten aufgezeigt, die Effizienz von Leistungsverstärkern zu erhöhen. Anschließend werden die Doherty-Architektur, die Chireix-Architektur, die Versorgungsspannungsmodulation und digitale Verstärkerkonzepte diskutiert. Die Möglichkeiten, aber auch die Grenzen der jeweiligen Architektur werden aufgezeigt. Zudem wird darauf eingegangen, welche Betriebsarten die Architekturen verwenden können. Im letzten Kapitel werden die Ergebnisse zusammengefasst und ein Ausblick für weitere Arbeiten gegeben.

2 Anforderungen an Leistungsverstärker

Die Anforderungen an einen Leistungsverstärker werden durch das Gesamtsystem bestimmt. Modulations- und Zugriffsverfahren beeinflussen dabei, welche Linearitätsbedingungen der Verstärker erfüllen muss.

Der erste Teil des Kapitels behandelt den Einfluss des Senders auf die Anforderungen von Leistungsverstärkern. In einem zweiten Teil werden die Kenngrößen von Leistungsverstärkern beschrieben.

2.1 Transmitter

Die Aufgabe eines Senders ist die Übertragung von Informationen über einen Übertragungskanal. Dazu werden Informationssignale zusammengefasst, moduliert, verstärkt und im Falle der drahtlosen Übertragung über eine Antenne abgestrahlt.

2.1.1 Modulationsverfahren

Bei der Modulation wird die Amplitude, Phase oder Frequenz eines Trägersignals durch ein Informationssignal verändert. Dadurch wird das Informationssignal auf ein höheres Frequenzband transformiert, welches für die Übertragung der Information geeignet ist. Abhängig von der Modulationsart werden nicht alle Eigenschaften des Trägers verändert, sondern nur bestimmte.

Je nach Art des Eingangssignals wird zwischen analoger und digitaler Modulation unterschieden. Bei der analogen Modulation wird ein analoges Informationssignal über einen analogen Bandpasskanal um den Träger übertragen. Bei der digitalen Modulation wird dagegen ein digitales Signal über einen analogen Bandpasskanal um den Träger übertragen. In der Mobilkommunikation sind die digitalen Modulationsarten vorherrschend. Die gebräuchlichsten Modulationsarten sind die Phasenumtastung (PSK, *Phase Shift Keying*), die Frequenzumtastung (FSK, *Frequency Shift Keying*), die Amplitudenumtastung (ASK, *Amplitude Shift*

Keying) und die Quadraturmodulation (QAM, *Quadrature Amplitude Modulation*). Bei der digitalen Modulation werden mehrere Bits des Eingangsdatenstroms in einem Symbol zusammengefasst. Diese Symbole werden üblicherweise in einem Konstellationsdiagramm dargestellt, in welchem die Inphasekomponente I auf der X-Achse und die Quadraturkomponente Q auf der Y-Achse aufgetragen wird (Abbildung 2.1). Je mehr Symbole zugelassen werden, desto höher ist auch die Übertragungsgeschwindigkeit, wenn die Symbolrate konstant bleibt. Da der Abstand der Symbole zueinander abnimmt, wird allerdings auch die Störanfälligkeit und damit die Bitfehlerrate des Übertragungssystems größer.

Darüberhinaus kann zwischen der Einträgermodulation und der Mehrträgermodulation unterschieden werden. Bei Einträgermodulation wird das Informationssignal auf einen Träger bestimmter Frequenz moduliert. Im Falle einer Mehrträgermodulation wird das Informationssignal auf mehrere Träger verteilt. Die Mehrträgermodulation bietet die Möglichkeit, Auslöschungseffekte durch Mehrwegeausbreitung zu verringern, indem die Information auf mehreren Träger übertragen wird. Wenn die Anzahl der Träger so groß ist, dass der Übertragungskanal innerhalb der Bandbreite als verzerrungsfrei angenommen werden kann, ist eine Entzerrung des Signals im Empfänger nicht erforderlich. Ein Beispiel für die Mehrträgermodulation ist die Orthogonale Frequenzmultiplextechnik (OFDM, *Orthogonal Frequency Division Multiplex*), welche auf der Frequenzmultiplextechnik (FDM) basiert. Die OFDM wird allerdings nicht als ein Zugriffsverfahren, sondern als ein Modulationsverfahren angesehen, da bei der OFDM-Modulation ein einzelner Datenstrom auf mehreren Träger verteilt wird. Durch die Orthogonalität der Träger zueinander kann das Frequenzspektrum effektiver ausgenutzt werden, als es bei der klassischen FDM der Fall ist.

Eine spezielle Art der Modulation ist die Pulsträgermodulation, bei der eine Pulsfolge durch ein Informationssignal verändert wird. Aus Sicht des Leistungsverstärkers sind insbesondere die Modulationsvarianten der Pulsträgermodulation interessant, die eine binäre Pulsfolge erzeugen. Damit können auch bei amplitudenmodulierten Signalen Schaltverstärker eingesetzt werden, welche prinzipbedingt effizienter sind als lineare Verstärker. Mögliche Verfahren sind die Pulsweitenmodulation (PWM) und die Delta-Sigma-Modulation. In Kapitel 5 wird auf Möglichkeiten eingegangen, mithilfe der Pulsträgermodulation effiziente Verstärker aufzubauen.

2.1.1.1 Einfluss der Modulation auf den Leistungsverstärker

Das Modulationsverfahren hat einen erheblichen Einfluss auf die Linearitätsanforderungen und damit auch auf die Effizienz des Leistungsverstärkers. Aus Sicht des Leistungsverstärkers sind solche Modulationsverfahren attraktiv, welche eine konstante Einhüllende des Trägers

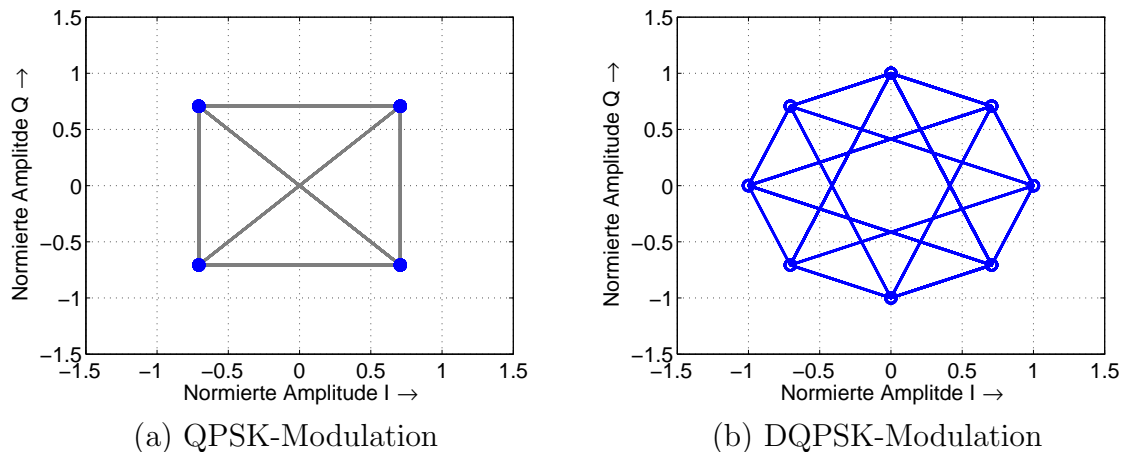


Bild 2.1: Ideales Konstellationsdiagramm eines QPSK- und DQPSK-modulierten Signals mit Zustandsübergängen.

erzeugen. Damit können Verstärker mit geringer Linearität aber hoher Effizienz verwendet werden. Bei starken Schwankungen der Amplitude ändert der Leistungsverstärker durch Erwärmen und Abkühlen seine Eigenschaften. Daher sind diejenigen Modulationsverfahren problematisch, bei denen die Einhüllende stark variiert, also ein Teil der Information in der Amplitude moduliert ist. Zudem sollten Modulationsarten vermieden werden, bei denen die Zustandsübergänge durch den Ursprung des IQ-Diagramms gehen. Abbildung 2.1 zeigt das ideale Konstellationsdiagramm für ein QPSK- und ein DQPSK-moduliertes Signal. Während beim QPSK-modulierten Signal die Zustandsübergänge durch den Nulldurchgang gehen können, werden diese Übergänge beim DQPSK-modulierten Signal vermieden.

2.1.2 Zugriffsverfahren

Zugriffsverfahren regeln den Zugriff mehrerer Benutzer auf einen gemeinsam genutzten Übertragungskanal. Es wird zwischen drei prinzipiellen Methoden unterschieden:

- Frequenzvielfach (FDMA, *Frequency Division Multiplex Access*)
- Zeitvielfach (TDMA, *Time Division Multiplex Access*)
- Codevielfach (CDMA, *Code Divison Multiplex Access*)

Beim Frequenzvielfach wird der zur Verfügung stehende Frequenzbereich in schmalere Frequenzbänder unterteilt. Jedem Benutzer wird dauerhaft ein Frequenzband zugewiesen. Die verfügbare Bandbreite eines Frequenzbands ist allerdings geringer als die des verfügbaren Frequenzbereichs. Beim Zeitvielfach wird die Übertragungskapazität in Zeitschlitze unterteilt.

Jedem Benutzer wird ein bestimmter Zeitschlitz zugeteilt, während dessen er den Übertragungskanal nutzen darf. In dieser Zeit steht dem Benutzer die volle Übertragungsbandbreite zur Verfügung, was ein Vorteil gegenüber dem Frequenzvielfach ist. Nicht benötigte Zeitschlitze können Benutzern zugewiesen werden, die momentan eine höhere Übertragungsrate benötigen. Beim Codevielfach nutzen alle Benutzer den Übertragungskanal gleichzeitig. Um die Benutzer unterscheiden zu können, werden die Daten der Benutzer durch orthogonale Codes verschlüsselt. Durch die Multiplikation der Daten mit einem schnelleren Code wird das Leistungsdichtespektrum des Signals gespreizt. Die verschlüsselten Daten nehmen eine größere Bandbreite ein als die unverschlüsselten Daten.

2.1.2.1 Einfluss der Zugriffsverfahren auf den Leistungsverstärker

So wie die Modulationsverfahren haben auch die Zugriffsverfahren Einfluss auf die Linearitätsanforderungen an den Leistungsverstärker. Beim Frequenzvielfach werden die Signale mehrerer modulierter Träger aufaddiert. Je nach Phasenlage zueinander addieren oder subtrahieren sich die Signale. Das resultierende Signal zeigt eine Einhüllende, die je nach Modulationsart der einzelnen Träger und der Anzahl der Träger stark schwankt, unabhängig davon, ob das Modulationsverfahren für den einzelnen Träger eine konstante Einhüllende erzeugt. Insbesondere bei Sendern für Basisstationen tritt dieses Problem auf, da sie im Gegensatz zum Mobilteil oft mehrere Träger gleichzeitig senden müssen. Mehrträgersysteme erhöhen daher die Anforderungen an die Linearität des Leistungsverstärkers. Gleiches gilt für das Codevielfach. Durch die Codierung der einzelnen Symbole mit einem orthogonalen Code und das anschließende Aufaddieren der gespreizten Symbole entstehen Signale mit stark schwankender Einhüllender.

2.1.3 Transmitter-Strukturen

Abbildung 2.2 zeigt das vereinfachte Blockschaltbild eines Transmitters. Der Eingangsdatenstrom wird durch einen Abbilder in einen I - und Q -Datenstrom aufgeteilt, wobei die Abbildungsfunktion abhängig vom Modulationsverfahren ist. Die I - und Q - Datenströme werden nach einer Pulsformung dem IQ-Modulator zugeführt. Das Informationssignal kann direkt oder über eine oder mehrere Zwischenfrequenzen auf die Trägerfrequenz moduliert werden. Die meisten Transmitter verwenden eine Zwischenfrequenz, die niedrig genug ist, damit die IQ-Modulation noch im digitalen Bereich durchgeführt werden kann, da diese im digitalen Bereich genauer realisiert werden kann. Anschließend wird das digitale Signal in

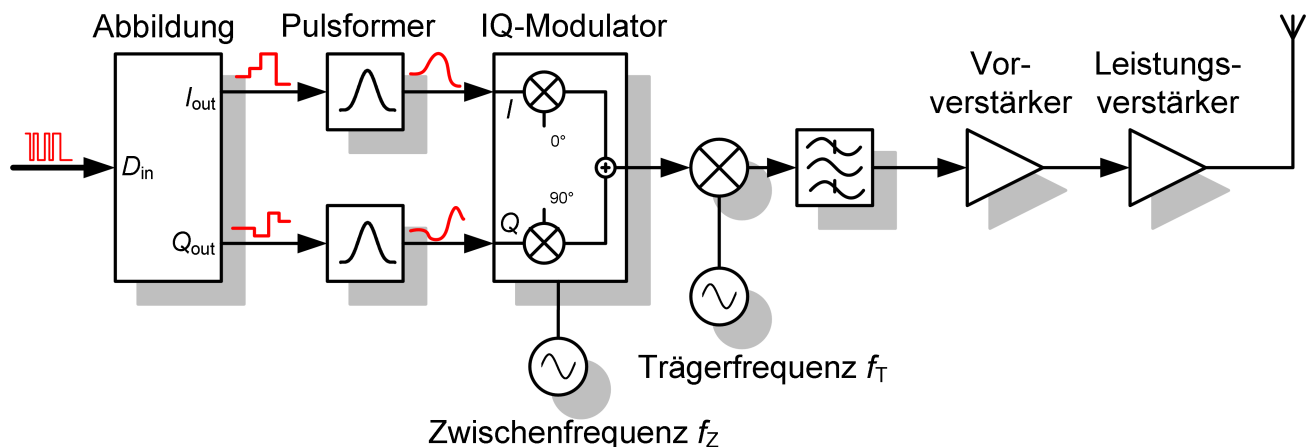


Bild 2.2: Blockschaltbild eines Transmitters für eine digitale Einträgermodulation.

ein analoges gewandelt und über einen Mischer auf die Trägerfrequenz hochgesetzt. Zuletzt wird das modulierte Trägersignal verstärkt und über eine Antenne abgestrahlt.

2.1.3.1 Einfluss der Pulsformung auf den Leistungsverstärker

Schnelle Wechsel in den Symbolen führen zu hohen spektralen Bandbreiten und zu Inter-symbol-Interferenzen (*ISI*). Deshalb werden Filter vor den IQ-Modulator geschaltet, um die Bandbreite zu reduzieren. Der Informationsgehalt darf durch die Filterung allerdings nicht verloren gehen. Die am häufigsten verwendeten Filter sind:

- Raised-Cosine-Filter
- Square-Root-Cosine-Filter
- Gauss-Filter

Die Filter haben Einfluss auf die Linearitätsanforderung an den Leistungsverstärker. Die meisten Filter verursachen ein Überschwingen der Signalamplitude. Die Signalamplitude wird größer, als sie eigentlich für die Übertragung des Symbols nötig wäre. Damit erhöht sich das Verhältnis von minimaler zu maximaler Leistung und der Bereich, in dem der Verstärker linear arbeiten muss, wird größer. Abbildung 2.3 zeigt den Einfluss der Filterung auf ein QPSK-moduliertes Signal. Im Gegensatz zum idealen Konstellationsdiagramm aus Abbildung 2.1(a) zeigen die Übergänge in Abbildung 2.3(a) deutliche Überschwingungen auf. Abbildung 2.3(b) zeigt die resultierende Einhüllende des Trägers. Hier ist die Variation der Amplitude deutlich sichtbar. Die Amplitude wird bis um den Faktor 1,7 höher, als es für

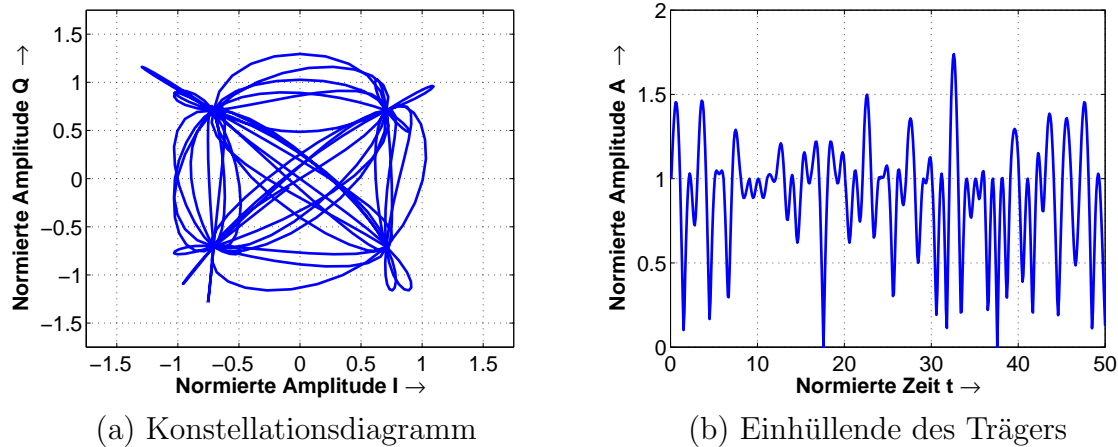


Bild 2.3: Konstellationsdiagramm mit Zustandsübergängen und Einhüllende eines QPSK-modulierten Signals. Filterung durch ein Raised-Cosine Filter mit einem Roll-off Faktor $r=0,22$.

die Signalübertragung im Idealfall notwendig wäre. Dementsprechend muss der Leistungsverstärker diese erhöhte Ausgangsleistung vorhalten können.

2.1.4 Charakterisierung der Amplitudenschwankungen

Die Amplitudenschwankungen des Trägers sind statistisch verteilt. Abbildung 2.4(a) zeigt die Wahrscheinlichkeitsverteilung der Amplitudenwerte für das Signal aus Abbildung 2.3(a). Die Wahrscheinlichkeitsverteilung der Amplitudenwerte bei Mobilfunksystemen ist abhängig von dem Modulationsverfahren, dem Zugriffsverfahren, der Pulsformung und den momentanen Sendebedingungen wie zum Beispiel der Anzahl der aktiven Benutzer. Die statistische Verteilung der Amplitudenwerte wird in mehreren Kenngrößen charakterisiert, wobei üblicherweise nicht die Amplitude selbst, sondern die zugehörige Leistung betrachtet wird. Die mittlere Leistung ist die zeitlich gemittelte Leistung des Trägers. Das Verhältnis von Spitzen- zur mittleren Leistung (PAR, *Peak to average ratio*, auch als Crestfaktor bezeichnet) gibt die Differenz von der möglichen Spitzenleistung zur mittleren Ausgangsleistung an. Zwischen minimaler und maximaler Leistung liegt der gesamte mögliche Wertebereich der Ausgangsleistung und entspricht damit dem Linearitätsbereich des Leistungsverstärkers. Üblicherweise wird die Wahrscheinlichkeitsverteilung in Form der komplementären kumulierten Verteilungsfunktion dargestellt (CCDF, *complementary cumulative distribution function*). Abbildung 2.4(b) zeigt die CCDF für das Signal aus Abbildung 2.3(a).

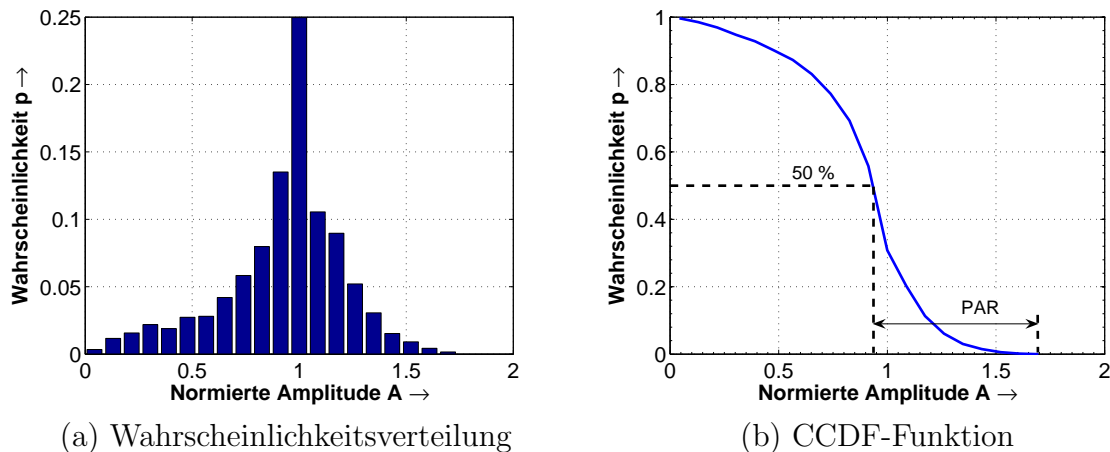


Bild 2.4: Wahrscheinlichkeitsverteilung und CCDF Funktion eines QPSK-modulierten Signals. Filterung durch ein Raised-Cosine Filter mit einem Roll-off Faktor $r=0,22$.

2.2 Kenngrößen von Leistungsverstärkern

Abbildung 2.5 zeigt das Blockschaltbild eines Leistungsverstärkers. Der Leistungsverstärker wird von einer Quelle U_S mit dem Innenwiderstand R_S angeregt. Die HF-Leistung P_{avs} ist die aus der Quelle verfügbare Leistung. P_{in} ist die tatsächliche in den Verstärker eingespeiste HF-Leistung. P_{out} ist die HF-Ausgangsleistung an einem Lastwiderstand R_L . Dem Verstärker wird eine Gleichspannungsleistung P_{DC} zugeführt. Nachfolgend werden die wichtigsten Kenngrößen von Leistungsverstärkern erläutert.

2.2.1 Maximale Ausgangsleistung

Wird die Ausgangsleistung eines Verstärkers über der Eingangsleistung aufgetragen, so steigt ab einer gewissen Eingangsleistung die Ausgangsleistung nicht mehr linear an: Der Verstärker gerät in Sättigung. Der Punkt, an dem idealisierter und realer Verlauf der Ausgangsleistung um 1 dB voneinander abweichen, ist der 1 dB-Kompressionspunkt P_{1dB} . Die maximal mögliche Ausgangsleistung des Verstärkers ist die Kompressionsleistung P_{comp} .

2.2.2 Verstärkung

Es gibt unterschiedliche Verstärkungsdefinitionen. Die beiden gebräuchlichsten sind die Betriebsleistungsverstärkung G_T (*transducer power gain*) und die Leistungsverstärkung G .

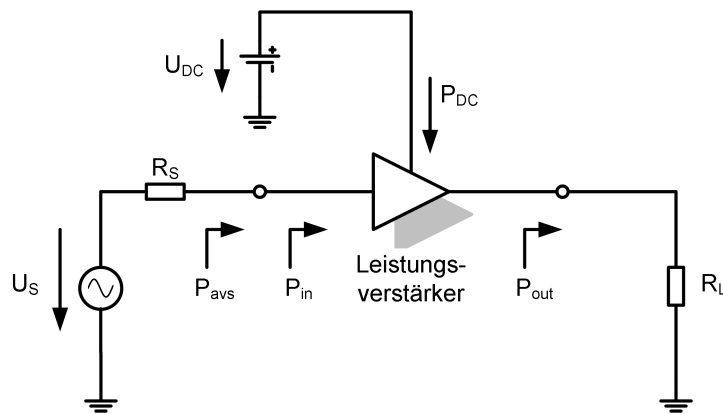


Bild 2.5: Blockschaltbild eines Verstärkers.

Die Leistungsverstärkung G ist das Verhältnis von der am Lastwiderstand abgegebenen Leistung P_{out} zu der in den Verstärker eingespeisten Leistung P_{in} :

$$G = \frac{P_{\text{out}}}{P_{\text{in}}}. \quad (2.1)$$

Die Betriebsleistungsverstärkung G_T ist dagegen das Verhältnis von am Lastwiderstand abgegebener Leistung P_{out} zu der aus der Quelle verfügbaren Leistung P_{avs} :

$$G_T = \frac{P_{\text{out}}}{P_{\text{avs}}}. \quad (2.2)$$

2.2.3 Effizienz

Die Effizienz eines Verstärkers ist das Verhältnis von der aufgenommenen Leistung zu abgegebener HF-Leistung. Es gibt mehrere gängige Effizienzdefinitionen.

Die Drain- oder Kollektoreffizienz (für Feldeffekt- bzw. Bipolartransistor)¹ ist das Verhältnis der am Ausgang auftretenden HF-Leistung P_{out} zu der eingespeisten Gleichspannungsleistung P_{DC} :

$$\eta_D = \frac{P_{\text{out}}}{P_{\text{DC}}}. \quad (2.3)$$

Bei der Leistungsaddierten Effizienz (*Power Added Efficiency, PAE*) wird das Verhältnis zwischen der abgegebenen HF-Leistung abzüglich der Eingangsleistung und der eingespeisten

¹Im weiteren wird immer die Draineffizienz verwendet.

Gleichspannungsleistung gebildet.

$$\text{PAE} = \frac{P_{\text{out}} - P_{\text{in}}}{P_{\text{DC}}}. \quad (2.4)$$

Die Gesamteffizienz oder der Wirkungsgrad berücksichtigt die eingespeiste HF-Leistung P_{in} auf der Quellenseite:

$$\eta_{\text{all}} = \frac{P_{\text{out}}}{P_{\text{DC}} + P_{\text{in}}}. \quad (2.5)$$

Ein- und Ausgangsleistung eines Verstärkers sind über die Verstärkung verknüpft. Draineffizienz und Leistungsaddierte Effizienz sind daher ineinander umrechenbar:

$$\text{PAE} = \eta_{\text{D}} \cdot \left(1 - \frac{1}{G}\right). \quad (2.6)$$

Die bisherigen Effizienzdefinitionen sind gültig für ein statisches Signal. Die Ausgangsleistung variiert allerdings bei Kommunikationssystemen statistisch in Abhängigkeit von Modulationsstandard, Zugriffsverfahren und Umgebungsbedingungen. Um eine Vergleichsgröße bei gleichen Bedingungen zu erhalten, wird die mittlere Effizienz definiert:

$$\eta_{\text{avg}} = \frac{\overline{P_{\text{out}}}}{\overline{P_{\text{DC}}}} = \frac{\int_0^{\infty} p(P_{\text{out}}) P_{\text{out}} dP_{\text{out}}}{\int_0^{\infty} p(P_{\text{out}}) P_{\text{DC}}(P_{\text{out}}) dP_{\text{out}}} \quad (2.7)$$

wobei $p(P_{\text{out}})$ die Wahrscheinlichkeitsverteilung der Ausgangsleistung ist. Mittels Gleichung (2.3) ergibt sich

$$\eta_{\text{avg}} = \frac{\int_0^{\infty} p(P_{\text{out}}) P_{\text{out}} dP_{\text{out}}}{\int_0^{\infty} \frac{p(P_{\text{out}})}{\eta_{\text{D}}(P_{\text{out}})} \cdot P_{\text{out}} dP_{\text{out}}}. \quad (2.8)$$

2.2.4 Linearität

Bei einem linearen Verstärker ist die Ausgangsleistung proportional zur Eingangsleistung. Lineare Schaltungen können keine zusätzlichen Frequenzen erzeugen. Im Spektrum des Ausgangssignals sind deshalb keine anderen Frequenzen als im Spektrum des Eingangssignals vertreten.

Nichtlineare Elemente dagegen können neue Frequenzen erzeugen, die nicht im Eingangssignal vorhanden sind. Während diese Eigenschaft zum Beispiel bei Mischern gezielt ausgenutzt wird, ist sie bei Verstärkern störend. Das Ausgangssignal eines realen, also nichtlinearen, Leistungsverstärkers ist demnach gegenüber dem Eingangssignal mehr oder weniger stark verzerrt. Abhängig von der Art des Eingangssignals existieren verschiedene Möglichkeiten, um die Nichtlinearität eines Verstärkers zu erfassen.

2.2.4.1 Harmonische Verzerrungen

Bei einem sinusförmigen Eingangssignal entstehen am Ausgang des Verstärkers durch nichtlineares Verhalten Harmonische des Eingangssignals. Das Verhältnis zwischen der Leistung der Summe der erzeugten Oberwellen und der Leistung der Grundwelle wird als Gesamtverzerrung durch Harmonische bezeichnet (*total harmonic distortion, THD*):

$$\text{THD} = \frac{\sum_{n=2}^{\infty} P_n}{P_1}. \quad (2.9)$$

Leistungsverstärker für die mobile Kommunikation sind oft schmalbandig: Die Bandbreite ist meist geringer als eine Oktave. Die Verzerrung durch Oberwellen spielt daher oft eine untergeordnete Rolle, da die Oberwellen durch Anpassnetzwerke und Filter im allgemeinen genügend gedämpft werden. Die Gesamtverzerrung durch Harmonische wird bei Leistungsverstärkern daher eher selten spezifiziert. Üblicherweise wird der Abstand der Fundamentalen zur größten Oberwelle in dBc angegeben. Eine Ausnahme sind Multibandleistungsverstärker, deren Bandbreite größer als eine Oktave sein kann.

2.2.4.2 Intermodulationsverzerrung

Intermodulationen sind Mischprodukte, welche durch nichtlineares Verhalten des Verstärkers bei Anregung mit mehreren Sinusträgern entstehen. Intermodulationsverzerrungen werden häufig über den Zweiton-Test charakterisiert. Dabei werden zwei sinusförmige Signale gleicher Amplitude, aber unterschiedlicher Frequenz am Eingang eingespeist und am Ausgang die Amplituden der auftretenden Mischprodukte bestimmt.

Zur Modellierung der Intermodulationsverzerrung wird oft vereinfacht angenommen, dass der Verstärker ein schwach lineares System ohne Speicher darstellt. Für diesen Fall kann der

Zusammenhang zwischen Ein- und Ausgangsspannung bei Verstärkern durch eine Taylorreihe angenähert werden:

$$u_{\text{out}} \approx c_1 \cdot u_{\text{in}} + c_2 \cdot u_{\text{in}}^2 + c_3 \cdot u_{\text{in}}^3 + c_4 \cdot u_{\text{in}}^4 + \dots \quad (2.10)$$

Bei einem Zweiton-Test ist die Eingangsspannung

$$u_{\text{in}} = U_0 \cdot (\cos(2\pi f_1 t) + \cos(2\pi f_2 t)). \quad (2.11)$$

Setzt man Gleichung (2.11) in Gleichung (2.10), können die Mischfrequenzen mit Hilfe von Additionstheoremen berechnet werden. Die Amplituden der Mischfrequenzen werden in Abhängigkeit von ihrer Proportionalität zur n -ten Potenz der Eingangsamplitude Intermodulationsprodukte n -ter Ordnung genannt.

Bei einem geringen Abstand der Eingangsfrequenzen zueinander fallen die Intermodulationsprodukte ungerader Ordnung in das Übertragungsband des Verstärkers. Diese Intermodulationsprodukte spielen daher bei der Charakterisierung von Verstärkern eine große Rolle, insbesondere die Intermodulationsprodukte dritter und fünfter Ordnung. Aufgrund der höheren Bandbreite von Multibandverstärkern sind bei diesen auch die Intermodulationsprodukte 2. Ordnung von Bedeutung. Abbildung 2.6 zeigt das Spektrum für eine Zweitonanregung bis zu den Intermodulationsprodukten dritter Ordnung.

Der Abstand zwischen dem Nutzsignal und dem Intermodulationsprodukt n -ter Ordnung wird als Intermodulationsabstand n -ter Ordnung bezeichnet (IMD: *Intermodulation Distortion*):

$$\text{IMD}_n = \frac{P_{\text{out}}}{P_{\text{IMD}_n}}. \quad (2.12)$$

Da die Amplitude des Nutzsignals proportional zum Eingangssignal ist, die Amplitude der Intermodulationsprodukte allerdings proportional zur potenzierten Eingangsamplitude sind, sind die Intermodulationsabstände abhängig von der Eingangsleistung. Abbildung 2.7 zeigt die Abhängigkeit der Intermodulationsprodukte 2. und 3. Ordnung in Abhängigkeit der Eingangsleistung. Werden die linearen Kurvenabschnitte der Intermodulationssignale extrapoliert, so schneiden sich diese mit dem extrapolierten Verlauf der Ausgangsleistung der Fundamentalen. Die Schnittpunkte werden dementsprechend als Schnittpunkte n -ter Ordnung bezeichnet. Die wichtigsten Schnittpunkte sind der Schnittpunkt 3. Ordnung (*Third Order Intercept Point, IP3*) und der Schnittpunkt 2. Ordnung (*Second Order Intercept Point, IP2*). Aufgrund der Kompression des Verstärkers sind diese rein theoretischer Natur, die

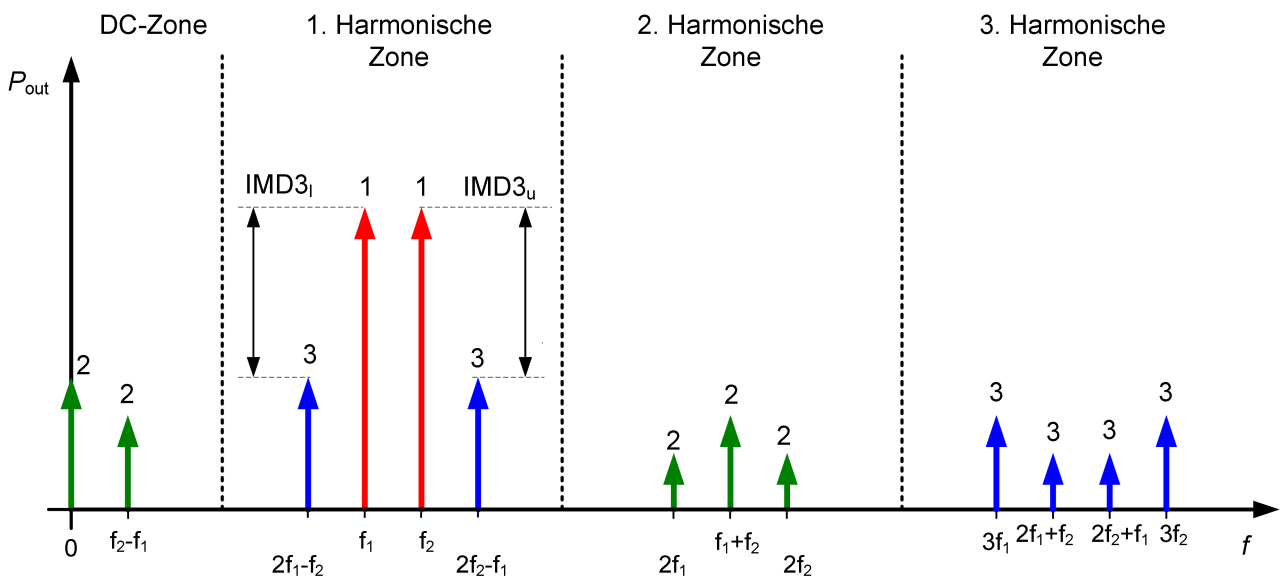


Bild 2.6: Zweiton-Frequenzspektrum mit Intermodulationsprodukten bis zur 3. Ordnung. Die Zahlen über den Spektrallinien bezeichnen die Herkunft der Spektralanteile.

in der Praxis nicht erreicht werden. Bei Leistungsverstärkern haben IP2 und IP3 allerdings nur einen begrenzten Aussagewert, da diese Verstärker unter Großsignalbedingungen betrieben werden. Die Annahme eines schwach linearen, speicherlosen Systems ist unter diesen Voraussetzungen nicht mehr gegeben.

Die Intermodulationssignale niedriger Ordnung weisen Abhängigkeiten höherer Ordnung auf, deren Einfluss mit steigender Eingangsleistung stark zunimmt. Die Intermodulationsprodukte 3. Ordnung sind zum Beispiel abhängig von u_{in}^5 . Die Phasenlage der Intermodulationssignale weist zudem Abhängigkeiten von der Eingangsleistung auf. Der Kurvenverlauf der Intermodulationssignale zeigt daher bei hohen Eingangsleistungen oft Plateaus oder Einbrüche (engl.: *Sweet Spots*).

Intermodulationsverzerrungen führen bei modulierten Signalen zu Störungen, die sich in einer Erhöhung der Leistung in den Nachbarkanälen bemerkbar machen (engl.: *spectral regrowth*). Bei digital modulierten Signalen zeigen diese Störungen charakteristische Schultern, die auf den Einfluss der jeweiligen Intermodulationsprodukte (3. Ordnung, 5. Ordnung etc.) zurückzuführen sind.

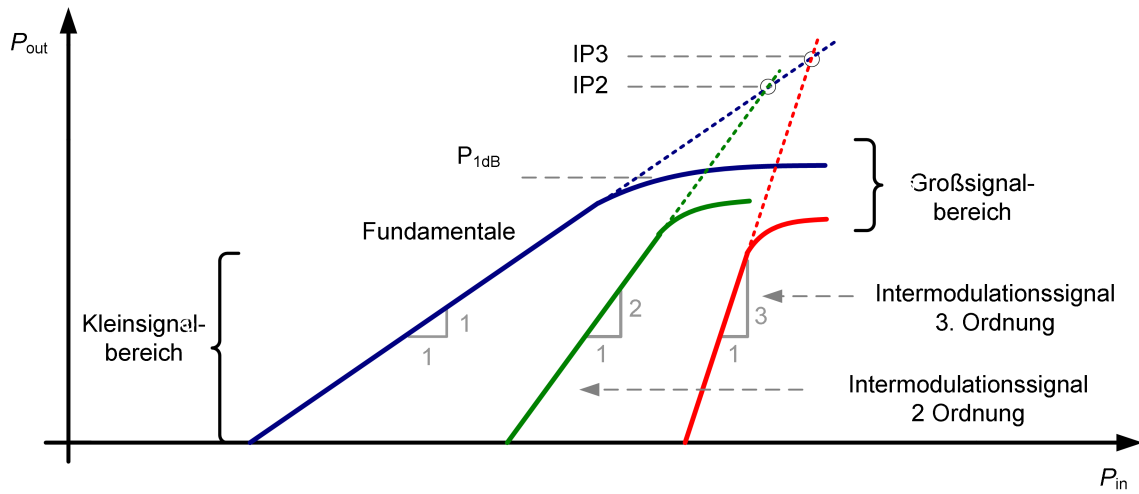


Bild 2.7: Ausgangsleistung und Intermodulationsprodukte in Abhängigkeit der Eingangsleistung. Intermodulationsprodukte 2. Ordnung zeigen eine 2-mal höhere Steigung als die Grundwelle. Intermodulationsprodukte 3. Ordnung zeigen eine 3-mal größere Steigung.

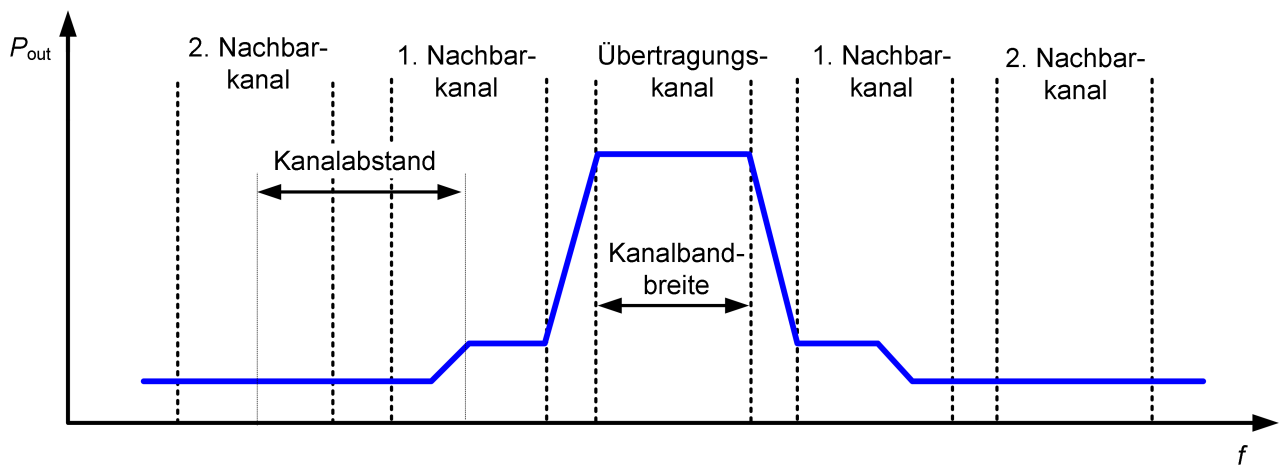


Bild 2.8: Nachbarkanalübersprechen bei einem Mehrträgersystem.

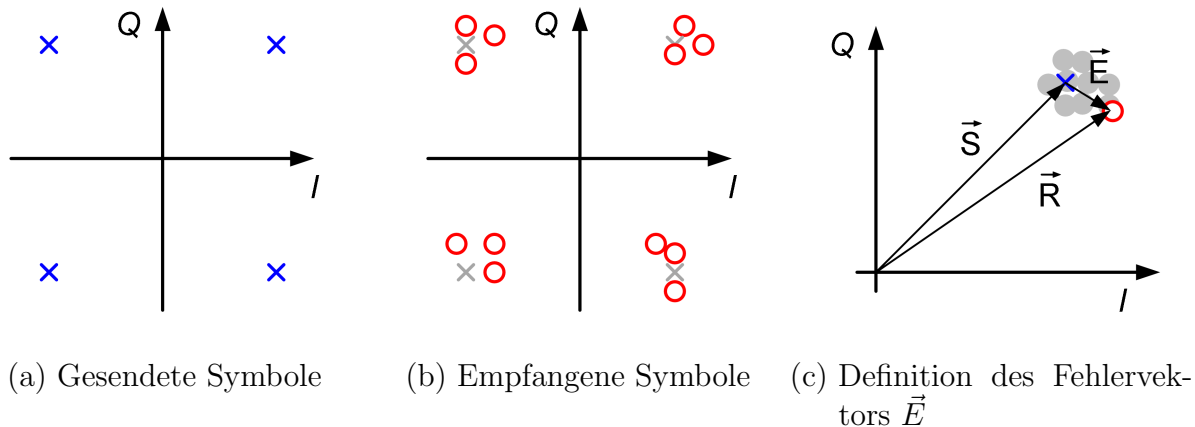


Bild 2.9: Verdeutlichung des Fehlervektors anhand einer QPSK-modulierten Bitsequenz. \vec{S} ist der Vektor des gesendeten Symbols, \vec{R} ist der Vektor des empfangenen Symbols. \vec{E} ist der Fehlervektor.

2.2.4.3 Nachbarkanalübersprechen

Die bisherigen Linearitätskennwerte werden vorwiegend zur Charakterisierung verwendet. Sie ermöglichen es, die Ursachen des nichtlinearen Verhaltens einzelner Komponenten zu ergründen. Kommunikationsstandards definieren die Linearität für das System im allgemeinen nicht über Intermodulation und Harmonische, sondern über spektrale Masken und Nachbarkanalübersprechen (Abbildung 2.8). Beim Nachbarkanalübersprechen (*Adjacent Channel Power Ratio, ACPR*) wird die Leistung des Kanals, der sendet, zur Leistung eines Nachbarkanals ins Verhältnis gesetzt:

$$\text{ACPR} = \frac{\int_{\text{Kanal}} P_{\text{out}}(f) df}{\int_{\text{Nachbarkanal}} P_{\text{out}}(f) df}. \quad (2.13)$$

2.2.4.4 Fehlervektor

Spektrale Masken und Nachbarkanalübersprechen sind Kennwerte, um die Linearität außerhalb des Übertragungskanals zu bestimmen. Sie sagen aber nichts über die Qualität der Übertragung selbst aus. Die übliche Methode, um die Qualität der Übertragung zu messen, ist die Bestimmung des Betrags des Fehlervektors. Abbildung 2.9 verdeutlicht die Bestimmung des Fehlervektors: Eine zufällige Bitfolge wird durch einen idealen Modulator moduliert, gesendet und anschließend in einem idealen Empfänger wieder demoduliert. Das empfangene Konstellationsdiagramm wird mit dem gesendeten Konstellationsdiagramm verglichen. Der

Abstand vom empfangenen Signal zum gesendeten Symbol ist der Fehlervektor. Das Verhältnis vom Betrag des Fehlervektors zum Betrag des gesendeten Symbols wird als EVM (*Error Vector Magnitude*) bezeichnet:

$$\text{EVM} = \frac{|\vec{E}|}{|\vec{S}|}. \quad (2.14)$$

Der Fehlervektor wird für jedes Symbol ausgewertet und weist damit statistische Eigenschaften auf. Üblicherweise wird der mittlere Fehlervektor und der maximale Fehlervektor angegeben.

3 Transistortechnologien

Im folgenden Kapitel werden zunächst die Anforderungen an Transistoren in Leistungsverstärkerschaltungen definiert. Anschließend werden daraus die resultierenden Anforderungen an die verwendete Technologie formuliert. Verschiedene mögliche Technologien werden beschrieben und hinsichtlich ihrer für Leistungsverstärker relevanten Eigenschaften verglichen.

3.1 Anforderungen an den Transistor

3.1.1 Ausgangsleistung

Um eine möglichst hohe Ausgangsleistung zu erzielen, muss der Transistor einen möglichst hohen Spannungshub und einen möglichst hohen Stromhub erzeugen. Die Ausgangsleistung eines Transistors kann über das Ausgangskennlinienfeld abgeschätzt werden (Abbildung 3.1):

$$P_{\max} = \frac{1}{8} \cdot \Delta I_D \cdot \Delta U_{DS} = \frac{1}{8} \cdot (U_{Br} - U_K) \cdot I_{\max}. \quad (3.1)$$

Die tatsächliche Ausgangsleistung ist abhängig von der Betriebsart und wird im Kapitel 4 behandelt. Die maximal mögliche Ausgangsleistung wird zusätzlich von der maximal zulässigen Verlustleistung P_{tot} am Transistor bestimmt. Abbildung 3.2 zeigt die Ausgangsleistung in Abhängigkeit des Stromhubs und des Spannungshubs. Transistoren können nur eine begrenzte Leistung in Form von Wärme abgeben. Wird diese Leistung überschritten, wird der Transistor zu heiß und die Strukturen des Transistors werden zerstört. Die maximale Verlustleistung ist abhängig von der Technologie, dem Substrat, dem Gehäuse und der äußeren Kühlung. Insbesondere für Transistoren mit hoher Ausgangsleistung ist die maximale Verlustleistung der begrenzende Faktor, um die Ausgangsleistung noch weiter zu steigern. Größere Transistoren zeigen zudem durch die höhere Verlustleistung Speichereffekte durch

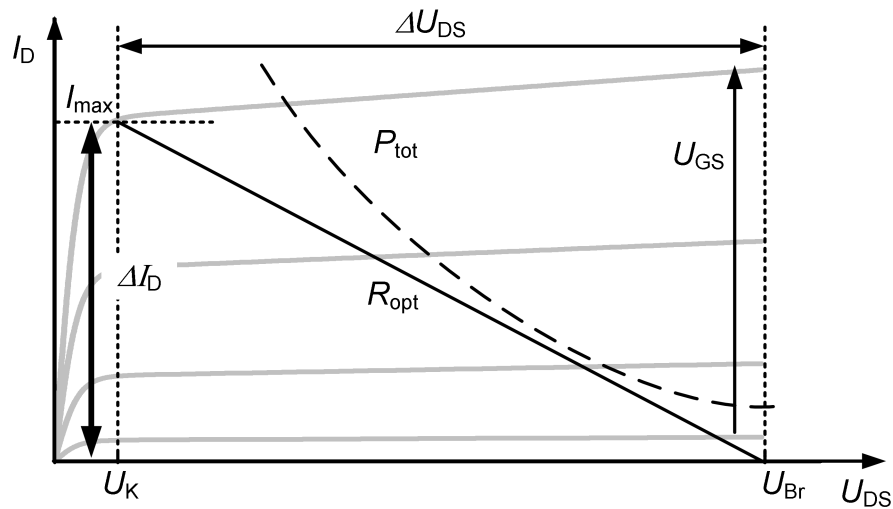


Bild 3.1: Ausgangskennlinienfeld eines Feldeffekttransistors. Der maximale Stromhub ΔI_D wird durch den maximalen Strom durch den Transistor I_{\max} bestimmt, der maximale Spannungshub ΔU_{DS} durch die Durchbruchspannung U_{Br} und die Knie-Spannung U_K . Der Transistor kann eine maximale Verlustleistung P_{tot} an Wärme abführen.

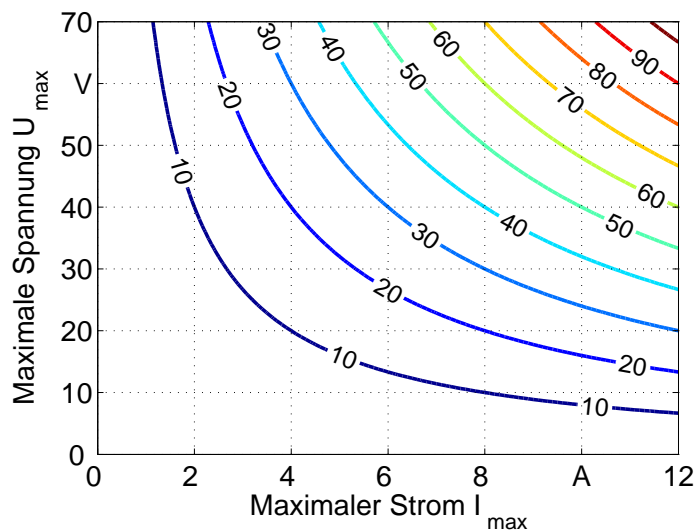


Bild 3.2: Maximale Ausgangsleistung in Watt in Abhängigkeit des maximalen Stroms I_{\max} und der maximalen Spannung U_{\max} .

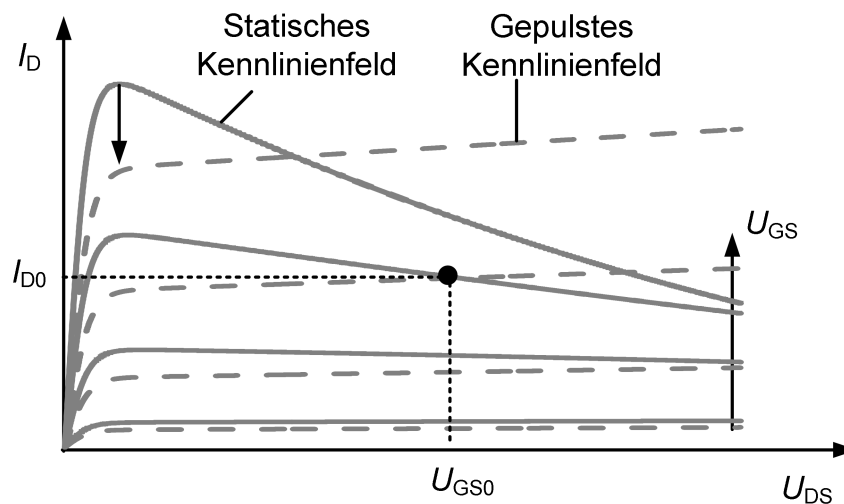


Bild 3.3: Ausgangskennlinienfeld eines Feldeffekttransistors mit Erwärmungseffekten. Bei hohen Ausgangsleistungen reduziert sich der Drainstrom durch die Erwärmung des Transistors.

Erwärmung und Abkühlung. Es ist daher nicht immer sinnvoll, Transistoren weiter zu vergrößern, um hohe Leistungen zu erzielen. Stattdessen werden zwei oder mehrere Transistoren parallelgeschaltet.

Eine hohe Ausgangsleistung erfordert folglich eine hohe Durchbruchspannung und einen hohen Drainstrom. Die Durchbruchspannung ist abhängig von der Technologie, der Drainstrom ist ein Designparameter, der prinzipiell durch Erhöhung der Gateweite des Transistors vergrößert werden kann. Die Weite eines Feldeffekttransistors kann allerdings nicht beliebig vergrößert werden, da dies die parasitären Kapazitäten des Transistors und damit seine Verwendbarkeit bei hohen Frequenzen beeinflusst. Um die Ausgangsleistung zu vergleichen, wird daher bei Feldeffekttransistoren die Leistung auf die Weite des Transistors normiert und die Leistungsdichte in Watt pro Millimeter angegeben (W/mm). Bei bipolaren Transistoren wird entsprechend die Leistung auf die Fläche normiert. Um einen hohen Strom zu erreichen, muss der Transistor eine möglichst hohe Stromdichte aufweisen. Die Angabe der Leistung bezogen auf Millimeter Gateweite ist allerdings problematisch, da die Ausgangsleistung durch die Erwärmung des Transistors beeinflusst wird, welche wiederum abhängig von der tatsächlichen Gateweite ist.

Neben hoher Durchbruchspannung und hoher Stromdichte sollte das Substrat eine hohe thermische Leitfähigkeit aufweisen, damit die entstehende Wärme abgeführt werden kann. Abbildung 3.3 zeigt den Einfluss der Selbsterwärmung eines Transistors auf das Ausgangskennlinienfeld. Bei hohen Verlustleistungen geht der Drainstrom merklich zurück. Wird von einem festen Arbeitspunkt aus das Ausgangskennlinienfeld durch eine gepulste Messtechnik

bestimmt, so ergibt sich ein Kennlinienfeld bei konstanter Temperatur.

Für maximale Ausgangsleistung muss der Spannungshub am Transistor und der Stromhub durch den Transistor maximal sein. Um den maximalen Ausgangsspannungshub ΔU_{DS} und den maximalen Stromhub ΔI_{D} zu erzeugen, muss der Transistor den optimalen Widerstand R_{opt} sehen. Der optimale Widerstand ist abhängig von der Betriebsart des Transistors, kann aber über

$$R_{\text{opt}} = \frac{\Delta U_{\text{DS}}}{\Delta I_{\text{D}}} \quad (3.2)$$

abgeschätzt werden.

Zusammenfassend sind für eine hohe Ausgangsleistung nötig: Eine hohe Durchbruchspannung, eine hohe Stromdichte und eine gute Wärmeleitfähigkeit des Materials.

3.1.2 Effizienz

Die Effizienz ist stark abhängig von der Betriebsart des Verstärkers und wird in Kapitel 4 behandelt. Die Effizienz des Verstärkers wird allerdings bei allen Betriebsarten von der Kniespannung beeinflusst. Die Effizienzminderung durch die Kniespannung kann über

$$\eta_{\text{Knee}} = \left(1 - \frac{2 \cdot U_{\text{K}}}{U_{\text{Br}} + U_{\text{K}}} \right) \quad (3.3)$$

abgeschätzt werden. Für eine hohe Effizienz sollte die Kniespannung möglichst gering und die Durchbruchspannung möglichst hoch sein. Die Kniespannung wird bei Feldeffekttransistoren auch durch den Leitwiderstand R_{on} charakterisiert. Dementprechend muss für eine hohe Effizienz der Leitwiderstand möglichst gering sein. Abbildung 3.4 zeigt den Einfluss des Verhältnisses von Durchbruchspannung zu Kniespannung auf die Effizienz.

3.1.3 Linearität

Transistoren sind nichtlineare Bauelemente. Abbildung 3.5 zeigt das vereinfachte Ersatzschaltbild eines Transistors mit den primären nichtlinearen Elementen. Das dominierende nichtlineare Element ist die Drain-Source-Stromquelle, welche von der Gate-Source-Spannung und der Drain-Source-Spannung abhängt. Neben dieser Stromquelle sind die Gate-Source Kapazität C_{GS} und die Gate-Drain-Kapazität C_{GD} die stärksten nichtlinearen Quellen. C_{DS}

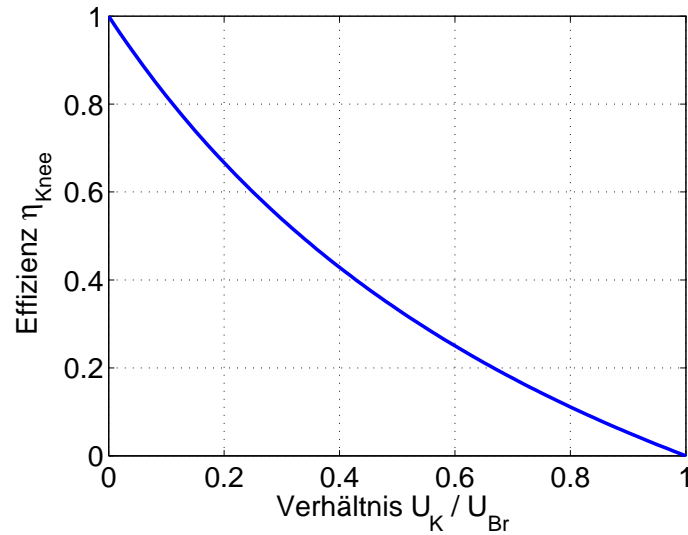


Bild 3.4: Effizienzfaktor in Abhängigkeit des Verhältnisses von Kniespannung zu Durchbruchspannung.

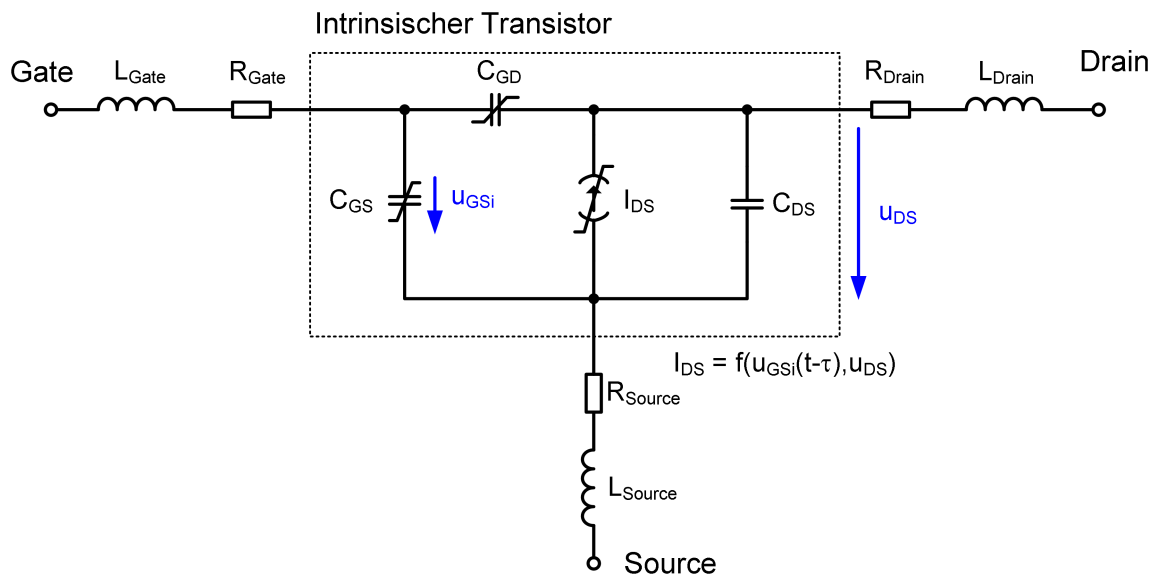


Bild 3.5: Vereinfachtes nichtlineares Ersatzschaltbild eines Transistors mit den dominanten nichtlinearen Elementen.

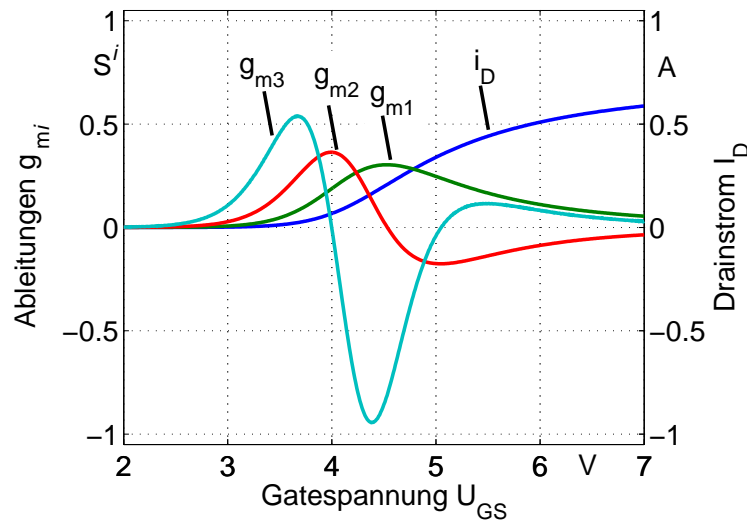


Bild 3.6: Drainstrom und dessen Ableitungen in Abhängigkeit der Gatespannung für den LDMOS-Transistor MRF282 von Freescale.

variiert zwar auch mit der angelegten Spannung, kann aber in einer ersten Näherung als konstant angenommen werden.

Der Drainstrom kann in einem festen Arbeitspunkt in einer ersten Näherung in einer Taylorreihe entwickelt werden. Für eine Taylorreihe bis zur 3. Potenz ergibt sich:

$$\begin{aligned}
 I_{DS}(U_{GS}, U_{DS}) = & I_{DS0} + g_{m1} \cdot U_{GS} + g_{m2} \cdot U_{GS}^2 + g_{m3} \cdot U_{GS}^3 \\
 & + g_{d1} \cdot U_{DS} + g_{d2} \cdot U_{DS}^2 + g_{d3} \cdot U_{DS}^3 + \\
 & + g_{md1} \cdot U_{GS} \cdot U_{DS} + g_{m2d} \cdot U_{GS}^2 \cdot U_{DS} + g_{md2} \cdot U_{GS} \cdot U_{DS}^2
 \end{aligned} \quad (3.4)$$

mit

$$g_{mi} = \left. \frac{\partial^i I_{DS}}{\partial U_{GS}^i} \right|_{U_{GS0}, U_{DS0}} \quad g_{di} = \left. \frac{\partial^i I_{DS}}{\partial U_{DS}^i} \right|_{U_{GS0}, U_{DS0}} \quad g_{md1} = \left. \frac{\partial^2 I_{DS}}{\partial U_{GS} \partial U_{DS}} \right|_{U_{GS0}, U_{DS0}} \quad (3.5)$$

$$g_{m2d} = \left. \frac{\partial^3 I_{DS}}{\partial U_{GS}^2 \partial U_{DS}} \right|_{U_{GS0}, U_{DS0}} \quad g_{md2} = \left. \frac{\partial^3 I_{DS}}{\partial U_{GS} \partial U_{DS}^2} \right|_{U_{GS0}, U_{DS0}} \quad (3.6)$$

Abbildung 3.6 zeigt den Verlauf von g_{m1} bis g_{m3} sowie den Drainstrom i_d für einen LDMOS-Transistor. Der Nulldurchgang von g_{m3} ist typisch und in diesem Arbeitspunkt sind die Intermodulationsprodukte dritter Ordnung gleich null. Der ideale Arbeitspunkt liegt typischerweise in der Nähe der Einsatzspannung. Dieser Arbeitspunkt stellt somit einen idealen Arbeitspunkt für die geringsten Intermodulationsverzerrungen dar. Werden in einer Schaltung mehrere Transistoren verwendet, so können die Arbeitspunkte leicht unterschiedlich

gewählt werden, um eine Auslöschung von g_{m3} zu erzielen. Beim Doherty-Verstärker ist diese Technik der Linearitätsverbesserung prinzipiell möglich [5].

Die Koeffizienten der Taylorreihe können durch Intermodulationsmessungen oder -simulationen bei niedrigen Frequenzen bestimmt werden. Die Bestimmung der Koeffizienten aus der DC-Charakteristik führt bei Leistungstransistoren wegen Dispersionseffekten zu falschen Werten. Bei hohen Frequenzen beeinflussen die Kapazitäten und Induktivitäten des Transistors die Werte [6].

3.1.3.1 Speichereffekte

Speichereffekte sind Änderungen der Eigenschaften von Transistoren, die auf zurückliegenden Ereignissen beruhen. Es wird zwischen elektrischen und thermischen Speichereffekten unterschieden. Thermische Speichereffekte werden durch die Änderung der Eigenschaften des Transistors bei Erwärmung und Abkühlung verursacht. Thermische Speichereffekte sind langsam, das heißt, sie wirken lange im System nach. Elektrische Speichereffekte beruhen auf der Änderung der Eigenschaften spannungsabhängiger Kapazitäten und Störstellen im Material (engl.: *Traps*). Störstellen sind dabei sowohl Energiezustände im verbotenen Band des Halbleitermaterials als auch im Oxid oder an der Oberfläche. Diese Stellen können von Elektronen besetzt werden. Dies führt zur Veränderung der Ladungsträgerdichte im Kanal, der Streuung der Ladungsträger im Kanal oder zu einer Veränderung der Einsatzspannung.

Je nach Herkunft sind diese Speichereffekte von kurzer oder langer Dauer. Speichereffekte wirken sich durch eine Degradation der Linearität des Verstärkers aus und können über Unsymmetrien in den Intermodulationsprodukten bestimmt werden [7].

3.2 Anforderungen an die Technologie

Für eine hohe Ausgangsleistung wird ein hoher Strom und eine hohe Durchbruchspannung benötigt. Um eine hohe Effizienz zu erreichen, ist ein geringer Leitwiderstand und eine hohe Durchbruchspannung erforderlich. Für HF-Anwendungen ist eine hohe Grenzfrequenz der Transistoren notwendig. Alle diese Eigenschaften sind letztendlich vom Halbleitermaterial und von der Struktur der Transistoren abhängig.

Bei Feldeffekttransistoren wird die Effizienz durch den Kanalwiderstand R_{Ch} beeinflusst, welcher den Leitwiderstand R_{on} stark beeinflusst. Der Widerstand des Kanals berechnet sich

über die Elektronenbeweglichkeit μ_n und die Ladungsträgerdichte Q_n im Kanal [8]:

$$R_{\text{Ch}} = \frac{L_G}{W_G \cdot \mu_n \cdot |Q_n|}, \quad (3.7)$$

wobei L_G die Gatelänge und W_G die Gateweite des Transistors ist. Die Ladungsträgerdichte Q_n ist abhängig vom Halbleitermaterial, dessen Dotierung und dem Aufbau des Transistors. Um einen geringen Kanalwiderstand zu erhalten - und damit eine hohe Effizienz -, müssen die Elektronenbeweglichkeit μ_n und die Ladungsträgerdichte Q_n hoch sein oder die Gateweite groß gewählt werden. Ladungsträgerdichte und Elektronenbeweglichkeit beeinflussen sich allerdings oft gegenseitig. Neben dem Kanalwiderstand R_{Ch} treten zusätzliche Widerstände durch die Kontaktierung des Kanals auf, welche durch technologische Maßnahmen möglichst verringert werden sollten. Da die Elektronenbeweglichkeit höher ist als die Löcherbeweglichkeit, werden im Hochfrequenzbereich fast ausschließlich n-Kanal Transistoren verwendet.

Die Ladungsträgerdichte im Kanal wird über die angelegte Gate-Source Spannung U_{GS} beeinflusst. Der Strom im Kanal lässt sich damit zu

$$i_D = \mu_n \frac{W_G}{L_G} C_{\text{ox}} (U_{\text{GS}} - U_{\text{Th}}) U_D \quad (3.8)$$

berechnen [8], wobei C_{ox} die flächennormierte Gate-Bulk Kapazität und U_{Th} die materialabhängige Einsatzspannung ist. Bei hohen Drainspannungen U_D ergeben sich hohe Feldstärken im Kanal, und die Elektronengeschwindigkeit ist nicht mehr proportional zur angelegten Feldstärke, sondern entspricht der Sättigungsgeschwindigkeit v_{sat} . Der Strom durch den Kanal ergibt sich nun zu

$$i_{\text{D-sat}} = W_G Q_n v_{\text{sat}} = W_G C_{\text{ox}} v_{\text{sat}} (U_{\text{GS}} - U_{\text{Th}}). \quad (3.9)$$

Ein hoher Drainstrom und damit eine hohe Ausgangsleistung benötigt daher eine hohe Sättigungsgeschwindigkeit v_{sat} und hohe Ladungsträgerdichten Q_n . Die Sättigungsgeschwindigkeit ist allerdings stark temperaturabhängig. Die im Kanal entstehende Wärme muss daher effektiv abgeleitet werden können. Das Halbleiter- und Substratmaterial muss deshalb eine möglichst hohe Wärmeleitfähigkeit κ aufweisen.

Über Gleichung (3.9) kann die maximale Transkonduktanz berechnet werden:

$$g_{\text{m-sat}} = \frac{di_{\text{D-sat}}}{dU_{\text{GS}}} = W_G C_{\text{ox}} v_{\text{sat}}. \quad (3.10)$$

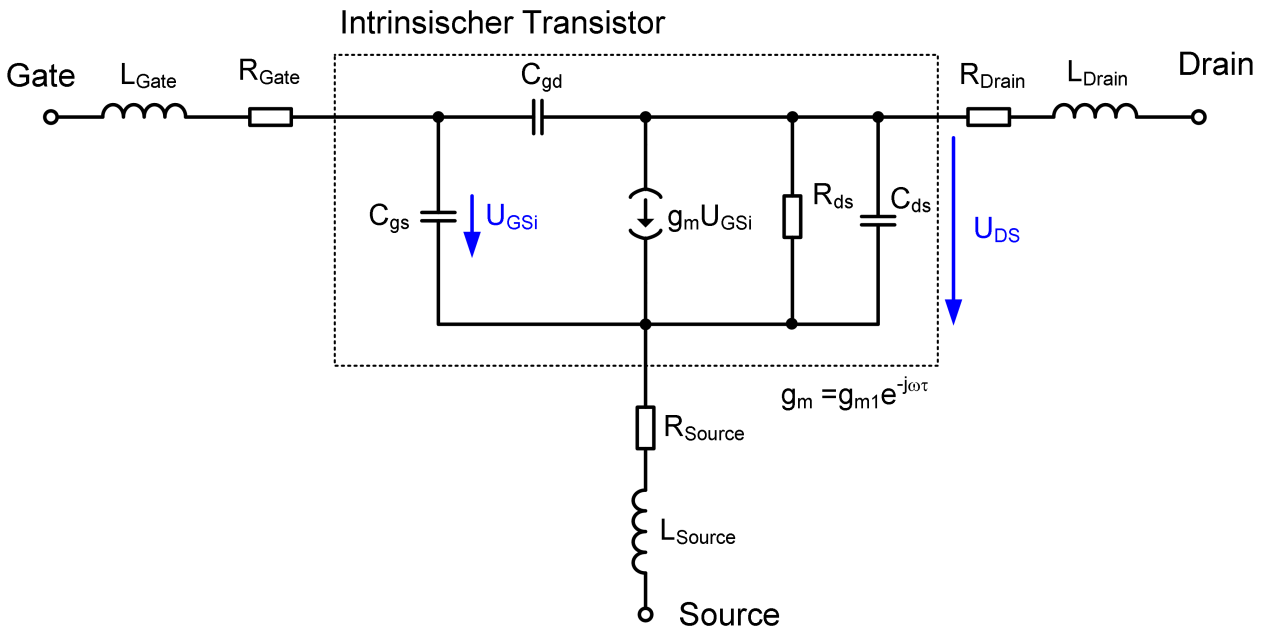


Bild 3.7: Kleinsignalersatzschaltbild eines Transistors.

Die Transitfrequenz f_t ist ein Maß für die Verwendbarkeit der Transistoren bei hohen Frequenzen. Sie entspricht der Frequenz, bei der die Stromverstärkung des Transistors bei kurzgeschlossenem Drain-Source-Anschluss eins wird:

$$f_t \approx \frac{1}{2\pi} \frac{g_{m,\text{sat}}}{C_{GS}} = \frac{1}{2\pi} \frac{v_{\text{sat}}}{L_G}. \quad (3.11)$$

Für eine hohe Transitfrequenz werden daher hohe Sättigungsgeschwindigkeiten und geringe Gatelängen benötigt. Die Transitfrequenz des Transistors sollte bei üblichen Leistungsverstärkern in der Praxis mindestens viermal höher sein als die Betriebsfrequenz. In der Praxis weist der Transistor zusätzliche parasitäre Widerstände durch die Kontaktierung des Kanals auf. Die Transitfrequenz wird dadurch abhängig von zusätzlichen Elementen und berechnet sich mit Hilfe des Kleinsignalersatzschaltbilds aus Abbildung 3.7 zu [9]

$$f_t = \frac{g_m}{2\pi \left((C_{gs} + C_{gd}) \left(1 + \frac{R_{\text{Source}} + R_{\text{Drain}}}{R_{ds}} \right) + g_m C_{gd} (R_{\text{Source}} + R_{\text{Drain}}) \right)}. \quad (3.12)$$

Die Durchbruchspannung ist abhängig von der Durchbruchfeldstärke des Materials. Diese wird durch die Bandlücke des Materials bestimmt: Für eine hohe Durchbruchspannung ist eine möglichst hohe Bandlücke erforderlich.

Tabelle 3.1: Materialeigenschaften der am häufigsten verwendeten Halbleiter für Leistungstransistoren [10].

Eigenschaft	Einheit	Si	GaAs	GaN	4H-SiC
Bandlücke E_G	eV	1.1	1.4	3.4	3.2
Durchbruchfeldstärke	MV/cm	0.57	0.64	4.0	3.3
Elektronenbeweglichkeit μ_n	cm ² /Vs	710	4700	680	610
Spitzengeschwindigkeit v_{peak}	10 ⁷ cm/s	1	2	2.5	2
Sättigungsgeschwindigkeit v_{sat}	10 ⁷ cm/s	1	0.8	2	2
Thermische Leitfähigkeit κ	W/(cm K)	1.3	0.5	1.2	2.9

Tabelle 3.1 fasst die Eigenschaften der am häufigsten verwendeten Halbleiter für Leistungsverstärker zusammen. GaN und SiC zeigen große Bandlücken und ermöglichen daher Transistoren mit hohen Durchbruchspannungen. Für eine hohe Stromdichte ist eine hohe Beweglichkeit μ_n notwendig. GaAs hat eine Elektronenbeweglichkeit, die etwa fünfmal höher ist als Silizium, und bietet damit potentiell hohe Stromdichten. Die Beweglichkeiten von GaN und SiC sind dagegen geringer als die des Silizium und lassen auf den ersten Blick nur geringe Stromdichten erwarten. Neben der Elektronenbeweglichkeit geht allerdings noch die Ladungsträgerdichte in die Stromdichte ein, die vor allem in GaN sehr hoch ist. Auf den Einfluss der Ladungsträgerdichte wird in den weiteren Unterkapiteln eingegangen. Die Sättigungsgeschwindigkeiten von GaAs und Silizium sind ähnlich und lassen daher auch ähnliche Transitfrequenzen erwarten, die parasitären Kapazitäten eines GaAs-Transistors sind jedoch wesentlich geringer.

3.2.1 LDMOS-Technologie

Die LDMOS-Technologie (*Lateral Double-diffused Metal Oxide Semiconductor*) ist wegen des moderaten Preis-Leistungsverhältnisses dominierend für HF-Leistungsverstärker bei Frequenzen bis zu 3 GHz. Sie basiert auf dem Prinzip des MOSFETs (*Metal Oxide Semiconductor Field Effect Transistor*). Um eine hohe Transitfrequenz bei MOSFETs zu erhalten, muss die Gatelänge L_G verringert werden. Dies erhöht jedoch die Feldstärke im Kanal und verringert damit die Durchbruchspannung des Transistors. Bei hohen Feldstärken werden die Elektronen im Kanal stark beschleunigt und können damit einen Lawinendurchbruch im pn-Übergang der Drain-Bulk Diode auslösen. Um die Durchbruchspannung zu erhöhen, muss die Feldstärke vom Kanal zum Drain reduziert werden.

Durch die LDMOS-Technologie wird die Durchbruchspannung des Feldeffekttransistors erhöht, ohne die Gatelänge des Kanals zu vergrößern. Das Prinzip beruht in erster Linie auf

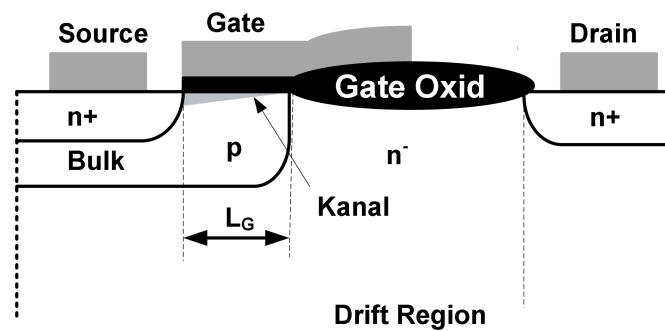


Bild 3.8: Aufbau eines LDMOS-Transistors. Die Drift-Region baut die hohen Feldstärken vom Drain-Anschluss zum Kanal hin ab.

einer niedrig n-dotierten Drift-Region zwischen dem Drain und dem p-dotierten Kanal-Gebiet unter dem Gate (Abbildung 3.8). Ein zwischen dem Drain-Anschluss und dem Kanal eingefügtes schwach dotiertes n-Gebiet nimmt die hohen Feldstärken auf und baut diese zum Kanal hin ab. Über dem Kanal fällt nur ein Bruchteil der Drain-Source Spannung ab. Die Feldstärke am pn-Übergang des Kanals bzw. des Bulks zum Drift-Gebiet wird dadurch reduziert und die Durchbruchspannung damit erhöht. Technologisch wird die Struktur durch einen doppelten Diffusionsprozess realisiert. Dabei wird in einem schwach n-dotierten Substratmaterial - welches später die Drift-Region bildet - zuerst durch p-Diffusion eine p-Wanne gebildet. In diese p-Wanne wird danach eine stark dotierte n-Wanne diffundiert. Diese bildet schließlich den Source-Kontakt. Aufgrund dieses Prozessablaufes wird diese Technologie mit DMOS bezeichnet (*Double-diffused Metal-Oxide-Semiconductor*). Erst durch den zweistufigen Diffusionsprozess ist es technologisch möglich, die Gatelänge so gering zu halten, dass der Transistor für HF-Anwendungen tauglich ist.

Das Einfügen einer Driftzone zwischen dem Kanal und dem Drainanschluss erhöht den Leitwiderstand des Transistors und verringert damit die Effizienz. Der Widerstand der Driftzone ist abhängig von der Dotierungskonzentration und der Länge des Drift-Gebietes. Beide Parameter können allerdings nicht beliebig variiert werden, da diese auch die Durchbruchspannung festlegen. Die Durchbruchspannung wird zudem durch die Krümmungen der Raumladungszonen am Bulk-Drain pn-Übergang begrenzt. Starke Krümmungen verursachen hohe Feldstärken, welche zu einem Durchbruch des Übergangs führen. Sowohl Durchbruchspannung als auch der Leitwiderstand können verbessert werden, indem eine Feldplatte über die Drift-Region platziert wird. Um die dadurch entstehende Gate-Drain Kapazität zu minimieren, wird das Gateoxid über der Drift-Region dicker ausgeführt.

Durch die Driftzone vergrößert sich das Kontaktgebiet des pn-Übergangs zwischen Drain und Bulkanschluss, und die parasitären Kapazitäten des Transistors erhöhen sich. Dies führt

zu einer Reduzierung der Transitfrequenz. Um die Kapazität wieder zu verringern, wird oft eine isolierende Schicht zwischen der Drift-Region und dem p-Gebiet des Kanals implementiert. Dies erhöht allerdings den Prozessieraufwand und damit die Kosten. Zur weiteren Verbesserung der HF-Eigenschaften wird der Sourcekontakt auf die Unterseite des Substrats geführt, um Bondinduktivitäten zu vermeiden.

Die Elektronendichte im Kanal wird durch die Dotierung des p-Gebiets bestimmt. Die Elektronendichte kann jedoch nicht beliebig durch eine erhöhte Dotierung vergrößert werden, da die Beweglichkeit mit zunehmender Dotierung abnimmt.

LDMOS-Transistoren haben eine hohe Durchbruchspannung, aber eine geringe Stromdichte. Typische Leistungsdichten liegen aufgrund der Kanaldotierung nur bei 1 W/mm für Leistungstransistoren [11]. Der Leitwiderstand wird durch die Notwendigkeit der Drift-Region vergrößert. Gleichzeitig erhöht sich allerdings auch die Durchbruchspannung. Die Minderung der Effizienz durch den erhöhten Leitwiderstand wird durch die höhere Durchbruchspannung teilweise kompensiert. Durch die große Ausgangskapazität des LDMOS-Transistors ist die Bandbreite des Transistors gering.

3.2.2 GaAs-Technologie

Bei einem GaAs-HEMT (*High Electron Mobility Transistor*) wird der Kanal zwischen Source und Drain durch ein zweidimensionales Elektronengas (2-DEG) im undotierten GaAs gebildet. Zweidimensionale Elektronengase entstehen zum einen an Grenzschichten zwischen einem Halbleiter und einem Isolator. Dieser Effekt wird bei der Kanalbildung von MOSFETs ausgenutzt. Sie entstehen aber auch an Grenzflächen zwischen zwei verschiedenen Halbleitern mit unterschiedlicher Bandlücke (*Heterojunction*). An der Grenzschicht bildet sich im Material mit der kleineren Bandlücke ein dreieckförmiger Potentialtopf im Leitungsband, in dem sich Elektronen sammeln können. Aufgrund der räumlichen Begrenzung des Potentialtopfs können die Elektronen allerdings nur diskrete Energiezustände annehmen. Bei einem GaAs-HEMT bilden sich zwischen einer n-dotierten AlGaAs-Schicht (Donatorschicht) und einer undotierten GaAs-Schicht ein dreiecksförmiger Potentialtopf, dessen Spitze unter dem Fermi-niveau liegt (Abbildung 3.9(b)). Elektronen aus der Donatorschicht diffundieren in diesen Potentialtopf. In dieser Spitze können nur wenige Energiebänder besetzt werden, so dass sich eine dünne Elektronenschicht an der Grenzfläche bildet. Elektronen können sich zwar entlang der Grenzschicht frei bewegen, nicht aber in tiefere Schichten des GaAs. Die Ladungsträgerdichte des 2-DEG wird durch die Dotierung der Donatorschicht und durch den Unterschied der Bandlücken der beiden Grenzschichten bestimmt. Zwischen der dotierten

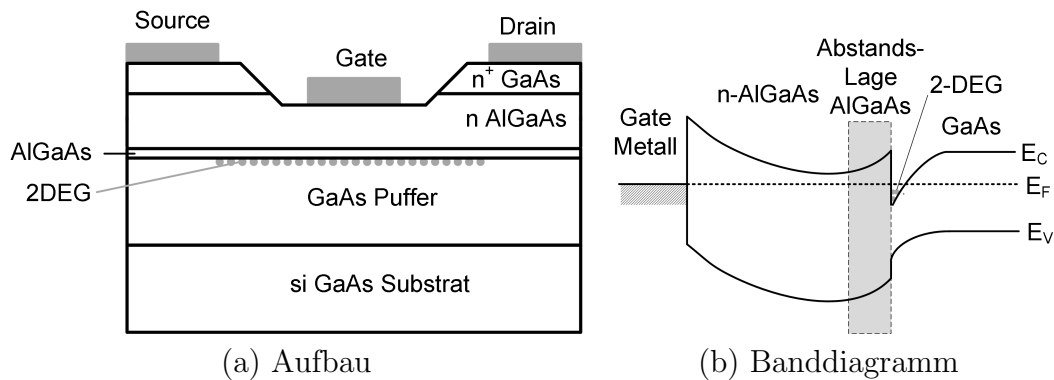


Bild 3.9: Aufbau und Banddiagramm eines GaAs-HEMTs. An der Grenzschicht zwischen AlGaAs und GaAs bildet sich im Leitungsband (E_C) aufgrund der unterschiedlichen Bandlücken ein Potentialtopf aus, dessen Spitze unter dem Fermi-niveau (E_F) liegt. In diesem Potentialtopf bildet sich ein zweidimensionales Elektronengas aus, welches den Kanal bildet.

n-AlGaAs-Schicht und der GaAs-Schicht befindet sich noch eine dünne Schicht von undotiertem AlGaAs. Diese Schicht wirkt als Schild und reduziert die Streuung der Elektronen des 2-DEGES durch die ionisierte n-AlGaAs Schicht an der Grenzschicht. Den Aufbau eines GaAs-HEMTs zeigt Abbildung 3.9(a).

Da die Beweglichkeit der Elektronen im undotierten GaAs sehr hoch ist, ergeben sich hohe Stromdichten und damit eine hohe Verstärkung, kleine Kanalwiderstände und hohe Transitfrequenzen. Die Transistorstruktur wird zudem auf semiisolierendem GaAs gewachsen. Durch die isolierende Eigenschaft des Substrats verringern sich parasitäre Kapazitäten, so dass die Transitfrequenz f_t nahe der idealen Transitfrequenz nach Gleichung (3.11) liegt. Nachteilig für Leistungsanwendungen ist allerdings die geringe Durchbruchspannung von GaAs-HEMTs, bedingt durch die geringe Bandlücke von GaAs und die damit geringe Durchbruchfeldstärke.

Heteroübergänge können nicht mit beliebigen Materialien gebildet werden. Die Gitterkonstanten müssen ähnlich sein, um Spannungen und Versetzungen in der Kristallstruktur zu vermeiden. Um noch höhere Elektronenbeweglichkeiten und höhere Ladungsträgerdichten zu erhalten, werden unterschiedliche Verfahren angewandt, um Heteroübergänge mit nicht angepassten Gitterkonstanten zu realisieren. Bei der PHEMT-Technologie (*Pseudomorphic HEMT*) werden so dünne Lagen verwendet, dass diese sich praktisch einer anderen Lage mit unterschiedlicher Gitterkonstante anpassen können. Bei der mHEMT-Technologie (*metamorphic HEMT*) werden die Eigenschaften einer Lage während des Wachsens graduell verändert, so dass diese sich zwei unterschiedlichen Gitterkonstanten anpassen kann.

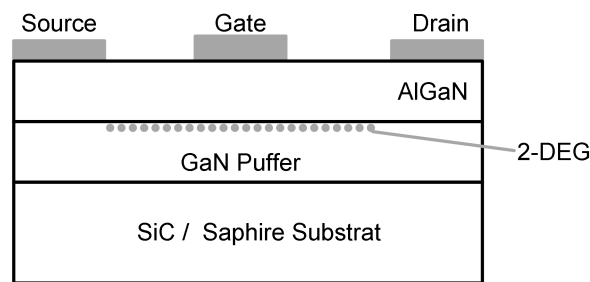


Bild 3.10: Aufbau eines GaN-HEMTs. An der Grenzschicht zwischen dem undotierten AlGaN und GaN bildet sich ein zweidimensionales Elektronengas (2-DEG). Die Elektronen stammen von Polarisierungseffekten des Materials und piezoelektrischen Effekten der Grenzschicht.

Die thermische Leitfähigkeit von GaAs ist ungefähr um den Faktor drei geringer als die von Silizium. Um eine ausreichende Wärmeabfuhr zu erreichen, wird das Substrat oft gedünnt. Zusätzlich kann durch eine Rückseitenkontaktierung des Source-Anschlusses die Wärmeleitfähigkeit erhöht werden. Dies verringert auch gleichzeitig die parasitäre Source-Induktivität.

GaAs-HEMTs zeigen wegen der hohen Elektronenbeweglichkeit eine hohe Stromdichte, aufgrund der geringen Bandlücke aber eine geringe Durchbruchspannung. Typische Leistungsdichten liegen bei 1 W/mm - 2 W/mm für Leistungstransistoren [12, 13]. Die Transistoren erreichen hohe Effizienzen wegen ihrer geringen Leitwiderstände. Die Transitfrequenzen liegen durch geringere Kapazitäten höher als die des LDMOS. Durch die geringe Ausgangskapazität sind hohe Bandbreiten möglich.

3.2.3 GaN-Technologie

Wie beim GaAs-HEMT wird der Kanal bei einem GaN-HEMT durch ein zweidimensionales Elektronengas gebildet. Der Heteroübergang wird bei einem GaN-HEMT durch den Übergang von AlGaN auf GaN gebildet. Im Gegensatz zum GaAs-HEMT benötigt der GaN-HEMT keine Donatorschicht, um die Elektronen des 2-DEG zu generieren. Die Elektronen werden durch die unterschiedlich hohe Polarisierung von GaN und AlGaN an der Grenzfläche erzeugt. Zudem entstehen an der Grenzschicht von AlGaN zu GaN durch die unterschiedlichen Gitterkonstanten Ladungen durch piezoelektrische Effekte. Zusammengenommen entsteht eine sehr hohe Ladungstägerdichte im 2-DEG, die etwa fünfmal größer ist als die von GaAs. Obwohl die Beweglichkeit der Elektronen im GaN geringer ist, ist die Stromdichte bei GaN wesentlich höher als bei GaAs. Zudem weist GaN eine höhere Sättigungsgeschwindigkeit auf. Durch die hohe Bandlücke von GaN ist die Durchbruchspannung sehr hoch. Den Aufbau eines GaN-HEMTs zeigt Abbildung 3.10.

Problematisch bei GaN-HEMTs ist das Substrat, auf dem der Transistor gewachsen wird. Da einkristallines GaN noch nicht in großen Scheiben verfügbar ist, muss der Transistor auf anderen Substraten gewachsen werden. Aufgrund ihrer Gitterstruktur sind SiC und Saphir mögliche Substrate. Für Leistungsanwendungen ist dabei besonders die Wärmeleitfähigkeit des Substrats entscheidend. Bei einer geringen Wärmeleitfähigkeit wird die maximale Ausgangsleistung durch die Wärmeabfuhr begrenzt. SiC hat eine hohe Wärmeleitfähigkeit, ist aber teuer, wohingegen Saphir ein preisgünstiges Substrat ist, aber eine schlechte Wärmeleitfähigkeit hat, ähnlich der von GaAs ($\kappa = 0,43 \text{ W}/(\text{cm K})$). Saphir ist aufgrund seiner Härte allerdings schlechter zu bearbeiten als GaAs, was ein Dünnen des Substrats erschwert. Aus diesem Grund wird SiC als Substrat bevorzugt. Durch die Technik des metamorphen Wachsens von Strukturen ergibt sich die Möglichkeit, GaN-HEMTs auch auf anderen nicht gitterangepassten Substraten zu wachsen, wie zum Beispiel Silizium.

GaN-HEMTs zeigen hohe Stromdichten und hohe Durchbruchspannungen. Typische Leistungsdichten liegen bei $8 \text{ W}/\text{mm}$ für Leistungstransistoren [14]. Durch den geringen Leitwertstand, bedingt durch die hohe Ladungsträgerdichte, und die hohe Durchbruchspannung ergibt sich eine hohe Effizienz.

3.2.4 Weitere Technologien

Neben den besprochenen existieren noch weitere Technologien für Leistungsverstärker, die allerdings in Basisstationen weniger zum Einsatz kommen. Die SiC-Technologie zeigt ein ähnlich hohes Potential bezüglich der Ausgangsleistung wie GaN-Transistoren, zeigt allerdings eine geringere Transitfrequenz.

Bipolare Transistoren zeigen eine hohe Stromtragfähigkeit aufgrund ihres Volumenstromes im Gegensatz zum MOSFET, welcher in erster Linie ein Flächenstrom ist. Die Transkonduktanz ist höher als bei einem Feldeffekttransistor. Prinzipiell sind bipolare Transistoren daher für hohe Leistungen geeignet. Die Durchbruchspannung ist allerdings gering. Bei hohen Durchbruchspannungen sinkt die Transitfrequenz und die Stromverstärkung des Transistors [15]. Bipolare Transistoren werden daher bei hohen Leistungen und hohen Frequenzen nicht oft angewandt. Typische Anwendungsgebiete sind Leistungsverstärker für mobile Geräte mit Ausgangsleistungen von 1-2 Watt.

3.3 Vergleich der Technologien

Zusammengefasst lässt sich sagen, dass die LDMOS-Technologie eine hohe Durchbruchspannung, wegen der begrenzten Dotierung des Bulkgebiets aber eine geringe Stromdichte aufweist. Bedingt durch die parasitären Elemente bei MOSFETs besitzen LDMOS-Transistoren eine geringe Transitfrequenz. GaAs-HEMTs haben durch die hohe Elektronenbeweglichkeit eine hohe Stromdichte, aufgrund der geringen Bandlücke des Materials allerdings eine geringe Durchbruchspannung. Da die HEMT-Technologie parasitäre Kapazitäten des Transistors verringert, haben die Transistoren eine hohe Transitfrequenz. GaN-HEMTs haben wegen ihrer großer Bandlücke eine hohe Durchbruchspannung und durch die hohe Ladungsträgerdichte eine hohe Stromdichte. Sowohl GaAs- als auch GaN-HEMTs können durch die geringen Kanalwiderstände hohe Effizienzen erreichen. Allerdings entstehen zusätzliche Widerstände durch die Kontaktierung des Kanals.

4 Betriebsarten von Leistungsverstärkern

Betriebsarten beschreiben die Arbeitsweise und Ansteuerung der Transistoren. Sie unterscheiden sich hinsichtlich der Ausgangsleistung, Effizienz und Linearität. Der Schluss liegt nahe, dass man einen Verstärker mit hoher Effizienz erhält, wenn man eine Betriebsart mit hoher Effizienz verwendet. Allerdings muss oft ein Kompromiss eingegangen werden, da Betriebsarten mit hoher Effizienz nicht die notwendige Linearität oder Bandbreite aufweisen.

Effizienzsteigernde Architekturen, wie sie in Kapitel 5 beschrieben werden, greifen auf die Betriebsarten zurück und verändern die Lastimpedanz oder Versorgungsspannung, um die Effizienz zu erhöhen. Im folgenden Kapitel werden daher die unterschiedlichen Betriebsarten hinsichtlich Ausgangsleistung, Effizienz und Linearität betrachtet und miteinander verglichen. Außerdem wird der Einfluss der Änderung der Lastimpedanzen auf die Effizienz und die Ausgangsleistung untersucht.

4.0.1 Verstärkereinteilung

Die Betriebsarten von Verstärkern können in Modus, Klasse und Konfiguration unterteilt werden:

- Der Modus beschreibt die Arbeitsweise des Verstärkers (als Schalter oder Stromquelle).
- Die Klasse beschreibt in erster Linie die Funktionsweise des Verstärkers (Arbeitspunkteinstellung, Abschluss der Harmonischen etc.) und wird mittels Buchstaben unterteilt (A, B, C, D, E etc.).
- Die Konfiguration ist eine weitere Unterteilung der Klasse, um die Funktionsweise der Klassen genauer zu unterscheiden (z.B. spannungsgesteuerter bzw. stromgesteuerter Klasse-D-Verstärker).

Abbildung 4.1 zeigt die hierarchische Struktur der verschiedenen Verstärker, die in dieser Arbeit behandelt werden.

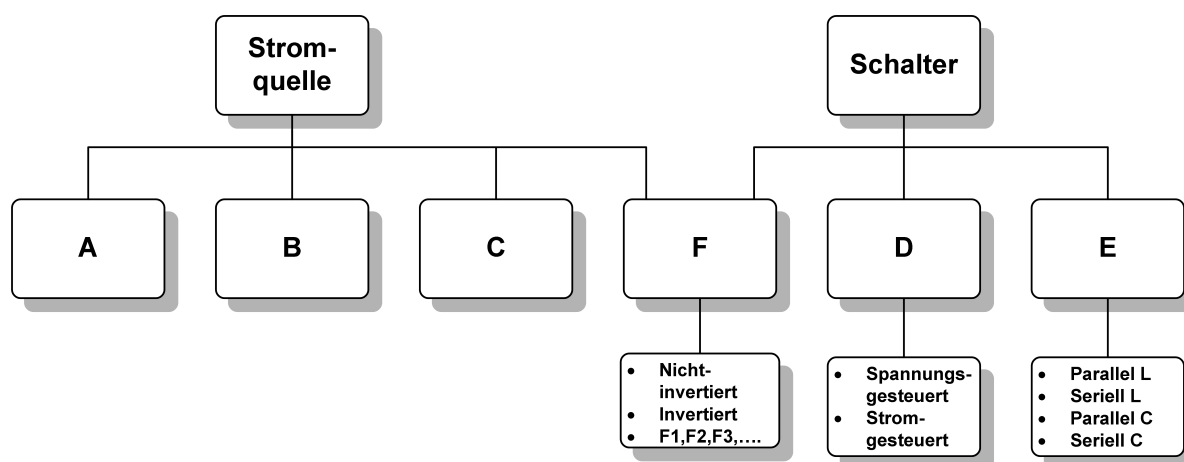


Bild 4.1: Hierarchische Einteilung von Verstärkern.

Wird der Verstärker als Stromquelle betrieben, so wird dieser auch als linearer Verstärker bezeichnet. Diese Bezeichnung ist missverständlich, da der Verstärker in diesem Modus nicht unbedingt linear arbeitet. Die Unterscheidung zwischen linearem Verstärker und Schaltverstärker ist wie folgt festgelegt:

- Im Schaltmodus wird der Transistor nur zwischen dem gesperrten und dem leitenden Zustand geschaltet. Der Transistor befindet sich beim leitenden Zustand im leitenden Bereich und wird als Widerstand modelliert.
- Im Modus als Stromquelle arbeiten Feldeffekttransistoren im Sättigungsbereich, bipolare Transistoren im linearen Bereich. Der Strom durch den Transistor wird durch die momentane Gate-Source Spannung bzw. durch die Basis-Emitter Spannung bestimmt.

Als Transistoren können sowohl Feldeffekt- als auch Bipolartransistoren verwendet werden. Bei Leistungsverstärkern für Basisstationen dominieren jedoch Feldeffekttransistoren, insbesondere bei einer Ausgangsleistung von mehreren Watt. Alle Bezeichnungen beziehen sich in diesem Kapitel daher auf Feldeffekttransistoren.

4.0.2 Ausgangsleistungsfähigkeit

Um die Ausgangsleistung der verschiedenen Klassen miteinander vergleichen zu können, wird die Ausgangsleistungsfähigkeit C_P eingeführt (*engl: normalized output power capability*). C_P ist die Ausgangsleistung normiert auf die maximal am Transistor auftretende Spannung U_{\max} und den maximal durch den Transistor fließenden Strom I_{\max} , dividiert durch die Anzahl

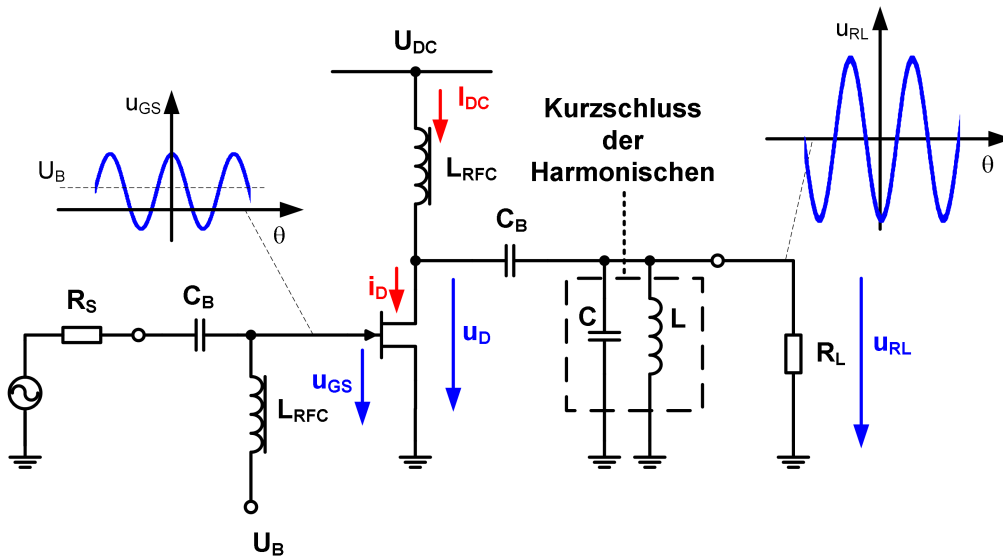


Bild 4.2: Prinzipielles Schaltbild eines linearen Verstärkers.

der Transistoren n :

$$C_P = \frac{P_{\text{out}}}{n \cdot U_{\text{max}} \cdot I_{\text{max}}}. \quad (4.1)$$

Die Ausgangsleistungsfähigkeit ist damit eine Kennzahl, die angibt, wie effizient die jeweilige Betriebsart die Ressourcen des Transistors ausnutzt.

4.1 Lineare Verstärker

Abbildung 4.2 zeigt ein einfaches Schaltbild für einen Verstärker. Der Transistor wird am Eingang mit einem sinusförmigen Signal um einen Arbeitspunkt U_B angesteuert. Der Arbeitspunkt bewirkt einen Ruhestrom I_q durch den Transistor, um den sich der Strom mit der Amplitude I_p in Abhängigkeit der Aussteuerung verändert (Abbildung 4.3(b)). Der LC-Resonator am Ausgang des Transistors ist so dimensioniert, dass die Oberwellen der Grundwelle kurzgeschlossen werden. Für die Grundwelle selbst ist der Resonator hochohmig. Dadurch ist die Spannung am Drain sinusförmig um die Gleichspannung U_{DC} . Die HF-Drossel L_{RFC} (RFC, *Radio Frequency Choke*) sperrt den Wechselstrom zur Versorgungsspannung hin und bewirkt einen konstanten Gleichstrom I_{DC} . Der Kondensator C_B blockt die Gleichspannung zum Lastwiderstand R_L hin ab. Im folgenden wird eine vereinfachte Übertragungskennlinie nach Abbildung 4.3(a) angenommen. Zur Analyse der Betriebsarten wird im weiteren die Methode der Leitwinkelanalyse verwendet, wie sie von S. C. Cripps beschrieben wird [16].

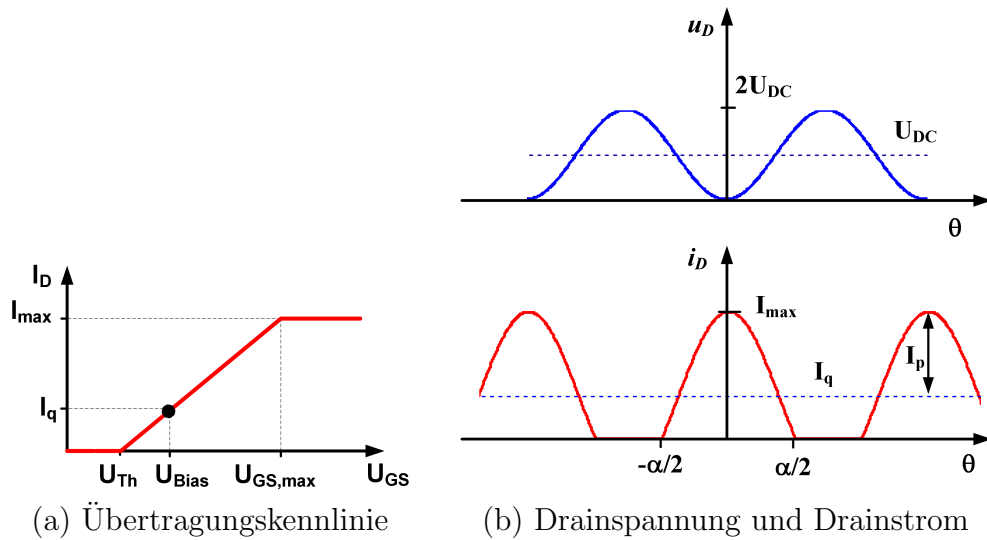


Bild 4.3: Übertragungskennlinie und Strom- und Spannungsverlauf am Drain des Transistors bei maximaler Aussteuerung.

Abhängig vom Arbeitspunkt und der Aussteuerung am Eingang leitet der Transistor nicht über die volle Periode. Für den Strom i_D durch den Transistor während einer Periode ergibt sich

$$i_D(\theta) = \begin{cases} I_q + I_p \cdot \cos(\theta) & \text{wenn } I_q + I_p \cdot \cos(\theta) > 0 \quad \text{mit } \theta = \omega t \\ 0 & \text{sonst.} \end{cases} \quad (4.2)$$

Der Resonator am Ausgang schließt alle Oberwellen kurz. Die Spannung am Drain ist daher sinusförmig mit einem Gleichspannungsoffset U_{DC} :

$$u_D(\theta) = U_{DC} - U_p \cdot \cos(\theta) = U_{DC} - R_L \cdot I_1 \cdot \cos(\theta) \quad \text{für alle } \theta \quad (4.3)$$

wobei I_1 die Amplitude der Grundwelle des Stroms $i_D(\theta)$ durch den Transistor ist. Um die Ausgangsleistung zu bestimmen, muss daher die Grundwelle des Drainstroms berechnet werden.

Bei Vollaussteuerung fließt der maximale Strom I_{\max} durch den Transistor. In diesem Fall ist auch die Amplitude $I_p = I_{p,\max}$ maximal. Der Drainstrom berechnet sich zu

$$I_{\max} = I_q + I_{p,\max} \quad \text{mit} \quad I_q = -I_{p,\max} \cdot \cos\left(\frac{\alpha}{2}\right). \quad (4.4)$$

Mit den Gleichungen (4.4) und (4.2) ergibt sich der Strom durch den Transistor in Abhän-

Tabelle 4.1: Zusammenhang von Klasse, Ruhestrom und Leitwinkel bei linearen Verstärkern.

Klasse	Ruhestrom I_q/I_{\max}	Leitwinkel α	Leitverhältnis D
A	0.5	2π	100%
AB	0 - 0.5	$\pi - 2\pi$	50% - 100%
B	0	π	50%
C	< 0	$0 - \pi$	0-50%

gigkeit von I_{\max} und dem Leitwinkel α :

$$i_D(\theta) = \begin{cases} \frac{I_{\max}}{1 - \cos\left(\frac{\alpha}{2}\right)} \cdot (\cos(\theta) - \cos\left(\frac{\alpha}{2}\right)) & \text{wenn } -\frac{\alpha}{2} < \theta < \frac{\alpha}{2} \\ 0 & \text{sonst} \end{cases} \quad (4.5)$$

Der Leitwinkel α gibt dabei an, bis zu welchem Winkel einer Periode der Transistor leitet. Alternativ zum Leitwinkel α kann auch das Leitverhältnis D verwendet werden. Das Leitverhältnis gibt an, bei wieviel Prozent einer Periode der Transistor leitet. Der Zusammenhang zwischen Leitwinkel und Leitverhältnis ist

$$D = \frac{\alpha}{2\pi} \cdot 100 \quad [\%]. \quad (4.6)$$

Je nach Leitwinkel wird der Verstärker in die Betriebsarten A, AB, B und C unterteilt. In Tabelle 4.1 sind die Beziehungen zwischen Ruhestrom, Leitwinkel und Leitverhältnis für die jeweiligen Klassen zusammengefasst.

Im folgenden wird zuerst die Ausgangsleistung und Effizienz bei einer Vollaussteuerung eines linearen Verstärkers untersucht. Darauf aufbauend wird das Verhalten der Verstärker bei reduzierter Ausgangsleistung betrachtet und die Verstärkung berechnet. Der Einfluss einer reaktiven Last und der Einfluss der Kniespannung auf die Effizienz und Ausgangsleistung wird untersucht und die Linearität der Verstärker diskutiert.

4.1.1 Lineare Verstärker bei Vollaussteuerung

Der Gleichstrom I_{DC} und die Amplitude I_1 der Grundwelle des Drainstroms i_D können über die Fourierreihenintegrale berechnet werden. Der Gleichanteil I_{DC} des Drainstroms i_D ergibt

sich zu

$$I_{\text{DC}}(\alpha) = \frac{1}{2\pi} \cdot \int_{-\frac{\alpha}{2}}^{\frac{\alpha}{2}} i_D(\theta) \, d\theta = I_{\text{max}} \cdot \frac{1}{2\pi} \cdot \frac{\cos\left(\frac{\alpha}{2}\right) \cdot \alpha - 2 \sin\left(\frac{\alpha}{2}\right)}{\cos\left(\frac{\alpha}{2}\right) - 1}. \quad (4.7)$$

Die Gleichstromleistung P_{DC} berechnet sich durch die Multiplikation mit der Gleichspannung U_{DC} :

$$P_{\text{DC}}(\alpha) = U_{\text{DC}} \cdot I_{\text{DC}} = U_{\text{DC}} \cdot I_{\text{max}} \cdot \frac{1}{2\pi} \cdot \frac{\cos\left(\frac{\alpha}{2}\right) \cdot \alpha - 2 \sin\left(\frac{\alpha}{2}\right)}{\cos\left(\frac{\alpha}{2}\right) - 1}. \quad (4.8)$$

Die Amplitude der Grundwelle berechnet sich zu

$$I_1(\alpha) = \frac{1}{\pi} \cdot \int_{-\frac{\alpha}{2}}^{\frac{\alpha}{2}} i_D(\theta) \cos(\theta) \, d\theta = I_{\text{max}} \cdot \frac{1}{2\pi} \cdot \frac{\sin(\alpha) - \alpha}{\cos\left(\frac{\alpha}{2}\right) - 1}. \quad (4.9)$$

Bedingt durch die HF-Drossel muss die mittlere Spannung am Drain der Versorgungsspannung U_{DC} entsprechen. Die maximal mögliche Spannungsamplitude U_P entspricht deshalb der Gleichspannung U_{DC} . Damit berechnet sich die maximale Ausgangsleistung P_{max} unter Berücksichtigung der Effektivwerte zu

$$P_{\text{max}}(\alpha) = \frac{1}{\sqrt{2}} \cdot U_{\text{DC}} \cdot \frac{1}{\sqrt{2}} \cdot I_1 = U_{\text{DC}} \cdot I_{\text{max}} \cdot \frac{1}{4\pi} \cdot \frac{\sin(\alpha) - \alpha}{\cos\left(\frac{\alpha}{2}\right) - 1}. \quad (4.10)$$

Die maximal auftretende Spannung am Transistor beträgt $2U_{\text{DC}}$. Die Ausgangsleistungsfähigkeit C_P berechnet sich zu:

$$C_P(\alpha) = \frac{P_{\text{max}}}{2U_{\text{DC}} \cdot I_{\text{max}}} = \frac{1}{8\pi} \cdot \frac{\sin(\alpha) - \alpha}{\cos\left(\frac{\alpha}{2}\right) - 1}. \quad (4.11)$$

Nachdem nun sowohl die Ausgangsleistung als auch die Gleichstromleistung bestimmt worden ist, lässt sich die Effizienz η_{max} berechnen:

$$\eta_{\text{max}}(\alpha) = \frac{P_{\text{max}}}{P_{\text{DC}}} = \frac{1}{2} \cdot \frac{\sin(\alpha) - \alpha}{\cos\left(\frac{\alpha}{2}\right) \cdot \alpha - 2 \cdot \sin\left(\frac{\alpha}{2}\right)}. \quad (4.12)$$

Abbildung 4.4 zeigt die Ausgangsleistungsfähigkeit C_P und die Effizienz η_{max} in Abhängigkeit des Leitverhältnisses. Klasse-A- und Klasse-B-Verstärker weisen die gleiche maximale Ausgangsleistungsfähigkeit auf ($C_P = 0.125$), wobei der Klasse-B-Verstärker mit 78.5% eine deutlich höhere Effizienz als der Klasse-A-Verstärker aufweist (50%). Verstärker im Klasse-AB-Betrieb zeigen eine noch etwas höhere Ausgangsleistung und steigende Effizienz in Richtung B-Betrieb. Die Effizienz des Klasse-C-Verstärkers steigt zwar mit fallendem Leit-

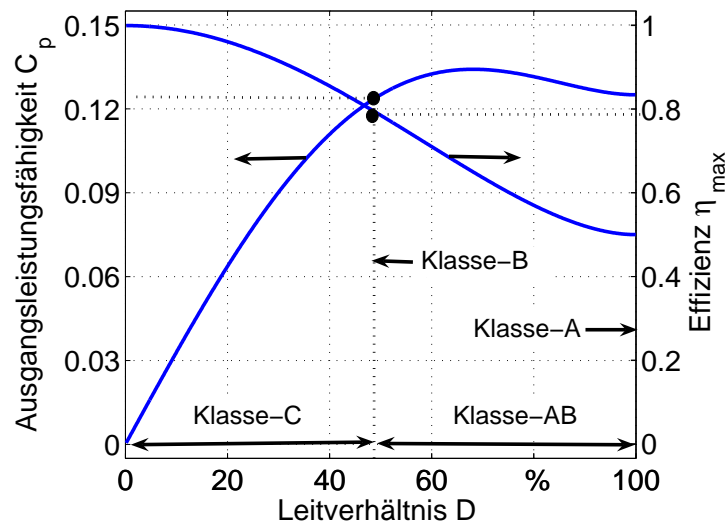


Bild 4.4: Ausgangsleistungsfähigkeit und maximale Effizienz für lineare Verstärker.

verhältnis an, die Ausgangsleistung nimmt aber gleichzeitig ab und geht gegen null für eine maximale Effizienz von 100%.

Die maximale Ausgangsleistung kann nur auftreten, wenn die maximale Spannungsamplitude der Versorgungsspannung U_{DC} entspricht. Diese Spannung ergibt sich bei einem optimalen Lastwiderstand R_{opt} von:

$$R_{opt}(\alpha) = \frac{U_{DC}}{I_1(\alpha)} = 2\pi \cdot \frac{U_{DC}}{I_{max}} \cdot \frac{\cos\left(\frac{\alpha}{2}\right) - 1}{\sin(\alpha) - \alpha}. \quad (4.13)$$

Die Ausgangsleistung in Abhängigkeit des optimalen Widerstands beträgt

$$P_{max} = \frac{1}{2} \cdot \frac{U_{DC}^2}{R_{opt}}. \quad (4.14)$$

Tabelle 4.2 fasst die Eigenschaften des Klasse-A- und Klasse-B-Verstärkers bei Vollaussteuerung zusammen.

4.1.2 Lineare Verstärker bei reduzierter Ausgangsleistung

Wird der Transistor nicht voll angesteuert, verringert sich die Stromamplitude I_p . Die Reduzierung der Amplitude wird im folgenden mit dem Skalierungsfaktor β modelliert. Für

Tabelle 4.2: Zusammenfassung der Eigenschaften des Klasse-A- und Klasse-B-Verstärkers bei Vollaussteuerung.

Klasse	I_{DC}	I_1	P_{max}	R_{opt}	η_{max}	C_P
A	$\frac{1}{2}I_{max}$	$\frac{1}{2}I_{max}$	$\frac{1}{4}I_{max}U_{DC}$	$2\frac{U_{DC}}{I_{max}}$	$\frac{1}{2}$	$\frac{1}{8}$
B	$\frac{1}{\pi}I_{max}$	$\frac{1}{2}I_{max}$	$\frac{1}{4}I_{max}U_{DC}$	$2\frac{U_{DC}}{I_{max}}$	$\frac{\pi}{4}$	$\frac{1}{8}$

den Drainstrom durch den Transistor ergibt sich damit

$$i_D(\beta, \theta) = \begin{cases} I_q + \beta \cdot I_{p,max} \cdot \cos(\theta) & \text{wenn } I_q + \beta \cdot I_{p,max} \cdot \cos(\theta) > 0, \quad \beta = 0 \dots 1 \\ 0 & \text{sonst} \end{cases} \quad (4.15)$$

Der Drainstrom in Abhängigkeit des Leitwinkels α ergibt sich zu

$$i_D(\alpha, \beta, \theta) = \begin{cases} \frac{I_{max}}{1 - \cos(\frac{\alpha}{2})} \cdot (\beta \cos(\theta) - \cos(\frac{\alpha}{2})) & \text{wenn } \beta \cos(\theta) - \cos(\frac{\alpha}{2}) > 0 \\ 0 & \text{sonst} \end{cases} \quad (4.16)$$

Der Gleichanteil des Stroms durch den Transistor berechnet sich zu:

$$I_{DC}(\alpha, \beta) = \frac{1}{2\pi} \cdot \int_{-\pi}^{\pi} i_D(\alpha, \beta, \theta) d\theta. \quad (4.17)$$

Die Amplitude der Grundwelle ergibt sich zu:

$$I_1(\alpha, \beta) = \frac{1}{\pi} \cdot \int_{-\pi}^{\pi} i_D(\alpha, \beta, \theta) \cos(\theta) d\theta. \quad (4.18)$$

Die Fourierintegrale sind geschlossen sinnvoll nur für den Klasse-A- und Klasse-B-Fall zu lösen, da für diese Fälle die Integrationsgrenzen konstant bleiben. Die Gleichspannungsleistung berechnet sich allgemein zu

$$P_{DC} = U_{DC} \cdot I_{DC}(\alpha, \beta). \quad (4.19)$$

Der Lastwiderstand bleibt bei reduzierter Leistung identisch mit dem Lastwiderstand bei Vollaussteuerung. Dementsprechend berechnet sich die Ausgangsleistung zu:

$$P_{out} = \frac{1}{2} \cdot I_1(\alpha, \beta)^2 \cdot R_{opt}(\alpha). \quad (4.20)$$

Die Effizienz berechnet sich schließlich zu

$$\eta(\alpha, \beta) = \frac{P_{\text{out}}(\alpha, \beta)}{P_{\text{DC}}(\alpha, \beta)}. \quad (4.21)$$

Tabelle 4.3 fasst die Eigenschaften des Klasse-A- und des Klasse-B-Verstärkers nochmals zusammen. Die Effizienz beim Klasse-B-Verstärker ist proportional zur Amplitude der Grundwelle. Halbiert sich die Amplitude, so halbiert sich auch die Effizienz. Beim Klasse-A-Verstärker ist hingegen die Effizienz proportional zum Quadrat der Amplitude der Grundwelle. Bei einer Halbierung der Amplitude viertelt sich die Effizienz. In Bezug auf die Ausgangsleistung bedeutet dies für einen Klasse-B-Verstärker eine Halbierung der Effizienz alle 6 dB Schritte von der maximalen Ausgangsleistung weg, bei einem Klasse-A-Verstärker halbiert sich die Effizienz dagegen schon alle 3 dB. Abbildung 4.5 zeigt die Effizienz in Abhängigkeit der auf die maximale Leistung P_{max} normierten Ausgangsleistung für einen Klasse-A- und einen Klasse-B-Verstärker. Die Verlustleistung beim Klasse-A-Verstärker ist konstant, da der Gleichstrom I_{DC} unabhängig von der Aussteuerung des Verstärkers ist. Beim Klasse-B-Verstärker dagegen ist die Verlustleistung proportional zur Stromamplitude I_1 . Durch die konstante Verlustleistung und die damit verbundene konstante Temperatur ist der Klasse-A-Verstärker unanfällig gegenüber thermischen Speichereffekten, welche durch Amplitudenschwankungen des Trägers hervorgerufen werden.

Bei den weiteren Klassen muss die Stromamplitude näher betrachtet werden: Bei einem Klasse-C-Verstärker muss die Stromamplitude I_p groß genug sein, um den Transistor in den leitenden Bereich zu bringen. Geringere Amplituden bewirken keinen Stromfluss. Ist bei einem Klasse-AB-Verstärker die Stromamplitude I_p geringer als der Ruhestrom I_q , leitet der Transistor über der ganzen Periode, da der Drainstrom stets größer als Null ist. Ein Klasse-AB-Verstärker bei geringer Aussteuerung verhält sich wie ein Klasse-A-Verstärker, bei hohen Leistungen dagegen wie ein Klasse-B-Verstärker.

Tabelle 4.3: Zusammenfassung des Klasse-A- und des Klasse-B-Verstärkers bei reduzierter Ausgangsleistung.

Klasse	I_{DC}	I_1	P_{out}	η
A	$\frac{1}{2}I_{\text{max}}$	$\frac{1}{2}I_{\text{max}}\beta$	$\frac{1}{4}I_{\text{max}}U_{\text{DC}}\beta^2$	$\frac{1}{2}\beta^2$
B	$\frac{1}{\pi}I_{\text{max}}\beta$	$\frac{1}{2}I_{\text{max}}\beta$	$\frac{1}{4}I_{\text{max}}U_{\text{DC}}\beta^2$	$\frac{1}{4}\pi\beta$

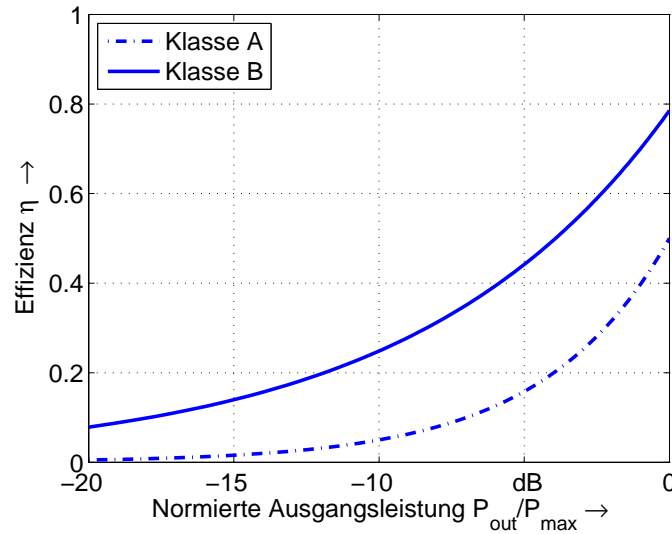


Bild 4.5: Effizienz bei reduzierter Ausgangsleistung für einen Klasse-A-Verstärker und einem Klasse-B-Verstärker.

4.1.3 Leistungsverstärkung

Um den Verstärker voll auszusteuern, muss die Amplitude der Eingangsspannung in Abhängigkeit vom Leitwinkel α

$$U_{in}(\alpha) = \frac{U_{GS,max} - U_{Th}}{1 - \cos\left(\frac{\alpha}{2}\right)} \quad (4.22)$$

betragen, wobei $U_{GS,max}$ der Gatespannung entspricht, bei welcher der maximale Strom I_{max} durch den Transistor fließt. Die Leistungsverstärkung in Abhängigkeit des Leitwinkels α bei Abschluss mit dem optimalen Widerstand R_{opt} ergibt sich damit zu

$$G_T(\alpha) = \frac{P_{out}}{P_{avs}} = \frac{U_{DC} I_{max} R_S}{\Delta U_E^2} \cdot \frac{1}{\pi} (\alpha - \sin(\alpha)) \left(1 - \cos\left(\frac{\alpha}{2}\right)\right). \quad (4.23)$$

Abbildung 4.6(a) zeigt die Abhängigkeit der Leistungsverstärkung und der PAE von dem Leitverhältnis D . Die Verstärkung ist für den Klasse-A-Verstärker am höchsten und nimmt kontinuierlich Richtung Klasse-C-Betrieb ab und erreicht Null bei einem Leitverhältnis von Null Prozent. Der Klasse-B-Verstärker hat eine um 6 dB geringere Verstärkung als ein Klasse-A-Verstärker, da zur Vollaussteuerung des Klasse-B-Verstärkers die doppelte Amplitude benötigt wird. Für die PAE wurde eine maximale Verstärkung von 16 dB angenommen, was einen typischen Wert für Leistungsverstärker darstellt. Die PAE nimmt vom Klasse-A- zum Klasse-B-Verstärker zu und hat einen Maximalwert im leichten Klasse-C-Betrieb. Danach nimmt die PAE steil ab.

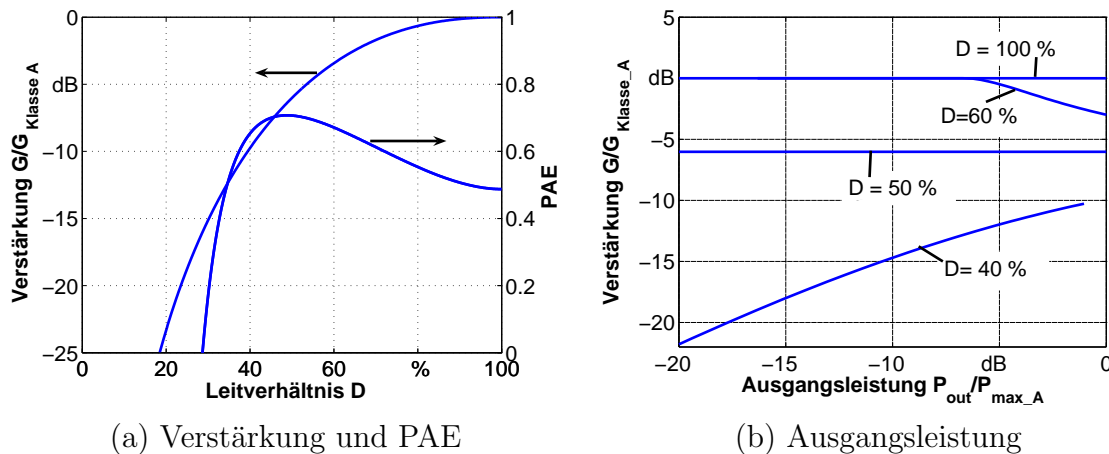


Bild 4.6: Verstärkung und PAE von linearen Verstärkern über dem Leitverhältnis und Verstärkung von linearen Verstärkern über der Ausgangsleistung.

Abbildung 4.6(b) zeigt die Verstärkung für unterschiedliche Betriebsarten in Abhängigkeit der Ausgangsleistung. Nur bei einem Klasse-A- und beim Klasse-B-Verstärker ist die Verstärkung auch unterhalb der maximalen Ausgangsleistung konstant. Klasse-AB-Verstärker verhalten sich bei niedrigen Ausgangsleistungen wie Klasse-A-Verstärker, bei höherer Aussteuerung geht der Verstärker in den Klasse-B-Betrieb über und die Verstärkung sinkt. Klasse-C-Verstärker benötigen eine bestimmte Eingangsleistung, um überhaupt zu verstärken, und gehen für hohe Eingangsleistungen in Richtung B-Betrieb.

4.1.4 Lineare Verstärker bei reaktiver Last

Nicht immer ist der Lastwiderstand reell. Einige effizienzsteigernde Architekturen verändern die Lastimpedanz des Verstärkers, so dass diese reaktiv wird. Auch das Ausgangsanpassnetzwerk ist nicht immer ideal, insbesondere breitbandige Anpassnetzwerke zeigen reaktives Verhalten. Im folgenden wird daher untersucht, welche Auswirkungen eine reaktive Last auf die Ausgangsleistung und Effizienz eines linearen Verstärkers hat.

Wird als Lastwiderstand eine reaktive Last \underline{Y}_L nach Abbildung 4.7(a) angeschlossen, so ergibt sich für die Ausgangsamplitude U_1

$$U_1 = I_1 \cdot \frac{1}{|\underline{Y}_L|} = I_1 \cdot \frac{R_L}{\sqrt{1 + (R_L/X_L)^2}}. \quad (4.24)$$

Ist die Ausgangsamplitude U_1 kleiner als die Gleichspannung U_{DC} , so berechnet sich die

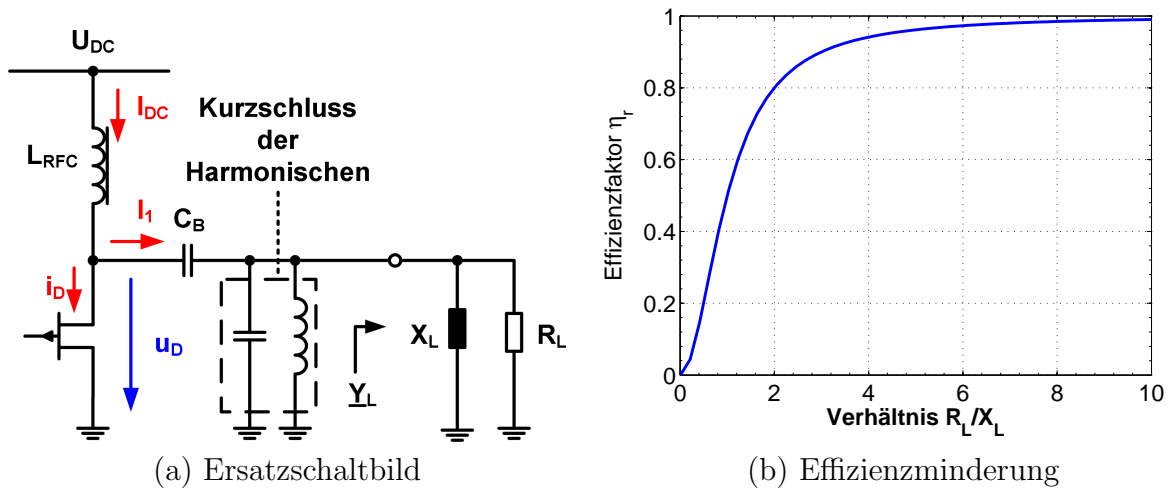


Bild 4.7: Einfluss einer reaktiven Last \underline{Y}_L auf die Effizienz und Ausgangsleistung.

Ausgangsleistung zu

$$P_{\text{out,R}} = \frac{1}{2} \frac{U_1^2}{R_L} = \frac{1}{2} \cdot I_1^2 R_L \cdot \frac{1}{1 + (R_L/X_L)^2} \quad (4.25)$$

wobei $I_1^2 R_L$ der Ausgangsleistung P_{out} bei einem reellen Lastwiderstand R_L entspricht. Die Effizienz für den Klasse-A- und den Klasse-B-Verstärker berechnet sich zu

$$\eta_A = \frac{2I_1^2 R_L}{I_{\text{max}} U_{\text{DC}}} \cdot \frac{1}{1 + (R_L/X_L)^2}, \quad (4.26)$$

$$\eta_B = \frac{\pi}{4} \cdot \frac{I_1 R_L}{U_{\text{DC}}} \cdot \frac{1}{1 + (R_L/X_L)^2}. \quad (4.27)$$

Entspricht der Lastwiderstand dem optimalen Widerstand R_{opt} , so ergibt sich für die Effizienzen eines Klasse-A- und Klasse-B-Verstärkers bei maximaler Aussteuerung

$$\eta_A = \frac{1}{2} \cdot \frac{1}{1 + (R_{\text{opt}}/X_L)^2}, \quad (4.28)$$

$$\eta_B = \frac{\pi}{4} \cdot \frac{1}{1 + (R_{\text{opt}}/X_L)^2}. \quad (4.29)$$

Reaktive Lasten reduzieren folglich die Effizienz und Ausgangsleistung des Verstärkers um den Faktor $\eta_r = 1/(1 + (R_L/X_L)^2)$ und sollten daher vermieden werden. Abbildung 4.7(b) zeigt η_r in Abhängigkeit vom Verhältnis R_L/X_L . Für einen möglichst geringen Verlust sollte der Blindwiderstand X_L mindestens zehnmal größer sein als der Lastwiderstand R_L .

4.1.5 Lineare Verstärker bei Übersteuerung

Bisher wurde der Verstärker so angesteuert, dass die Strom- und Spannungsamplitude immer maximal ist. Wird der Verstärker weiter angesteuert, so wird der Verstärker übersteuert. Übersteuerungseffekte werden hier nicht weiter betrachtet. Sie wirken sich jedoch durch eine weitere Erhöhung der Effizienz und der Ausgangsleistung aus. Beide streben dabei gegen einen Grenzwert [16].

4.1.6 Einfluss der Kniespannung

Bei einem realen Transistor ist die minimale Spannung durch die Kniespannung U_K und die maximale Spannung durch die Durchbruchspannung U_{Br} limitiert. Die maximal mögliche Spannungsamplitude ΔU_D am Transistor ist damit gegeben durch

$$\Delta U_D = \frac{U_{Br} - U_K}{2}. \quad (4.30)$$

Der Zusammenhang zwischen Gleichspannung, Durchbruchspannung und Kniespannung ergibt sich zu:

$$U_{DC} = \frac{U_{Br} - U_K}{2} + U_K = \frac{U_{Br} + U_K}{2}. \quad (4.31)$$

Die Kniespannung führt zu einer Reduktion der Ausgangsleistung und der Effizienz:

$$P_{out,K}(\alpha, \beta) = \left(1 - \frac{2 \cdot U_K}{U_{Br} + U_K}\right) \cdot P_{out}(\alpha, \beta) = \left(1 - \frac{U_K}{U_{DC}}\right) \cdot P_{out}(\alpha, \beta) \quad (4.32)$$

$$\eta_{all}(\alpha, \beta) = \left(1 - \frac{2 \cdot U_K}{U_{Br} + U_K}\right) \eta(\alpha, \beta) = \left(1 - \frac{U_K}{U_{DC}}\right) \cdot \eta(\alpha, \beta). \quad (4.33)$$

Mit Einführung des Effizienzfaktors η_{Knee} ergibt sich

$$P_{out,K}(\alpha, \beta) = \eta_{Knee} \cdot P_{out}(\alpha, \beta) \quad (4.34)$$

$$\eta_{all}(\alpha, \beta) = \eta_{Knee} \cdot \eta(\alpha, \beta). \quad (4.35)$$

Abbildung 3.4 auf Seite 24 zeigt die Abhängigkeit des Effizienzfaktors η_{Knee} von dem Verhältnis von Kniespannung zu Durchbruchspannung. Bei einem Verhältnis von 10% ergibt sich ein Reduktionsfaktor von etwa 0.8. Damit ergibt sich für einen Klasse-A-Verstärker noch eine maximale Effizienz von 40% und für einen Klasse-B-Verstärker von etwa 62%. 7 dB unterhalb der maximalen Ausgangsleistung ergibt sich für den Klasse-A-Verstärker noch

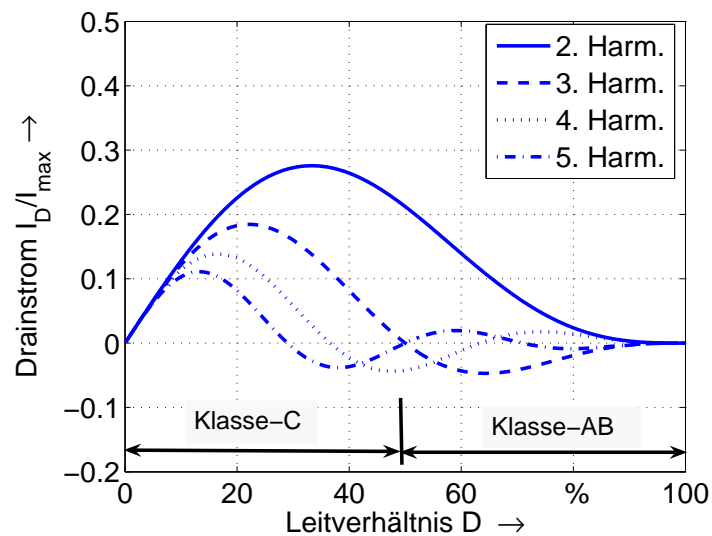


Bild 4.8: Harmonische bei linearen Verstärkern.

eine Effizienz von etwa 8% und bei einem Klasse-B-Verstärker etwa 28%. Für eine hohe Ausgangsleistung und eine hohe Effizienz muss deshalb die Durchbruchspannung möglichst hoch und die Kniespannung möglichst gering sein.

4.1.7 Linearität

Nur beim idealen Klasse-A-Verstärker ist der Drainstrom sinusförmig. Bei anderen Leitwinkeln entstehen neben der Grundwelle auch Oberwellen. Die Amplituden der Oberwellen berechnen sich über die Fourierreihe:

$$I_n = \frac{1}{\pi} \cdot \int_{-\frac{\alpha}{2}}^{\frac{\alpha}{2}} i_d(\theta) \cos(n\theta) d\theta. \quad (4.36)$$

Abbildung 4.8 zeigt die Amplituden der Oberwellen in Abhängigkeit des Leitverhältnisses D . Beim idealen Klasse-A-Verstärker werden keine Harmonischen generiert, und er ist damit perfekt linear. Ideale Klasse-AB-Verstärker weisen einen hohen harmonischen Anteil auf. Der ideale Klasse-B-Verstärker hat zwar eine recht hohe 2. Harmonische, die ungeraden Harmonischen sind aber Null. Dies ist auf die Symmetrieeigenschaften des Drainstroms zurückzuführen. Die Amplituden der Harmonischen sind direkt proportional zu den Faktoren der Taylorreihenentwicklung aus Gleichung (3.4). Damit können auch die Intermodulationsprodukte abgeschätzt werden. Beim idealen Klasse B-Betrieb ist die dritte Harmonische Null, dementsprechend werden keine Intermodulationsprodukte 3. Ordnung erzeugt. Ideale Klasse-B-Verstärker zeigen daher ein lineares Verhalten. Reale Verstärker weichen von diesen

Tabelle 4.4: Zusammenfassung der Eigenschaften von linearen Verstärkerklassen.

Klasse	Ausgangsleistungs- fähigkeit C_P	Verstärkung (Typisch)	Linearität (ideal)		Effizienz in %	
			$ I_2/I_1 $	$ I_3/I_1 $	P_{\max}	$P_{\max-10\text{dB}}$
A	0.125	16 dB	0	0	50	5
AB	0.125 - 0.127	10 - 16 dB	0 - 0.42	0 - 0.09	50 - 78	5 - 25
B	0.125	10 dB	0.42	0	78	24
C	0 - 0.125	$-\infty$ - 10 dB	0.42 - 1	0 - 1	0 - 78	0 - 25

idealen Verhalten ab, da die reale Übertragungskennlinie der Transistoren von der idealen nach Abbildung 4.3 abweicht. Daher werden auch beim realen Klasse-A-Verstärker höhere Harmonische erzeugt und Klasse-B-Verstärker erzeugen Intermodulationsprodukte ungerader Ordnung. Der ideale Arbeitspunkt für einen realen Verstärker ist abhängig vom Transistor und ergibt sich an der Stelle, an welcher die dritte Ableitung der I_D - U_{GS} -Charakteristik Null wird (Kapitel 3.1.3). Für diesen Arbeitspunkt sind die Intermodulationsprodukte dritter Ordnung minimal.

4.1.8 Zusammenfassung lineare Verstärker

Tabelle 4.4 fasst die Eigenschaften von linearen Verstärkern zusammen. Der optimale Arbeitspunkt eines linearen Verstärkers ist der Klasse-B-Betrieb. Für diesen Arbeitspunkt ist die Verstärkung linear, die Effizienz relativ hoch und es entstehen keine Intermodulationsprodukte ungerader Ordnung. Allerdings ist die Verstärkung 6 dB geringer als im Klasse-A-Betrieb. Durch die konstante Verlustleistung, unabhängig von der Ausgangsleistung, ist die Effizienz vor allem unterhalb der maximalen Ausgangsleistung gering. Die Draineffizienz von Klasse-C-Verstärkern ist zwar recht hoch, bedingt durch die niedrige Verstärkung ist die PAE allerdings sehr gering. In der Praxis ist die Übertragungscharakteristik nicht ideal. Der optimale Arbeitspunkt ist daher technologieabhängig, liegt aber nahe des B-Betriebs (siehe Kapitel 3.1.3).

Sowohl Effizienz als auch Ausgangsleistung werden durch die Kniespannung und durch reaktive Lasten verringert. Daher sollte das Verhältnis von Durchbruchspannung zur Kniespannung möglichst hoch sein und reaktive Lasten vermieden werden.

Lineare Verstärker sind prinzipiell breitbandig, da sie keine externen Resonatoren benötigen. Klasse-AB- und Klasse-B-Verstärker generieren allerdings Harmonische, die abhängig von der Anwendung gefiltert werden müssen, was zu einer Einschränkung der Bandbreite führt.

4.2 Schaltverstärker

4.2.1 Prinzip von Schaltverstärkern

Schaltverstärker betreiben den Transistor als Schalter. Wird der Transistor gesperrt, kann kein Strom durch den Transistor fließen, aber eine Spannung über dem Transistor abfallen. Ist der Transistor durchgeschaltet, ist der Spannungsabfall über dem Transistor nahezu null, es fließt aber ein Strom durch den Transistor. Die Verlustleistung ist in beiden Fällen null, da entweder die Spannung oder der Strom null ist und es damit keine zeitliche Überlappung von Strom und Spannung gibt. Die Effizienz η ist demnach 100%, wenn nur die Verlustleistung betrachtet wird. Durch das Schalten von Strom bzw. Spannung ist allerdings Energie in den Oberwellen vorhanden. Es sind folglich zwei Bedingungen notwendig, um eine 100%-ige Effizienz für die Grundwelle zu erhalten:

- Keine Überlappung von Strom und Spannung am Transistor \rightarrow Keine Verlustleistung
- Abblocken der Oberwellen an der Last \rightarrow Keine Leistung in den Oberwellen

Alle Schaltverstärker benötigen deshalb auch einen Abschluss der Oberwellen. Die Oberwellen müssen dabei so abgeschlossen werden, dass eine der energietragenden Größen der Oberwellen null wird. Wie der Abschluss der Oberwellen realisiert wird, ist abhängig von der Betriebsart. Beim Klasse-D-Verstärker wird der Abschluss durch zwei gegenphasig angesteuerte Transistoren realisiert. Klasse-F-Verstärker verwenden Filter, um den Abschluss zu realisieren. Ein Abschluss aller Oberwellen ist in der Realität allerdings nicht möglich. Im allgemeinen beschränkt man sich auf einen Abschluss bis zur 3. Harmonischen. Durch die daraus resultierende Überlappung zwischen Strom und Spannung und der vorhandenen Energie in den höheren Oberwellen sinkt jedoch die Effizienz.

Die oben genannten Bedingungen sind nur ausreichend, wenn der Transistor als idealer Schalter betrachtet werden kann. Die größten Verluste, insbesondere bei hohen Frequenzen, treten durch das Umladen von parasitären Kapazitäten und Induktivitäten auf. Um diese Verluste zu vermeiden, sollte der Transistor nur geschaltet werden, wenn die Spannung über dem Transistor und der Strom durch den Transistor null ist. Für eine hohe Effizienz sind daher zusätzlich folgende Bedingungen nötig:

- Spannungsloses Schalten (*ZVS, zero voltage switch*)
- Stromloses Schalten (*ZCS, zero current switch*)

Beide Bedingungen können nicht gleichzeitig erfüllt werden. Die Verstärker arbeiten daher im idealen Arbeitspunkt entweder als spannungsloser Schalter oder als stromloser Schalter.

Aufgrund des Betriebes des Transistors als Schalter können mit diesen Verstärkertypen nicht unmittelbar amplitudenmodulierten Signale verstärkt werden. Die Amplitudeninformation wird durch den Schalterbetrieb zerstört.

4.2.2 Ansteuerung

Bei einem Schaltverstärker muss der Transistor so angesteuert werden, dass er als Schalter fungiert. Prinzipiell gibt es zwei Möglichkeiten, den Transistor anzusteuern: Durch ein Sinussignal mit hoher Amplitude oder durch ein rechteckförmiges Signal. Die Ansteuerung mit einem sinusförmigen Signal ist bei hohen Frequenzen die einfachste Möglichkeit, einen Schaltverstärker anzusteuern, da keine besonderen Schaltungsmaßnahmen notwendig sind und die Bandbreite des Eingangssignals auf die Grundwelle begrenzt ist. Zudem können die parasitären Induktivitäten und Kapazitäten des Transistoreingangs einfach berücksichtigt werden. Mit sinusförmiger Ansteuerung ist es allerdings schwierig, das Leitverhältnis zu verändern, wie es für einige Schaltungskonzepte notwendig ist. Bedingt durch die hohen Amplituden ist der Transistor zudem gefährdet. Strom und Spannung müssen deshalb eventuell trotzdem begrenzt werden.

Die Einschaltzeit kann über die Eingangskapazität C_{in} des Transistors, den Gatewiderstand R_{Gate} und den Innenwiderstand R_S der Quelle abgeschätzt werden. Der Aufladevorgang benötigt in etwa das Vierfache der RC-Zeitkonstanten τ . Damit ergibt sich eine Einschaltzeit von

$$t_{on} \approx 4\tau = 4 \cdot (R_{Gate} + R_S) \cdot C_{in}. \quad (4.37)$$

Ein realer Transistor weist jedoch zusätzlich noch eine Zuführungsinduktivität auf. Diese bildet zusammen mit der Eingangskapazität einen Serienschwingkreis. Bei schnellen Transistoren und geringen Quellenwiderständen führt dies zu Einschwingvorgängen und zum mehrfachen Schalten des Transistors. Der Innenwiderstand der Quelle muss hoch genug gewählt werden, um den Schwingkreis zu dämpfen, aber niedrig genug, um eine kurze Einschaltdauer zu gewährleisten.

In den nachfolgenden Kapiteln werden drei Klassen von Schaltverstärkern untersucht: Der Klasse-D-Verstärker, der Klasse-F-Verstärker und der Klasse-E-Verstärker.

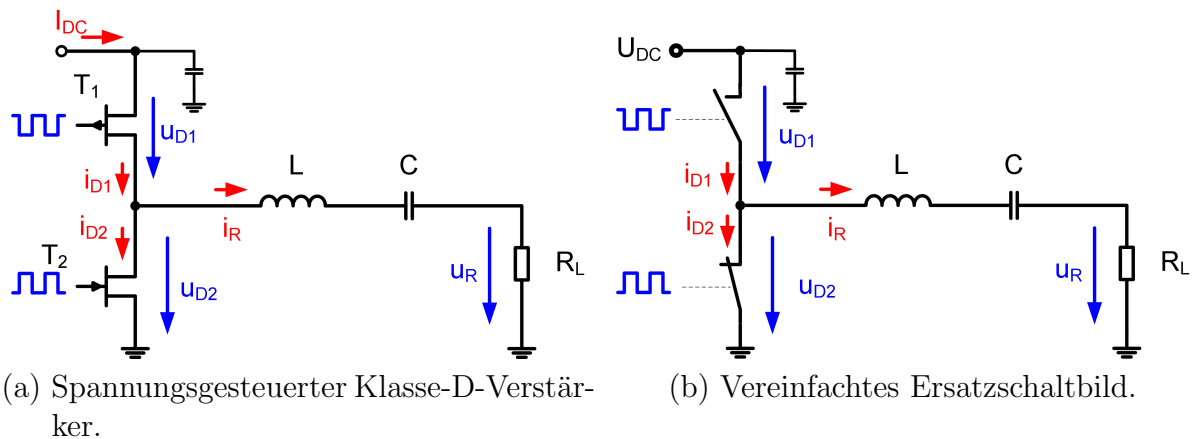


Bild 4.9: Aufbau und Ersatzschaltbild eines spannungsgesteuerten Klasse-D-Verstärkers.

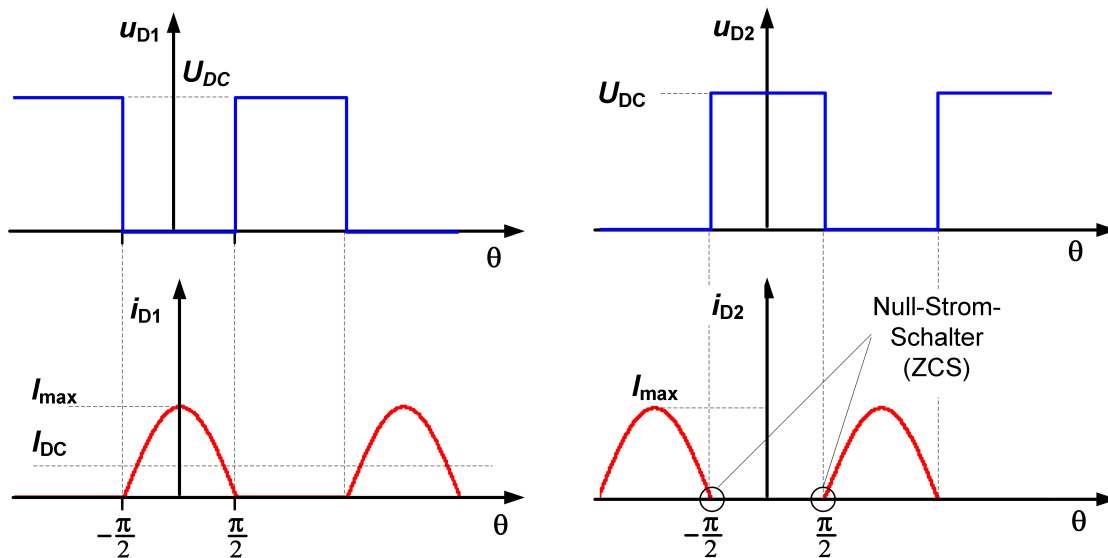
4.3 Klasse-D-Verstärker

Klasse-D-Verstärker verwenden zwei Transistoren, die gegenphasig angesteuert werden, um den notwendigen Abschluss der Harmonischen zu realisieren. Klasse-D-Verstärker benötigen daher nur einen Resonator, der auf die Grundwelle abgestimmt werden muss. Es wird zwischen zwei Konfigurationen unterschieden: Dem spannungsgesteuerten und dem stromgesteuerten Klasse-D-Verstärker.

4.3.1 Spannungsgesteuerter Klasse-D-Verstärker

Abbildung 4.9(a) zeigt das prinzipielle Schaltbild eines spannungsgesteuerten Klasse-D-Verstärkers. Abbildung 4.9(b) zeigt dessen vereinfachtes Ersatzschaltbild. Der Verstärker besteht aus zwei Transistoren, die abwechselnd ein- und ausgeschaltet werden. Im ersten Schaltzustand leitet der Transistor T_1 und Transistor T_2 sperrt. Die Spannung u_{D2} entspricht der Versorgungsspannung U_{DC} . Im zweiten Zustand sperrt der Transistor T_1 und T_2 leitet. Die Spannung u_{D2} ist null. Am Resonator ergibt sich damit eine Rechteckspannung mit der Amplitude U_{DC} . Der Strom durch die Transistoren wird durch den Resonator bestimmt. Für den Resonator gilt:

- Die Resonanzfrequenz entspricht der Schaltfrequenz.
- Der Resonator ist verlustlos.
- Die Güte Q ist ausreichend hoch, damit ein sinusförmiger Verlauf erzwungen wird ($Q > 5$).



(a) Drainspannung und Drainstrom für oberen Transistor. (b) Drainspannung und Drainstrom für unteren Transistor.

Bild 4.10: Strom- und Spannungsverlauf beim spannungsgesteuerten Klasse-D-Verstärker bei einem Tastverhältnis von $D = 50\%$ ($\alpha = \pi$).

Abbildung 4.10 zeigt den Verlauf von Strom und Spannung für beide Transistoren bei einem Tastverhältnis von 50%. Für die Ströme durch die Transistoren ergeben sich bedingt durch den Resonator halbsinusförmige Verläufe. Spannung und Strom überlappen sich in keinem Augenblick. Es tritt daher keine Verlustleistung auf. Der Strom durch den Resonator und damit auch durch den Lastwiderstand ist sinusförmig. Dementsprechend kann auch keine Leistung in den Oberwellen sein. Die Effizienz muss im Idealfall daher 100% sein.

Im folgenden wird zuerst die Ausgangsleistung und Effizienz des idealen spannungsgesteuerten Klasse-D-Verstärkers in Abhängigkeit des Leitverhältnisses berechnet und der optimale Arbeitspunkt bestimmt. Anschließend werden die Auswirkungen einer reaktiven Last auf die Eigenschaften des Verstärkers untersucht und schließlich die Verlustmechanismen behandelt.

4.3.1.1 Ausgangsleistung und Effizienz

Ausgangsleistung und Effizienz können für beliebige Leitwinkel α berechnet werden. Der Gleichstrom und die Amplitude der Grundwelle am Lastwiderstand R_L können wieder über die Fourierreihe in Abhängigkeit des Leitwinkels α berechnet werden. Für die Spannungs-

amplitude der Grundwelle am Widerstand ergibt sich:

$$U_R(\alpha) = \frac{1}{\pi} \cdot \int_{-\frac{\alpha}{2}}^{\frac{\alpha}{2}} U_{\text{DC}} \cos(\theta) \, d\theta = \frac{2}{\pi} \cdot U_{\text{DC}} \cdot \sin\left(\frac{\alpha}{2}\right). \quad (4.38)$$

Der Strom durch den Widerstand ergibt sich damit zu

$$I_R(\alpha) = \frac{U_R}{R_L} = \frac{2}{\pi} \cdot \frac{U_{\text{DC}}}{R_L} \cdot \sin\left(\frac{\alpha}{2}\right). \quad (4.39)$$

Damit ist es nun möglich, die Ausgangsleistung zu bestimmen:

$$P_{\text{out}}(\alpha) = \frac{1}{2} \cdot I_R^2 \cdot R_L = \frac{2}{\pi^2} \cdot \frac{U_{\text{DC}}^2}{R_L} \cdot \sin^2\left(\frac{\alpha}{2}\right). \quad (4.40)$$

Die maximale Spannung am Transistor entspricht der Versorgungsspannung U_{DC} . Unter Berücksichtigung der Verwendung von zwei Transistoren ergibt sich die Ausgangsleistungsfähigkeit zu:

$$C_P = \frac{P_{\text{out}}}{2 \cdot U_{\text{DC}} \cdot I_R} = \frac{1}{2\pi} \cdot \sin\left(\frac{\alpha}{2}\right). \quad (4.41)$$

Um die Effizienz zu berechnen, muss die Gleichspannungsleistung bestimmt werden. Der Gleichstrom durch den oberen Transistor ergibt sich zu

$$I_{\text{DC}}(\alpha) = \frac{1}{2\pi} \cdot \int_{-\frac{\alpha}{2}}^{\frac{\alpha}{2}} I_R \cos(\theta) \, d\theta = \frac{2}{\pi^2} \cdot \frac{U_{\text{DC}}}{R_L} \sin^2\left(\frac{\alpha}{2}\right). \quad (4.42)$$

Hiermit berechnet sich die Gleichstromleistung zu

$$P_{\text{DC}}(\alpha) = U_{\text{DC}} \cdot I_{\text{DC}} = \frac{2}{\pi^2} \cdot \frac{U_{\text{DC}}^2}{R_L} \sin^2\left(\frac{\alpha}{2}\right). \quad (4.43)$$

Damit berechnet sich die Effizienz zu:

$$\eta = \frac{P_{\text{out}}}{P_{\text{DC}}} = 1. \quad (4.44)$$

Die Effizienz für einen idealen spannungsgesteuerten Klasse-D-Verstärker ist folglich immer 100%, unabhängig vom Leitwinkel α .

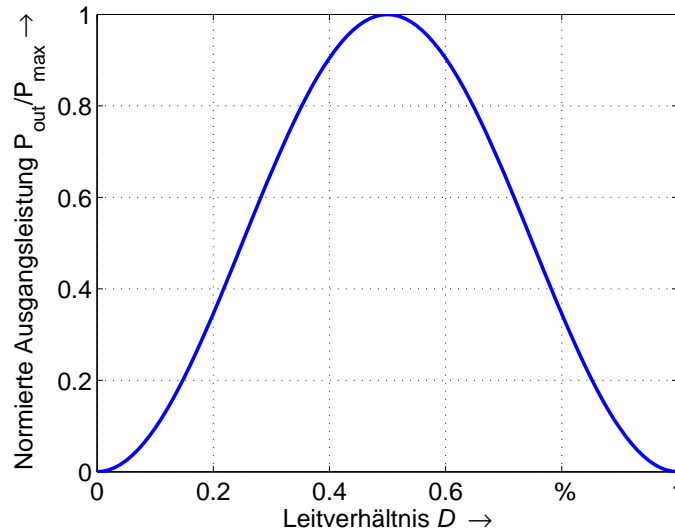


Bild 4.11: Normierte Ausgangsleistung des spannungsgesteuerten Klasse-D-Verstärkers in Abhängigkeit des Leitwinkels bei Abschluss mit optimalem Widerstand R_{opt} .

4.3.1.2 Optimaler Arbeitspunkt

Der optimale Betriebspunkt eines spannungsgesteuerten Klasse-D-Verstärkers ist bei einem Leitverhältnis von $D = 50\%$ ($\alpha = \pi$). Nach Gleichung (4.40) wird hierfür die Ausgangsleistung maximal. Es ergibt sich eine Ausgangsleistungsfähigkeit von $C_P \approx 0.159$, welche etwa 27% höher ist als bei den linearen Verstärkern. Strom- und Spannungsverlauf für die beiden Transistoren ergeben sich nach Abbildung 4.10. Der Strom durch die Transistoren beim Umschaltzeitpunkt ist null, und die Bedingung des stromlosen Schaltens (ZCS) ist erfüllt. Der optimale Lastwiderstand R_{opt} für die maximale Ausgangsleistung bei $\alpha = \pi$ berechnet sich zu:

$$R_{\text{opt}} = \frac{U_R(\pi)}{I_{\text{max}}} = \frac{2}{\pi} \cdot \frac{U_{\text{DC}}}{I_{\text{max}}}. \quad (4.45)$$

Die Ausgangsleistung bei festem R_{opt} ergibt sich zu

$$P_{\text{out}}(\alpha) = \frac{1}{\pi} \cdot U_{\text{DC}} \cdot I_{\text{max}} \cdot \sin^2\left(\frac{\alpha}{2}\right) \quad \text{für } R_L = R_{\text{opt}}, \quad (4.46)$$

wobei I_{max} der maximale Strom durch den Transistor ist. Abbildung 4.11 zeigt die Ausgangsleistung normiert auf die maximale Ausgangsleistung P_{max} in Abhängigkeit des Leitverhältnisses D bei festem R_{opt} . Die Ausgangsleistung sinkt monoton für Tastverhältnisse größer und kleiner als 50% bis auf Null. Über das Leitverhältnis ist es folglich möglich, die Ausgangsleistung

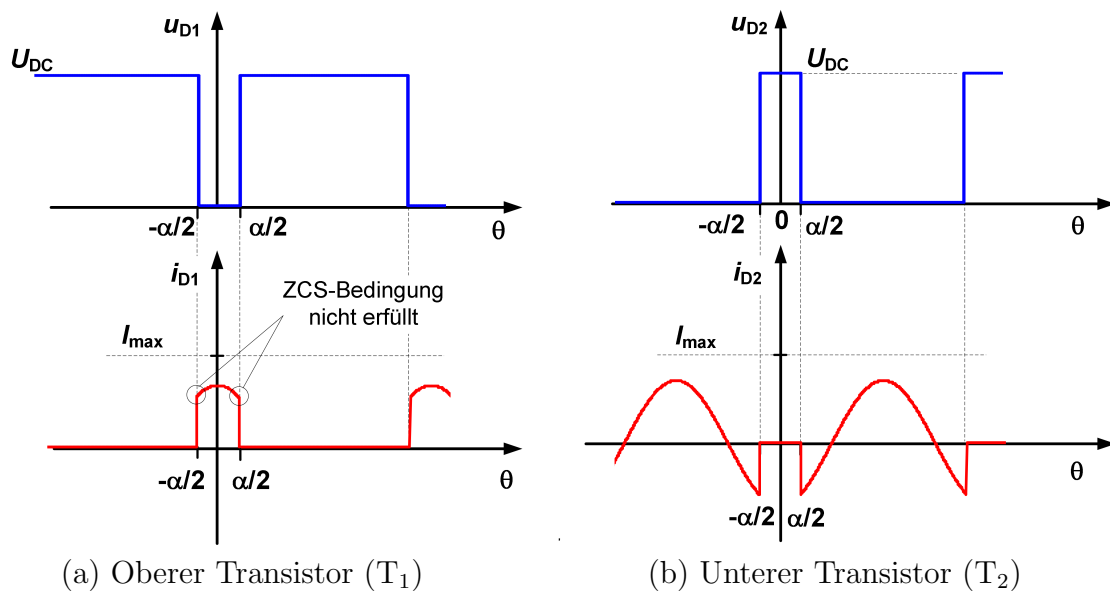


Bild 4.12: Strom- und Spannungsverlauf am Transistor für ein Leitverhältnis $D < 50\%$. Der Drainstrom durch den unteren Transistor wird zeitweise negativ. Der Strom durch die Transistoren ist kleiner als bei einem Tastverhältnis von $D = 50\%$.

tung zu variieren und damit Amplitudeninformationen zu verstärken. Den entsprechenden Strom- und Spannungsverlauf an den Transistoren für ein Leitverhältnis ungleich 50% zeigt Abbildung 4.12.

Bei einem idealen Klasse-D-Verstärker bleibt die Effizienz bei der Variation des Tastverhältnisses theoretisch unbeeinträchtigt. Es wird allerdings nicht mehr die Bedingung des stromlosen Schaltens erfüllt. Bei einem realen Verstärker treten daher Verluste durch das Umladen der Serieninduktivität der Transistoren auf und die Effizienz sinkt.

Für einen Leitwinkel kleiner als 50% treten durch den Transistor T_2 negative Ströme auf. Für Leitwinkel größer als 50% treten diese negativen Ströme im Transistor T_1 auf. Bipolare Transistoren können diesen Strom nicht leiten und werden zerstört. Diese Transistoren müssen deshalb durch antiparallel zur Kollektor-Emitter-Strecke geschaltete Dioden geschützt werden. Durch die notwendigen Schutzdioden werden zusätzliche parasitäre Elemente eingefügt, welche die Effizienz des Verstärkers verringern. Feldeffekttransistoren können aufgrund ihrer symmetrischen Struktur prinzipiell leiten.

4.3.1.3 Reaktive Last beim spannungsgesteuerten Klasse-D-Verstärker

Wird anstelle des reellen Lastwiderstands R_L eine reaktive Last $\underline{Z}_L = R_L + jX_L$ angeschlossen, ergibt sich für den Strom der Grundwelle durch den Resonator:

$$i_R(\theta) = I_R \cdot \cos(\theta - \theta_0) = \frac{2}{\pi} \cdot \frac{U_{DC}}{|\underline{Z}_L|} \cdot \sin\left(\frac{\alpha}{2}\right) \cdot \cos(\theta - \theta_0) \quad \text{mit } \theta_0 = \arctan\left(\frac{X_L}{R_L}\right). \quad (4.47)$$

Die Ausgangsleistung berechnet sich zu

$$P_{\text{out,R}}(\alpha) = \frac{1}{2} \cdot I_R^2(\alpha) \cdot R_L = \frac{2}{\pi^2} \cdot \frac{U_{DC}^2}{R_L} \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot \frac{R_L^2}{|\underline{Z}_L|^2} \quad (4.48)$$

$$= P_{\text{out}} \cdot x^2 \quad \text{mit } x = \frac{R_L}{|\underline{Z}_L|}. \quad (4.49)$$

Die Spannung am Lastwiderstand berechnet sich über den Strom i_R zu:

$$U_R(\alpha) = R_L \cdot I_R = \frac{2}{\pi} \cdot U_{DC} \cdot \sin\left(\frac{\alpha}{2}\right) \cdot \frac{R_L}{|\underline{Z}_L|}. \quad (4.50)$$

Der Gleichstrom berechnet sich mittels der Additonstheoreme zu

$$I_{DC}(\alpha) = \frac{1}{2\pi} \cdot \int_{-\frac{\alpha}{2}}^{\frac{\alpha}{2}} I_R \cos(\theta - \theta_0) d\theta = \frac{2}{\pi^2} \cdot \frac{U_{DC}}{|\underline{Z}_L|} \sin^2\left(\frac{\alpha}{2}\right) \cos(\theta_0) \quad (4.51)$$

$$= \frac{2}{\pi^2} \cdot \frac{U_{DC}}{R_L} \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot \frac{R_L^2}{|\underline{Z}_L|^2}. \quad (4.52)$$

Für Gleichstromleistung und Effizienz ergibt sich damit

$$P_{DC} = U_{DC} \cdot I_{DC} = \frac{2}{\pi^2} \cdot \frac{U_{DC}^2}{R_L} \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot \frac{R_L^2}{|\underline{Z}_L|^2} \quad (4.53)$$

$$\eta_r = \frac{P_{\text{out,R}}}{P_{DC}} = 1. \quad (4.54)$$

Reaktive Lasten bewirken beim spannungsgesteuerten Klasse-D-Verstärker eine Reduktion der Ausgangsleistung, da die Spannung über dem reellen Lastwiderstand R_L sinkt. Die Spannung über der reaktiven Last \underline{Z}_L selbst verändert sich allerdings nicht. Der spannungsgesteuerte Klasse-D-Verstärker verhält sich daher wie eine Spannungsquelle, dessen Ausgangsspannung unabhängig von der Last ist.

Die Effizienz bleibt beim idealen spannungsgesteuerten Klasse-D-Verstärker theoretisch unbeeinflusst. Aufgrund der Phasenverschiebung zwischen Strom und Spannung am Transistor

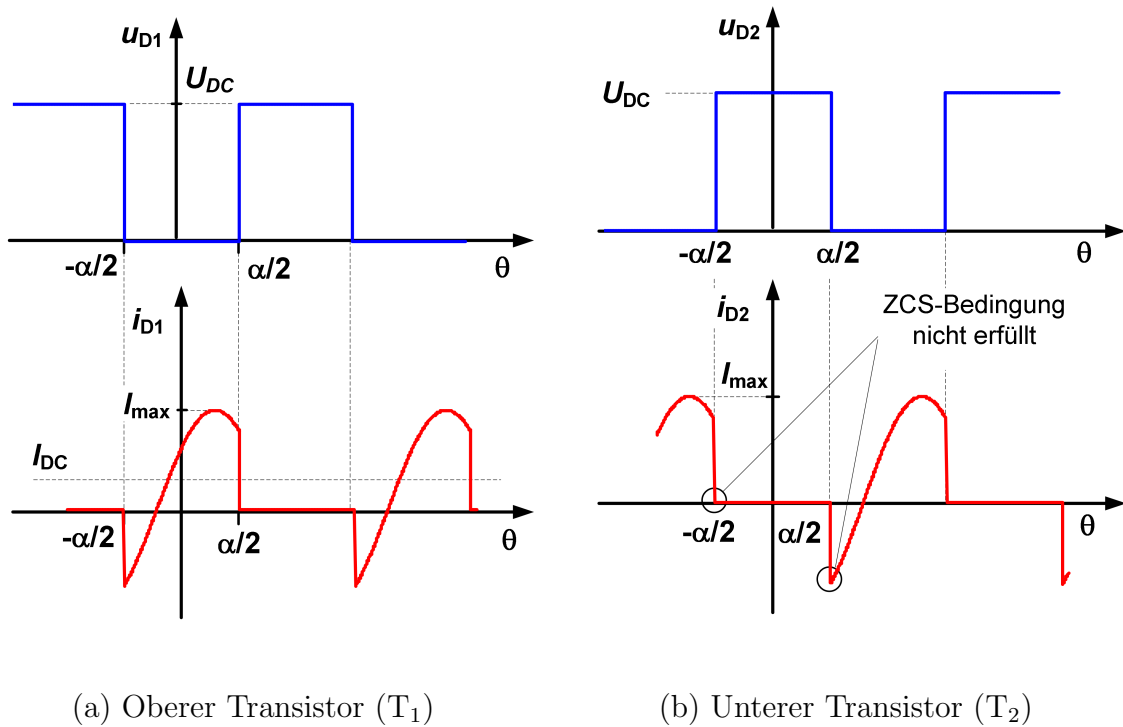


Bild 4.13: Strom- und Spannungsverlauf an den Transistoren eines spannungsgesteuerten Klasse-D-Verstärkers bei reaktiver Last und bei einem Leitverhältnis von $D = 50\%$ ($\alpha = \pi$). Der Drainstrom für beide Transistoren wird zeitweise negativ.

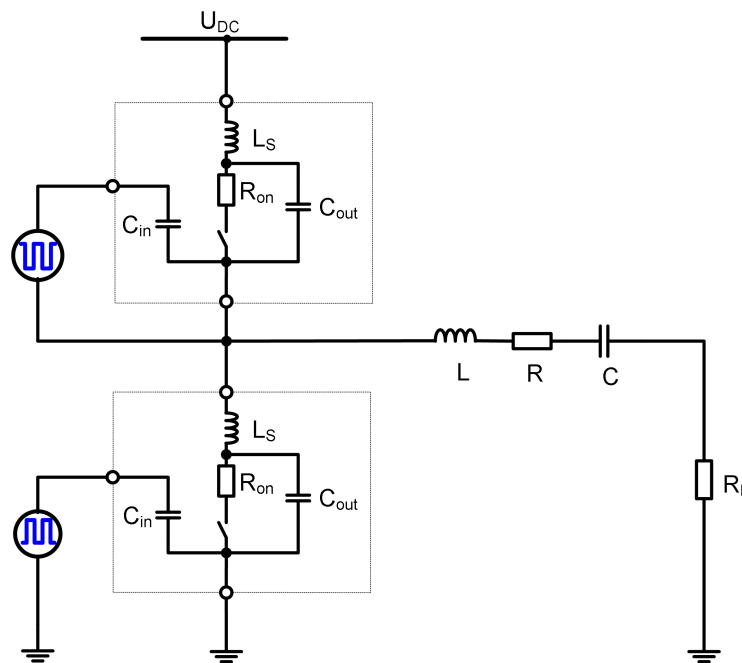


Bild 4.14: Verluste beim spannungsgesteuerten Klasse-D-Verstärker.

arbeitet die Schaltung allerdings nicht mehr als stromloser Schalter (Abbildung 4.13). Bei einem realen Verstärker ergeben sich daher zusätzliche Verluste durch das Umladen der Serieninduktivität der Transistoren, und die Effizienz sinkt.

Bei reaktiven Lasten treten bei beiden Transistoren zeitweise negative Ströme auf. Bipolare Transistoren müssen wie bei einem Leitverhältnis von $D \neq 50\%$ geschützt werden.

4.3.1.4 Verluste beim spannungsgesteuerten Klasse-D-Verstärker

In einem realen Klasse-D-Verstärker treten Verluste durch parasitäre Elemente auf. Abbildung 4.14 zeigt die primären parasitären Elemente beim Klasse-D-Verstärker. Der Transistor weist im leitenden Zustand einen endlichen Widerstand R_{on} auf. Gleichfalls besitzt die Spule des Resonators einen Serienwiderstand. Beide Elemente führen zu resistiven Verlusten. Die Transistoren haben zudem eine parasitäre Ein- und Ausgangskapazität und eine Serieninduktivität im Drain. Das Laden und Entladen dieser Elemente führt zu Schaltverlusten.

Im folgenden werden die Verlustleistungen und die Effizienzfaktoren für die jeweiligen Verlustmechanismen bestimmt. Sind die Einzelverluste klein gegenüber der Ausgangsleistung, so lässt sich die Gesamteffizienz durch das Produkt der Effizienzfaktoren nach unten abschätzen (siehe Anhang A).

Verluste durch die Ausgangskapazität Die Verlustleistung durch das Umladen einer Kapazität C beträgt

$$P_{V_C} = \frac{1}{2} \cdot C \cdot U_C^2 \cdot f \quad (4.55)$$

wobei U_C die Spannungsdifferenz beim Umladen und f die Schaltfrequenz ist. Für die Ausgangskapazität entsteht dieser Verlust gleich viermal: Auf- und Entladen der Kapazität für beide Transistoren. Die Verlustleistung bedingt durch die Ausgangskapazität ergibt sich damit zu:

$$P_{V_{C_{out}}} = 2 \cdot C_{out} \cdot U_{DC}^2 \cdot f. \quad (4.56)$$

Der Verlust ist unabhängig von der Ausgangsleistung und sollte daher durch eine möglichst geringe Ausgangskapazität oder durch eine niedrige Versorgungsspannung minimiert werden. Abbildung 4.15 zeigt die Verlustleistung durch die Ausgangskapazität für unterschiedliche Versorgungsspannungen bei einer Frequenz von 2 GHz. Bei den bei Leistungsverstärkern üblichen hohen Versorgungsspannungen bewirken schon geringe Kapazitäten hohe Verlustleistungen. Der Effizienzfaktor bedingt durch die Ausgangskapazität bei Abschluss mit dem optimalen Widerstand R_{opt} ergibt sich damit zu

$$\eta_{C_{out}} = \frac{1}{1 + \frac{2 \cdot \pi \cdot C_{out} \cdot U_{DC} \cdot f}{I_{max} \cdot \sin^2\left(\frac{\alpha}{2}\right)}} \quad (4.57)$$

Verluste durch die Eingangskapazität Der Verlust durch die Eingangskapazität ist abhängig von der Art der Ansteuerung. Bei einer Ansteuerung mit einem rechteckförmigen Signal mit der Amplitude ΔU_{GS} ergibt sich für die Verlustleistung und die Effizienz

$$P_{V_{C_{in}}} = 2 \cdot C_{in} \cdot \Delta U_{GS}^2 \cdot f, \quad (4.58)$$

$$\eta_{C_{in}} = \frac{1}{1 + \frac{2 \cdot \pi \cdot C_{in} \cdot \Delta U_{GS}^2 \cdot f}{U_{DC} I_{max} \cdot \sin^2\left(\frac{\alpha}{2}\right)}} \quad (4.59)$$

Verluste durch die Serieninduktivität Die Verlustleistung durch das Umladen einer Induktivität beträgt

$$P_{V_L} = \frac{1}{2} \cdot L_S \cdot I_D^2 \cdot f \quad (4.60)$$

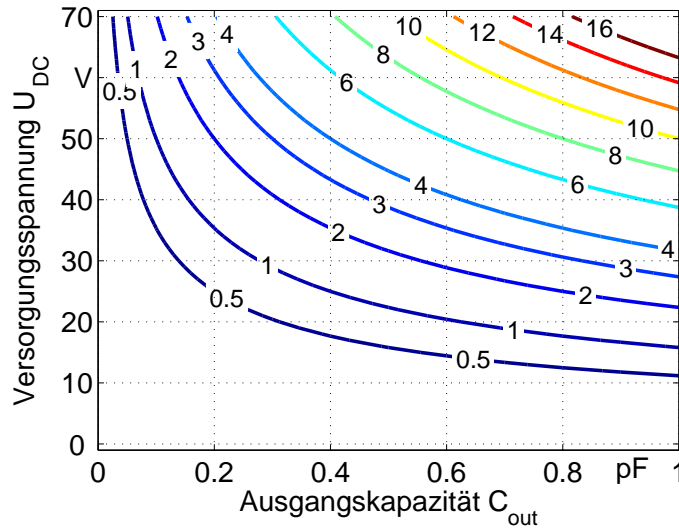


Bild 4.15: Verlustleistung in Watt beim spannungsgesteuerten Klasse-D-Verstärker durch die Ausgangskapazität C_{out} bei einer Frequenz von 2 GHz.

wobei I_D der Strom durch die Spule zum Umschaltzeitpunkt und f die Schaltfrequenz ist. Der Strom zum Umschaltzeitpunkt beträgt $I_R \cdot \cos\left(\frac{\alpha}{2}\right)$. Die Verlustleistung ergibt sich damit zu

$$P_{V_{Ls}} = 2 \cdot L_S \cdot I_R^2 \cdot \cos^2\left(\frac{\alpha}{2}\right) \cdot f. \quad (4.61)$$

Die Ausgangsleistung in Abhängigkeit der Stromamplitude beträgt

$$P_{\text{out}} = \frac{1}{2} \cdot I_R^2 \cdot R_L. \quad (4.62)$$

Der Effizienzfaktor berechnet sich damit zu

$$\eta_{Ls} = \frac{1}{1 + \frac{4 \cdot f \cdot L_S \cdot \cos^2\left(\frac{\alpha}{2}\right)}{R_L}} = \frac{1}{1 + \frac{2\pi \cdot f \cdot L_S \cdot I_{\text{max}} \cdot \cos^2\left(\frac{\alpha}{2}\right)}{U_{\text{DC}}}}. \quad (4.63)$$

Die Stromamplitude ist im Gegensatz zum verlustlosen Klasse-D-Verstärker allerdings unbekannt, da der Spannungsverlauf am Knotenpunkt zwischen den Transistoren durch die zusätzlichen Induktivitäten unbekannt ist. Die Stromamplitude I_R kann aber über die Leistungsbilanz berechnet werden. Die Gleichstromleistung berechnet sich über

$$P_{\text{DC}} = \frac{1}{\pi} \cdot I_R \cdot U_{\text{DC}} \cdot \sin\left(\frac{\alpha}{2}\right). \quad (4.64)$$

Hiermit kann die Leistungsbilanz aufgestellt werden

$$P_{\text{DC}}(I_R) = P_{\text{out}}(I_R) + P_{V_{\text{Ls}}}(I_R). \quad (4.65)$$

Hierüber lässt sich die Stromamplitude I_R bestimmen:

$$I_R = \frac{2 \cdot U_{\text{DC}} \cdot \sin\left(\frac{\alpha}{2}\right)}{\pi \left(4 \cdot f \cdot L_S \cos^2\left(\frac{\alpha}{2}\right) + R_L\right)}. \quad (4.66)$$

Damit folgt für die Verlustleistung und die Ausgangsleistung

$$P_{V_{\text{Ls}}} = \frac{8 \cdot f \cdot L_S \cdot U_{\text{DC}}^2 \cdot \sin^2\left(\frac{\alpha}{2}\right) \cos^2\left(\frac{\alpha}{2}\right)}{\pi^2 \left(4 \cdot f \cdot L_S \cos^2\left(\frac{\alpha}{2}\right) + R_L\right)^2} \quad (4.67)$$

$$P_{\text{out}} = \frac{2 \cdot R_L U_{\text{DC}}^2 \cdot \sin^2\left(\frac{\alpha}{2}\right)}{\pi^2 \left(4 \cdot f \cdot L_S \cos^2\left(\frac{\alpha}{2}\right) + R_L\right)^2}. \quad (4.68)$$

Die Verluste durch das Umladen der Drain- bzw. Sourceinduktivitäten werden beim spannungsgesteuerten Klasse-D-Verstärker bei einem Tastverhältnis von 50% vermieden, da der Strom $i_D(t)$ durch den Transistor zum Schaltzeitpunkt null ist. Bei anderen Tastverhältnissen oder bei reaktiven Lasten geht allerdings die gespeicherte Energie in den Induktivitäten beim Schalten verloren. Serieninduktivitäten bewirken einen Rückgang der Ausgangsleistung und der Effizienz.

Die parasitäre Serieninduktivität bewirkt eine Verringerung der Resonanzfrequenz des Ausgangsresonators. Die Resonanzfrequenz unter Berücksichtigung der Serieninduktivität berechnet sich zu

$$f_0 = \frac{1}{2\pi \sqrt{C(L + L_S)}}. \quad (4.69)$$

Verluste durch den Leitwiderstand Feldeffekttransistoren werden im leitenden Zustand durch einen Leitwiderstand R_{on} charakterisiert. Durch den Leitwiderstand fällt nicht mehr die volle Versorgungsspannung am Lastwiderstand ab. Der optimale Widerstand ergibt sich zu

$$R_{\text{opt}} = \frac{2 U_{\text{DC}}}{\pi I_{\text{max}}} - R_{\text{on}}. \quad (4.70)$$

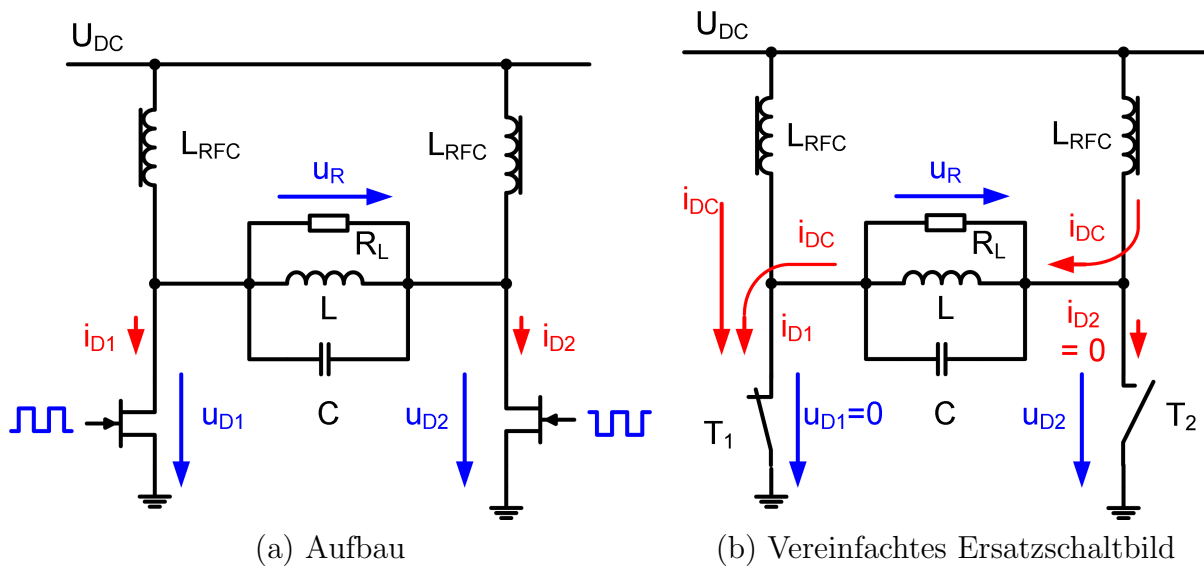


Bild 4.16: Aufbau und vereinfachtes Ersatzschaltbild eines stromgesteuerten Klasse-D-Verstärkers.

Die Ausgangsleistung ergibt sich zu

$$P_{\text{out}} = \frac{2}{\pi^2} \cdot \left(\frac{U_{\text{DC}}}{R_{\text{on}} + R_{\text{L}}} \right)^2 \cdot R_{\text{L}} = \frac{1}{\pi} \cdot U_{\text{DC}} \cdot I_{\text{max}} - \frac{1}{2} \cdot I_{\text{max}}^2 \cdot R_{\text{on}}. \quad (4.71)$$

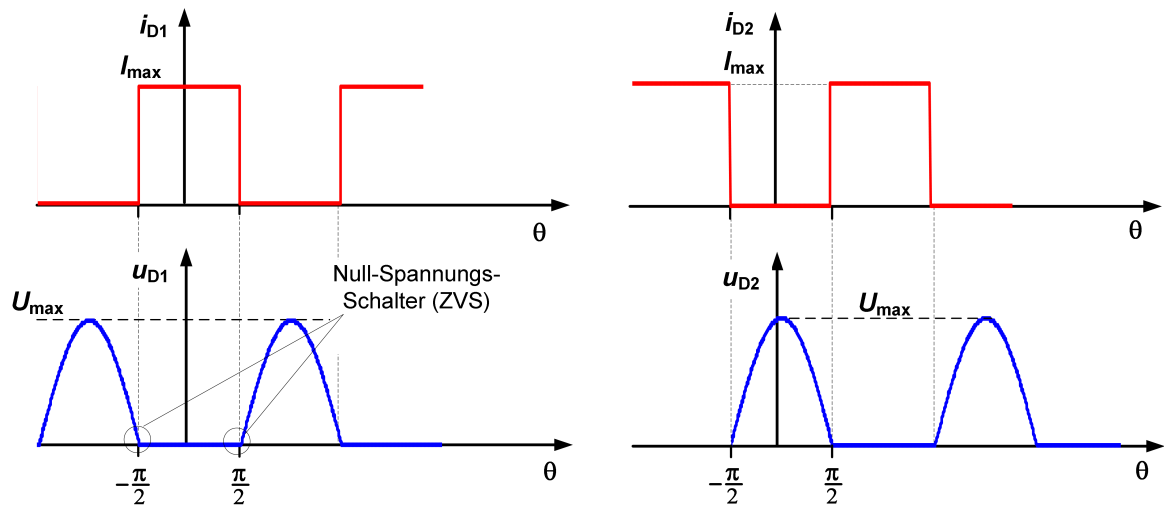
Der Effizienzfaktor η_{Ron} aufgrund des Leitwiderstands berechnet sich zu

$$\eta_{\text{Ron}} = \frac{R_{\text{L}}}{R_{\text{L}} + R_{\text{on}}} = 1 - \frac{\pi}{2} \cdot \frac{I_{\text{max}}}{U_{\text{DC}}} \cdot R_{\text{on}}. \quad (4.72)$$

Schalt- und Leitverluste sind voneinander abhängig. Wird der Transistor vergrößert, um den Leitwiderstand zu verringern, erhöhen sich die Kapazitäten und damit die Schaltverluste und umgekehrt. Es wird sich daher eine ideale Dimensionierung des Transistors ergeben, abhängig von der geforderten Ausgangsleistung.

4.3.2 Stromgesteuerter Klasse-D-Verstärker

Abbildung 4.16 zeigt das Prinzipschaltbild eines stromgesteuerten Klasse-D-Verstärkers. Beim stromgesteuerten Klasse-D-Verstärker werden abwechselnd die Transistoren T_1 und T_2 ein- und ausgeschaltet. Die HF-Drosseln L_{RFC} bewirken einen konstanten Gleichstrom I_{DC} . Im ersten Schaltzustand ist der Transistor T_1 leitend und der Transistor T_2 sperrt. Durch den Resonator fließt der Strom I_{DC} und durch den Transistor T_1 fließt der Strom $2I_{\text{DC}}$.



(a) Drainspannung und Drainstrom für oberen Transistor. (b) Drainspannung und Drainstrom für unteren Transistor.

Bild 4.17: Strom und Spannungsverlauf beim stromgesteuerten Klasse-D-Verstärker bei einem Tastverhältnis von $D = 50\%$ ($\alpha = \pi$).

Im zweiten Schaltzustand ist der Transistor T_1 gesperrt und der Transistor T_2 leitet. Durch den Resonator fließt nun der Strom $-I_{DC}$ und durch den Transistor T_2 fließt der Strom $2I_{DC}$. Durch den Resonator fließt folglich ein rechteckförmiger Strom mit der Amplitude $+I_{DC}$ und $-I_{DC}$. Der Resonator erzwingt einen sinusförmigen Spannungsverlauf über dem Lastwiderstand. Die Spannungen am Drain zeigen bei einem Tastverhältnis von 50% einen halbsinusförmigen Verlauf. Abbildung 4.17 zeigt den idealen Verlauf der Drainspannungen und -ströme bei diesem Tastverhältnis. Wie beim spannungsgesteuerten Klasse-D-Verstärker ergibt sich zu keinem Zeitpunkt eine Überlappung von Strom und Spannung an den Transistoren. Es tritt damit keine Verlustleistung auf. Da der Lastwiderstand das einzige resistive Element ist, kann keine Leistung in den Oberwellen vorhanden sein. Die Effizienz ist im Idealfall daher wie beim spannungsgesteuerten Klasse-D-Verstärker 100%.

Wie beim spannungsgesteuerten Klasse-D-Verstärker wird wieder zuerst die Ausgangsleistung und Effizienz des idealen Verstärkers bestimmt. Anschließend wird auf die Auswirkungen einer reaktiven Last und die Verlustmechanismen eingegangen.

4.3.2.1 Ausgangsleistung und Effizienz

Ausgangsleistung und Effizienz lassen sich für unterschiedliche Leitverhältnisse berechnen. Unter der Annahme, dass der Resonator alle Oberwellen kurzschließt, wird die Spannung über dem Resonator sinusförmig. Die Stromamplitude durch den Lastwiderstand ergibt sich

über die Fourierreihe des Stroms durch den Resonator zu

$$I_R(\alpha) = \frac{1}{\pi} \cdot \int_{-\frac{\alpha}{2}}^{\frac{\alpha}{2}} 2I_{\text{DC}} \cos(\theta) \, d\theta = \frac{4}{\pi} \cdot I_{\text{DC}} \cdot \sin\left(\frac{\alpha}{2}\right). \quad (4.73)$$

Die Spannung über dem Lastwiderstand ergibt sich dadurch zu

$$U_R(\alpha) = I_R(\alpha) \cdot R_L = \frac{4}{\pi} \cdot I_{\text{DC}} \cdot R_L \cdot \sin\left(\frac{\alpha}{2}\right). \quad (4.74)$$

Die Spannung am Transistor T_1 ist für $-\alpha/2 < \theta < \alpha/2$ gleich null, da der Transistor leitet und den Knoten kurzschließt. Da die Spannung über dem Resonator allerdings sinusförmig ist, muss über dem Transistor T_2 die Resonatorspannung abfallen:

$$u_{DS2}(\theta) = U_R \cdot \cos(\theta) = \frac{4}{\pi} \cdot I_{\text{DC}} \cdot R_L \cdot \sin\left(\frac{\alpha}{2}\right) \cdot \cos(\theta) \quad \text{für } -\alpha/2 < \theta < \alpha/2. \quad (4.75)$$

Bedingt durch die HF-Drosseln L_{RFC} muss die mittlere Spannung am Drain der Gleichspannung U_{DC} entsprechen:

$$\frac{1}{2\pi} \cdot \int_{-\frac{\alpha}{2}}^{\frac{\alpha}{2}} \frac{4}{\pi} \cdot I_{\text{DC}} \cdot R_L \cdot \sin\left(\frac{\alpha}{2}\right) \cdot \cos(\theta) \, d\theta = \frac{4}{\pi^2} \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot I_{\text{DC}} \cdot R_L = U_{\text{DC}}. \quad (4.76)$$

Über Gleichung (4.76) kann damit der Gleichstrom I_{DC} bestimmt werden:

$$I_{\text{DC}}(\alpha) = \frac{\pi^2 \cdot U_{\text{DC}}}{4 \cdot R_L \cdot \sin^2\left(\frac{\alpha}{2}\right)}. \quad (4.77)$$

Gleichung (4.77) in Gleichung (4.74) eingesetzt ergibt die Spannungsamplitude über dem Widerstand

$$U_R(\alpha) = \frac{\pi}{\sin\left(\frac{\alpha}{2}\right)} \cdot U_{\text{DC}}. \quad (4.78)$$

Die Ausgangsleistung ergibt sich zu

$$P_{\text{out}}(\alpha) = \frac{1}{2} \frac{U_R^2}{R_L} = \frac{\pi^2}{2 \sin^2\left(\frac{\alpha}{2}\right)} \frac{U_{\text{DC}}^2}{R_L}. \quad (4.79)$$

Die Ausgangsleistungsfähigkeit ist:

$$C_P = \frac{P_{\text{out}}}{2 \cdot 2I_{\text{DC}} \cdot U_R} = \frac{1}{2\pi} \cdot \sin\left(\frac{\alpha}{2}\right). \quad (4.80)$$

C_P wird maximal für einen Leitwinkel $\alpha = \pi$ ($D = 50\%$). Es ergibt sich eine Ausgangsleistungsfähigkeit von $C_P \approx 0.159$, die gleiche wie beim spannungsgesteuerten Klasse-D-Verstärker. Um die Effizienz zu berechnen, muss noch die Gleichspannungsleistung bestimmt werden. Diese ergibt sich zu

$$P_{\text{DC}}(\alpha) = U_{\text{DC}} \cdot 2I_{\text{DC}} = \frac{\pi^2 \cdot U_{\text{DC}}^2}{2 \cdot R_L \cdot \sin^2\left(\frac{\alpha}{2}\right)}. \quad (4.81)$$

Die Effizienz berechnet sich zu

$$\eta = \frac{P_{\text{out}}}{P_{\text{DC}}} = 1. \quad (4.82)$$

Die Effizienz ist wie beim spannungsgesteuerten Klasse-D-Verstärker unabhängig vom Leitverhältnis immer 100%.

4.3.2.2 Optimaler Arbeitspunkt

Der optimale Arbeitspunkt ergibt sich für ein Tastverhältnis von $D = 50\%$. Die Ausgangsleistungsfähigkeit wird für diesen Punkt maximal. Zudem ist die Spannung am Drain null, wenn der Strom geschaltet wird, und die Schaltung arbeitet als Nullspannungsschalter. Der optimale Lastwiderstand für diesen Arbeitspunkt ergibt sich über Gleichung (4.74) zu

$$R_{\text{opt}} = \frac{\pi}{2} \cdot \frac{U_{\text{max}}}{I_{\text{max}}}. \quad (4.83)$$

Der Lastwiderstand ist um den Faktor vier größer als beim spannungsgesteuerten Klasse-D-Verstärker. Stromgesteuerte Klasse-D-Verstärker erfordern folglich hochohmigere Abschlusswiderstände als spannungsgesteuerte Klasse-D-Verstärker. Die Ausgangsleistung bei Abschluss mit dem optimalen Widerstand ergibt sich zu

$$P_{\text{out}} = \frac{1}{\pi} \cdot U_{\text{max}} I_{\text{max}} \cdot \frac{1}{\sin\left(\frac{\alpha}{2}\right)}. \quad (4.84)$$

Abbildung 4.18(a) zeigt die Ausgangsleistung für einen stromgesteuerten Klasse-D-Verstärker in Abhängigkeit des Leitverhältnisses, normiert auf die minimale Ausgangsleistung. Bei Tastverhältnissen von größer und kleiner 50% steigt die Spannung am Ausgang stark an. Die

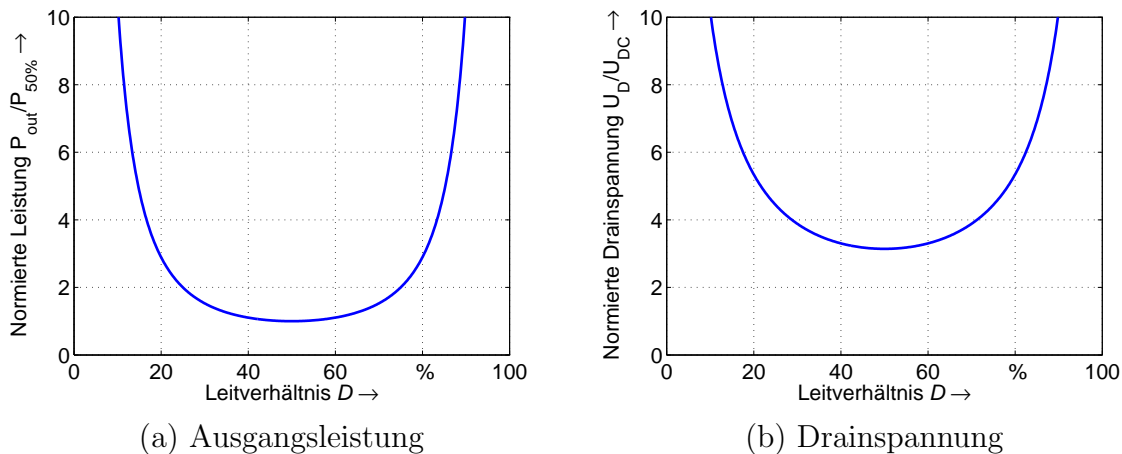
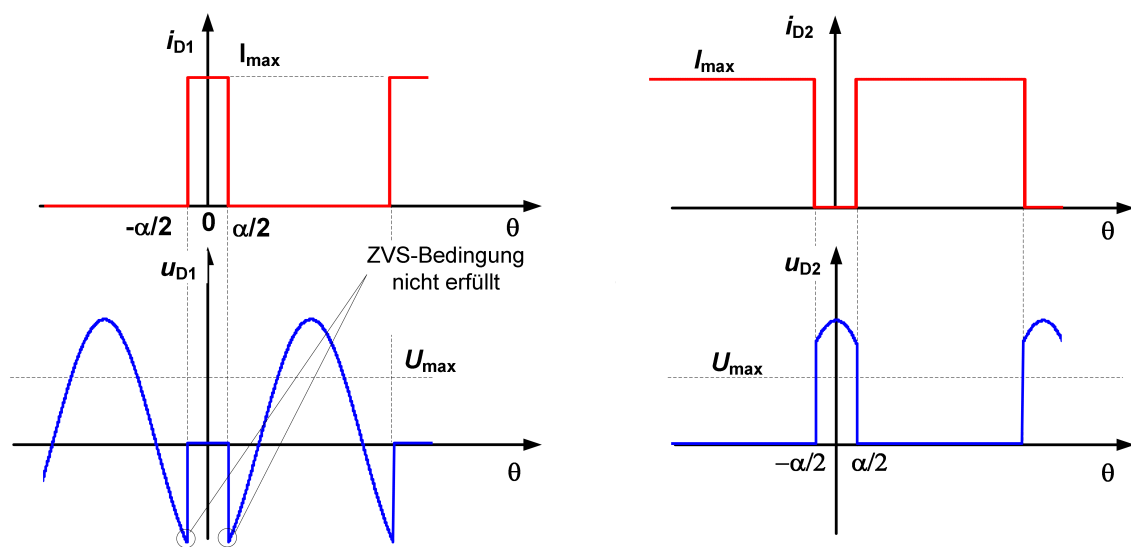


Bild 4.18: Ausgangsleistung und Drainspannung beim stromgesteuerten Klasse-D-Verstärker.

ser Anstieg bringt allerdings keine Vorteile. Mit dem Anstieg der Ausgangsspannung steigt auch gleichzeitig der Strom durch die Transistoren und die Ausgangsleistungsfähigkeit C_P sinkt. Der Anstieg der Spannung resultiert daraus, dass die durchschnittliche Spannung am Drain bedingt durch die Spulen weiterhin der Versorgungsspannung U_{DC} entsprechen muss. Im Gegensatz zum spannungsgesteuerten Klasse-D-Verstärker ist es bei stromgesteuerten Klasse-D-Verstärkern daher nicht ohne weiteres möglich, die Ausgangsleistung über eine Pulsweitenmodulation zu variieren. Bei einem stromgesteuerten Klasse-D-Verstärker muss das Schaltsignal dafür einen konstanten Mittelwert aufweisen.

Die Effizienz ist beim idealen stromgesteuerten Klasse-D-Verstärker unabhängig vom Tastverhältnis. Für Tastverhältnisse ungleich 50% wird allerdings der Strom geschaltet, wenn noch eine Spannung am Drain der Transistoren anliegt. Dieses führt bei einem realen Verstärker zu Verlusten durch das Umladen von der parasitären Ausgangskapazität der Transistoren und damit zur einer Verringerung der Effizienz.

Für Tastverhältnisse kleiner als 50% wird die Spannung am Drain des Transistors T_1 zeitweise negativ. Für größere Tastverhältnisse wird entsprechend die Spannung am Drain von Transistor T_2 negativ. Sowohl bei Feldeffekttransistoren als auch bei Bipolartransistoren kann diese negative Spannung zur Zerstörung führen. Beide Transistortypen müssen daher durch in Serie geschaltete Dioden geschützt werden. Der zusätzliche Spannungsabfall und die zusätzlichen parasitären Elemente führen zu einer weiteren Verringerung der Effizienz.



(a) Drainspannung und Drainstrom für oberen Transistor

(b) Drainspannung und Drainstrom für unteren Transistor

Bild 4.19: Strom- und Spannungsverlauf Transistor bei einem stromgesteuerten Klasse-D-Verstärker für ein Tastverhältnis $D < 50\%$. Die Spannungen am Transistor werden zeitweise negativ. Die Ausgangsspannung ist höher als bei einem Tastverhältnis von $D = 50\%$.

4.3.2.3 Reaktive Last beim stromgesteuerten Klasse-D-Verstärker

Wird anstelle des Lastwiderstands eine reaktive Last $\underline{Y}_L = G_L + jB_L$ angeschlossen, so ergibt sich für die Spannung über dem Lastwiderstand

$$u_R(\theta) = \frac{4}{\pi} \cdot I_{DC} \cdot \sin\left(\frac{\alpha}{2}\right) \cdot \frac{1}{|\underline{Y}_L|} \cdot \cos(\theta - \theta_0) \quad \text{mit} \quad \theta_0 = \arctan\left(\frac{B_L}{G_L}\right). \quad (4.85)$$

Die mittlere Spannung am Transistor muss weiterhin der Gleichspannung U_{DC} entsprechen:

$$\frac{1}{2\pi} \cdot \int_{-\frac{\alpha}{2}}^{\frac{\alpha}{2}} \frac{4}{\pi} \cdot I_{DC} \cdot \frac{1}{|\underline{Y}_L|} \cdot \sin\left(\frac{\alpha}{2}\right) \cdot \cos(\theta - \theta_0) d\theta = \frac{4}{\pi^2} \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot I_{DC} \cdot \frac{1}{|\underline{Y}_L|} \cos(\theta_0) \stackrel{!}{=} U_{DC}. \quad (4.86)$$

Für den Strom I_R durch den Resonator ergibt sich

$$I_{DC} = \frac{\pi^2 \cdot |\underline{Y}_L| \cdot U_{DC}}{4 \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot \cos(\theta_0)} = \frac{\pi^2 \cdot |\underline{Y}_L|^2 \cdot U_{DC}}{4 \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot G_L} \quad (4.87)$$

und damit für die Spannung

$$U_R = \frac{\pi \cdot U_{DC}}{\sin\left(\frac{\alpha}{2}\right)} \cdot \frac{|\underline{Y}_L|}{G_L}. \quad (4.88)$$

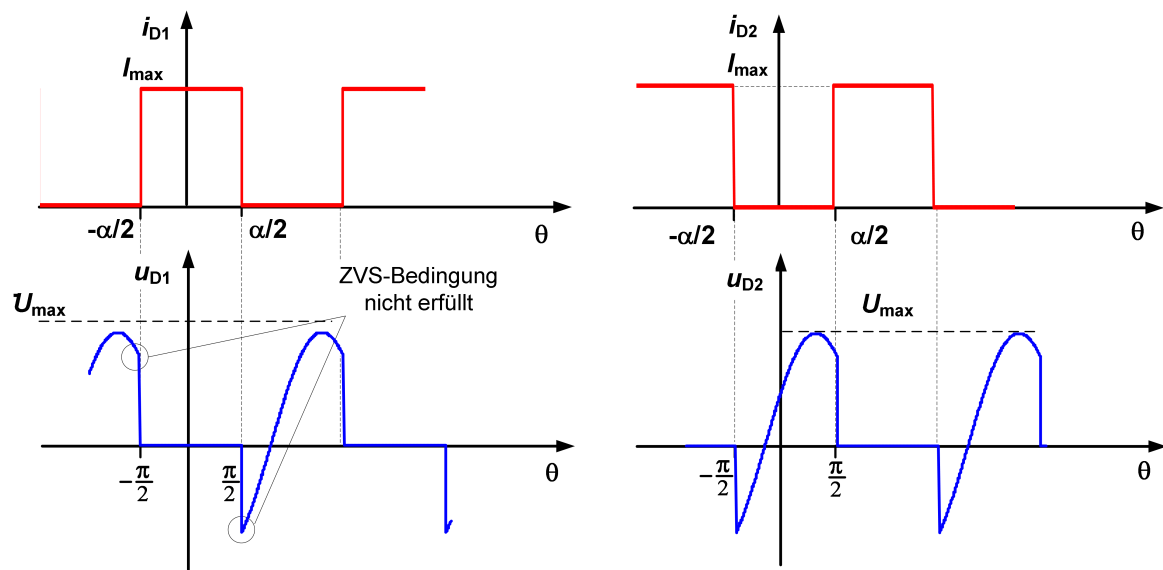
Die Ausgangsleistung und Effizienz berechnet sich zu

$$P_{\text{out,R}} = \frac{1}{2} \frac{U_R^2}{R_L} = \frac{\pi^2}{2 \sin^2\left(\frac{\alpha}{2}\right)} \cdot U_{DC}^2 \cdot \frac{|\underline{Y}_L|^2}{G_L} \quad (4.89)$$

$$\eta_r = \frac{P_{\text{out,R}}}{U_{DC} \cdot 2I_{DC}} = 1. \quad (4.90)$$

Im Gegensatz zum spannungsgesteuerten Klasse-D-Verstärker bewirkt eine reaktive Last beim stromgesteuerten Klasse-D-Verstärker eine Erhöhung der Ausgangsleistung. Dies resultiert aus der Verschiebung der Drainspannung durch die reaktive Last. Die mittlere Spannung am Drain muss bedingt durch die HF-Drosseln der Gleichspannung U_{DC} entsprechen. Damit erhöht sich die Amplitude der Drainspannung. Eine reaktive Last bewirkt zudem eine Änderung der Ausgangsspannung. Bei einer rein reellen Last ändert sich die Ausgangsspannung dagegen nicht. Ein stromgesteuerter Klasse-D-Verstärker verhält sich daher nur bei reellen Lasten wie eine Spannungsquelle.

Die Effizienz bleibt bei einem idealen stromgesteuerten Klasse-D-Verstärker theoretisch un-



(a) Drainspannung und Drainstrom für oberen Transistor. (b) Drainspannung und Drainstrom für unteren Transistor.

Bild 4.20: Strom- und Spannungsverlauf an den Transistoren eines stromgesteuerten Klasse-D-Verstärkers bei reaktiver Last und bei einem Tastverhältnis von $D = 50\%$. Die Drainspannung für beide Transistoren wird zeitweise negativ.

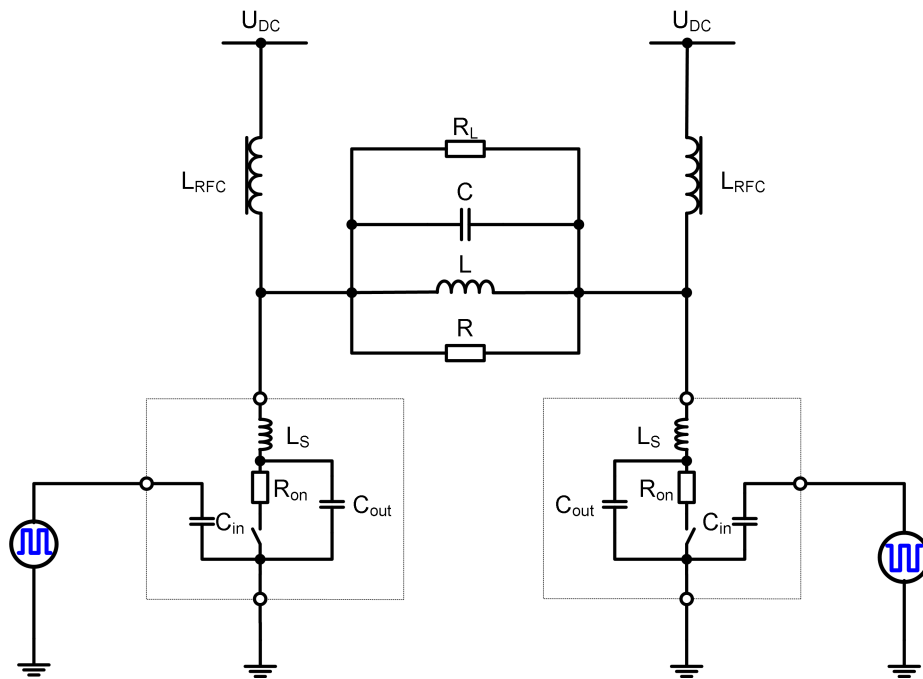


Bild 4.21: Verluste beim stromgesteuerten Klasse-D-Verstärker.

beeinflusst. Durch die Phasenverschiebung zwischen Strom und Spannung am Transistor arbeitet die Schaltung allerdings nicht mehr als spannungsloser Schalter, und die damit entstehenden Umladeverluste der Ausgangskapazität der Transistoren reduzieren die Effizienz.

Bei reaktive Lasten wird auch bei einem Tastverhältnis von 50% die Spannung an beiden Transistoren zeitweise negativ. Dementsprechend müssen die Transistoren durch Dioden geschützt werden.

4.3.2.4 Verluste beim stromgesteuerten Klasse-D-Verstärker

Wie beim spannungsgesteuerten Klasse-D-Verstärker treten beim stromgesteuerten Klasse-D-Verstärker resistive Verluste und Schaltverluste auf. Abbildung 4.21 zeigt das Ersatzschaltbild des stromgesteuerten Klasse-D-Verstärkers mit den primären parasitären Elementen. Der Transistor weist eine Eingangskapazität C_{in} und eine Ausgangskapazität C_{out} auf. Im leitenden Zustand wird der Transistor durch den Widerstand R_{on} modelliert. Zusätzlich tritt eine Serieninduktivität L_S auf. Wie beim spannungsgesteuerten Klasse-D-Verstärker lässt sich die Gesamteffizienz über das Produkt der Effizienzfaktoren berechnen, solange die Einzelverluste gegenüber der Ausgangsleistung gering sind.

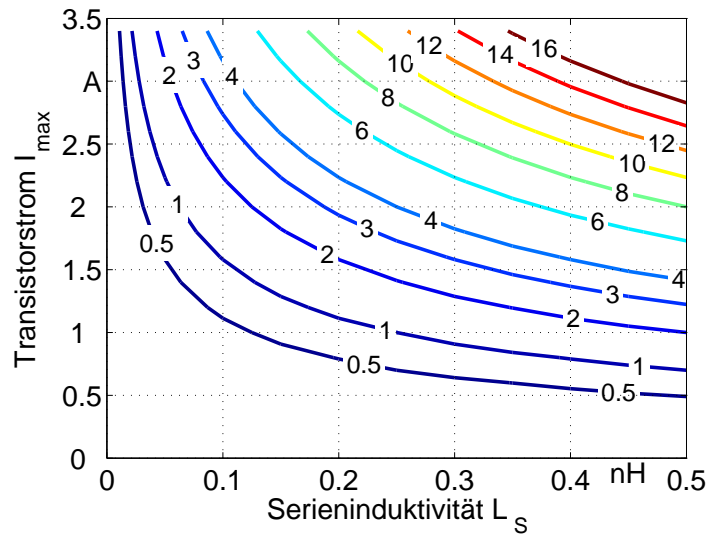


Bild 4.22: Verlustleistung in Watt durch die Serieninduktivität L_S bei einem stromgesteuerten Klasse-D-Verstärker bei einer Frequenz von 2 GHz.

Verluste durch die Serieninduktivität Die Verlustleistung durch das Umladen einer Induktivität beträgt

$$P_{V_L} = \frac{1}{2} \cdot L_S \cdot I_D^2 \cdot f. \quad (4.91)$$

Durch den Transistor fließt der Gleichstrom $2I_{DC}$. Die Verlustleistung bei Abschluss mit dem optimalen Widerstand R_{opt} berechnet sich zu

$$P_{V_{Ls}} = 2 \cdot L_S \cdot f \cdot 4 \cdot I_{DC}^2. \quad (4.92)$$

Die Ausgangsleistung in Abhängigkeit des Gleichstroms I_{DC} berechnet sich zu

$$P_{out} = \frac{1}{2} \cdot \frac{U_R^2}{R_L} = \frac{2}{\pi^2} \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot I_{DC}^2 \cdot R_L. \quad (4.93)$$

Abbildung 4.22 zeigt die Verlustleistung für unterschiedliche maximale Transistorströme I_{max} in Abhängigkeit der Serieninduktivität bei einer Frequenz von 2 GHz. Schon geringe Serieninduktivitäten führen zu hohen Verlustleistungen. Der Effizienzfaktor berechnet sich zu

$$\eta_{Ls} = \frac{1}{1 + \frac{\pi^2 \cdot f \cdot L_S}{R_L \sin^2\left(\frac{\alpha}{2}\right)}}. \quad (4.94)$$

Verluste durch die Ausgangskapazität Die Verlustleistung durch das Umladen einer Kapazität beträgt

$$P_{V_C} = \frac{1}{2} \cdot C \cdot U_C^2 \cdot f \quad (4.95)$$

wobei U_C die Spannung am Kondensator zum Umschaltzeitpunkt ist. Bei stromgesteuerten Klasse-D-Verstärkern ist die Spannung am Kondensator abhängig vom Leitwinkel α . Die Spannung zum Umschaltzeitpunkt ergibt sich zu

$$U_C(\alpha) = \frac{2}{\pi} \cdot 2I_{DC} \cdot \sin\left(\frac{\alpha}{2}\right) \cdot \cos\left(\frac{\alpha}{2}\right). \quad (4.96)$$

Die Verlustleistung berechnet sich zu

$$P_{V_Cout} = \frac{8}{\pi^2} \cdot R_L \cdot C_{out} \cdot f \cdot 4I_{DC}^2 \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot \cos^2\left(\frac{\alpha}{2}\right). \quad (4.97)$$

Die Ausgangsleistung in Abhängigkeit des Gleichstroms I_{DC} ergibt sich zu

$$P_{out} = \frac{2}{\pi^2} \cdot R_L \cdot 4I_{DC}^2 \cdot \sin^2\left(\frac{\alpha}{2}\right). \quad (4.98)$$

Der Verlustfaktor berechnet sich zu

$$\eta_{Cout} = \frac{1}{1 + 4 \cdot f \cdot C_{out} \cdot R_L \cdot \cos^2\left(\frac{\alpha}{2}\right)} \stackrel{R_L=R_{opt}}{=} \frac{1}{1 + \frac{2\pi \cdot U_{max} \cdot f \cdot C_{out} \cdot \cos^2\left(\frac{\alpha}{2}\right)}{I_{max}}}. \quad (4.99)$$

Bei einem Tastverhältnis von 50% werden beim stromgesteuerten Klasse-D-Verstärker die Verluste durch das Umladen der Drainkapazitäten vermieden, da zum Schaltzeitpunkt die Spannung über dem Schalter null ist. Bei anderen Tastverhältnissen muss die Drainkapazität umgeladen werden und es treten Umladeverluste auf. Die parasitäre Ausgangskapazität bewirkt eine Verringerung der Resonanzfrequenz des Ausgangsresonators.

Verluste durch die Eingangskapazität Die Verluste durch die Eingangskapazität sind identisch mit denen des spannungsgesteuerten Klasse-D-Verstärkers. Die Verlustleistung und der Effizienzfaktor ergeben sich nach Gleichung (4.58) und (4.60)

Verluste durch den Leitwiderstand Der Leitwiderstand R_{on} bewirkt einen Spannungsabfall an den Transistoren mit

$$U_{\text{on}} = R_{\text{on}} \cdot 2I_{\text{DC}}. \quad (4.100)$$

Die mittlere Spannung muss wegen der HF-Drosseln der Versorgungsspannung U_{DC} entsprechen. Mit Gleichung (4.76) ergibt sich die Forderung

$$\frac{4}{\pi^2} \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot I_{\text{DC}} \cdot R_{\text{L}} + R_{\text{on}} \cdot 2I_{\text{DC}} \stackrel{!}{=} U_{\text{DC}}. \quad (4.101)$$

Damit berechnet sich der Strom I_{DC} zu

$$I_{\text{DC}} = \frac{U_{\text{DC}}}{\frac{4}{\pi^2} \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot R_{\text{L}} + 2 \cdot R_{\text{on}}}. \quad (4.102)$$

Damit kann über Gleichung (4.74) die Ausgangsspannung und anschließend die Ausgangsleistung berechnet werden. Für die Ausgangsleistung ergibt sich:

$$P_{\text{out}} = \frac{2}{\pi^2} \cdot R_{\text{L}} \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot \frac{U_{\text{DC}}^2}{\left(\frac{2}{\pi^2} \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot R_{\text{L}} + R_{\text{on}}\right)^2}. \quad (4.103)$$

Die Verlustleistung berechnet sich zu

$$P_{\text{V}_{\text{Ron}}} = \frac{U_{\text{DC}}^2 \cdot R_{\text{on}}}{\left(\frac{2}{\pi^2} \cdot \sin^2\left(\frac{\alpha}{2}\right) \cdot R_{\text{L}} + R_{\text{on}}\right)^2}. \quad (4.104)$$

Der Effizienzfaktor ergibt sich damit zu

$$\eta_{\text{Ron}} = \frac{1}{1 + \frac{\pi^2 \cdot R_{\text{on}}}{2 \cdot R_{\text{L}} \sin^2\left(\frac{\alpha}{2}\right)}}. \quad (4.105)$$

4.3.3 Zusammenfassung Klasse-D-Verstärker

Klasse-D-Verstärker zeigen eine hohe Effizienz und eine hohe Ausgangsleistungsfähigkeit. Bei niedrigen Frequenzen im unteren Megahertz- und im Audio-Bereich sind spannungsgesteuerte Klasse-D-Verstärker weit verbreitet. Bei hohen Frequenzen und hohen Ausgangsleistungen bewirken allerdings schon geringe Ausgangskapazitäten einen hohen Verlust. Zusätzlich

Tabelle 4.5: Klasse-D-Verstärker aus der Literatur.

Jahr	P_{out}	PAE	Verstärkung	Konfiguration	Technologie	Frequenz	Referenz
2001	0.73 W	72.5%	13.9 dB	Strom	GaAs	900 MHz	[17]
2002	13 W	58%	14 dB	Strom	LDMOS	1 GHz	[18]
2004	0.89 W	64.6%	11 dB	Strom	GaAs HBT	700 MHz	[19]
2006	20.3 W	69%	15.1 dB	Strom	LDMOS	1 GHz	[20]

stehen im Hochfrequenzbereich fast ausschließlich n-Kanal-Transistoren zur Verfügung. Entsprechend schwierig wird die Ansteuerung des oberen Transistors beim spannungsgesteuerten Klasse-D-Verstärker. Diese wird beim stromgesteuerten Klasse-D-Verstärker vereinfacht, da hier beide Transistoren gegenüber einem festen Potential angesteuert werden können. Zudem werden beim stromgesteuerten Klasse-D-Verstärker bei einem Tastverhältnis von 50% die Umladeverluste durch die Ausgangskapazität vermieden. Aufgrund der einfacheren Ansteuerung und dem Vermeiden der Umladeverluste durch die Ausgangskapazität werden bei hohen Frequenzen und hohen Ausgangsleistungen vorrangig stromgesteuerte Klasse-D-Verstärker verwendet. Beim stromgesteuerten Klasse-D-Verstärker treten jedoch Verluste durch das Umladen von parasitären Serieninduktivitäten auf. Im Gegensatz zu der Ausgangskapazität, welche technologisch bedingt ist, kann die Serieninduktivität durch eine optimierte Aufbau-technik oder Integration des Resonators weitgehend verringert werden. Ein Nachteil des stromgesteuerten Klasse-D-Verstärkers ist der symmetrische Anschluss des Lastwiderstands. Dieser muss mittels eines Transformators oder Symmetrierglieds in einen unsymmetrischen Abschlusswiderstand transformiert werden. Dies bringt zusätzliche Verluste in die Schaltung ein.

Tabelle 4.5 fasst Veröffentlichungen über Klasse-D-Verstärker zusammen.

4.4 Klasse-F-Verstärker

Klasse-D-Verstärker verwenden zwei Transistoren, um die Oberwellen abzuschließen. Klasse-F-Verstärker benötigen dagegen nur einen Transistor. Die Oberwellen werden durch zusätzliche Resonatoren abgeschlossen. Klasse-F-Verstärker benötigen daher im Gegensatz zum Klasse-D-Verstärker mehr als einen Resonator. Die Spannung am Drain wird so geformt, dass die Überlappung zwischen Strom durch den Transistor und Spannung über den Transistor möglichst gering ist. V. Tyler war 1958 der erste, der einen Klasse-F-Verstärker präsentierte [21]. Etwa zehn Jahre später berechnete D.M. Snider die optimalen Impedanzen für einen Klasse-F-Verstärker [22]. Abbildung 4.23 zeigt die prinzipielle Schaltung eines Klasse-

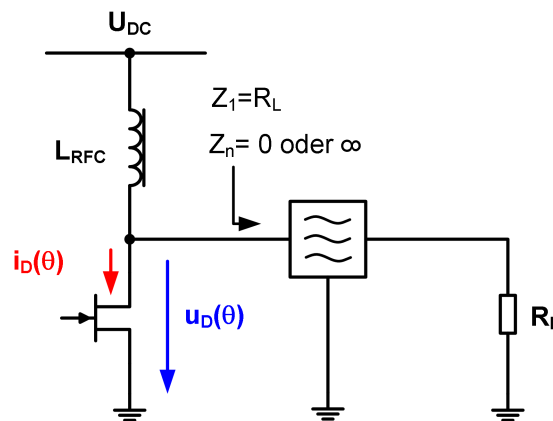


Bild 4.23: Prinzipieller Aufbau eines Klasse-F-Verstärkers.

F-Verstärkers. Die Grundwelle passiert den Resonator ungedämpft. Die Oberwellen werden entsprechend der Konfiguration optimal abgeschlossen. Dabei wird davon ausgegangen, dass der Resonator verlustlos ist. Die Oberwellen werden folglich entweder kurzgeschlossen oder gesperrt, so dass eine energietragende Größe, der Strom oder die Spannung, null ist. Beim Klasse-F-Verstärker gibt es zwei verbreitete Konfigurationen. Beim nichtinvertierten Klasse-F-Verstärker entspricht der Drainstrom einer sinusförmigen Halbwelle (Klasse-B-Betrieb), und die Spannung wird durch einen geeigneten Abschluss der Oberwellen einer Rechteckform angenähert. Beim invertierten Klasse F Verstärker (F^{-1}) entspricht der Drainstrom einer Rechteckform und die Spannung wird durch den Abschluss der Oberwellen zu einer sinusförmigen Halbwelle geformt. Werden alle Oberwellen in beiden Fällen optimal abgeschlossen, so ergibt sich eine Effizienz von 100%, da keine Überlappung von Strom und Spannung am Transistor auftritt. In der Praxis werden nicht alle Oberwellen abgeschlossen, auch weil der Transistor die notwendigen Oberwellen höherer Ordnung nicht erzeugen kann. Es wird sich meist auf den korrekten Abschluss der zweiten und dritten Harmonischen beschränkt.

Je nach Konfiguration gehört der Klasse-F-Verstärker den Schaltverstärkern oder den linearen Verstärkern an. Werden alle Harmonischen abgeschlossen, so ergibt sich die Form von Strom und Spannung nur durch den Resonator. Der Transistor wird dann als Schalter betrieben. Typischerweise werden allerdings nicht alle Harmonischen abgeschlossen. Damit der Drainstrom den idealen Verlauf hat, wird der Transistor als Stromquelle betrieben. Der Resonator formt dann nur noch die Drainspannung. Diese Konfigurationen gehören daher definitionsgemäß zu den linearen Verstärkern.

Klasse-F-Verstärker sind prinzipbedingt schmalbandig, da die Oberwellen richtig abgeschlossen werden müssen. Dies ist in der Praxis nur über einen geringen Frequenzbereich möglich.

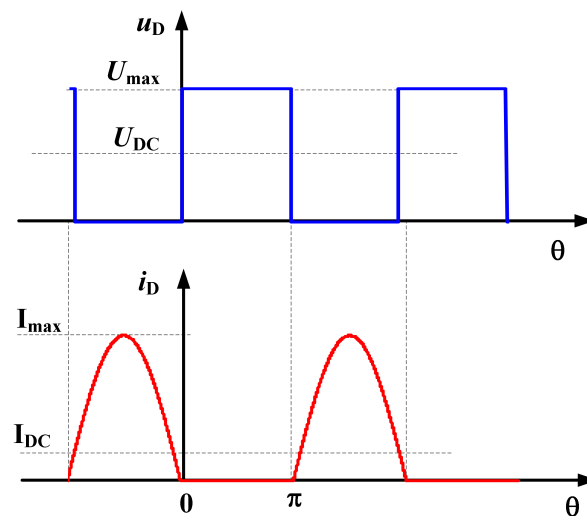


Bild 4.24: Strom- und Spannungsverlauf beim idealen Klasse-F-Verstärker.

4.4.1 Nichtinvertierter Klasse-F-Verstärker

Bei der Grundkonfiguration des nichtinvertierenden Klasse-F-Verstärkers ist der Drainstrom halbwellensinusförmig. Die Spannung am Drain soll nun zu einem Rechteck geformt werden. Abbildung 4.24 zeigt den idealen Zusammenhang zwischen Drainstrom und Drainspannung. Die notwendigen Amplituden der Oberwellen, um die Drainspannung zu formen, ergeben sich über die Fourierreihe:

$$U_n = \begin{cases} \frac{1}{\pi} \int_{-\frac{\pi}{2}}^{\frac{\pi}{2}} U_{\max} \cdot \sin(n\theta) d\theta = \frac{2U_{\max}}{n\pi} & \text{wenn } n \text{ ungerade} \\ 0 & \text{sonst} \end{cases} \quad (4.106)$$

Die Effizienz muss 100% betragen, da es keine Überlappung zwischen Strom und Spannung am Transistor gibt. Formal lässt sich die Effizienz über die Gleichspannungsleistung und die Leistung der Grundwelle berechnen. Dabei wird angenommen, dass keine Leistung in den Oberwellen verbraucht wird. Die Gleichspannungsleistung ist identisch mit der eines Klasse-B-Verstärkers und ergibt sich über Gleichung (4.8) zu

$$P_{\text{DC}} = U_{\text{DC}} \cdot I_{\text{DC}} = \frac{1}{\pi} \cdot \frac{1}{2} \cdot U_{\max} \cdot I_{\max}, \quad (4.107)$$

wobei die Gleichspannung U_{DC} der halben Spitzenspannung U_{\max} entspricht. Die Leistung der Grundwelle ist

$$P_{\text{out}} = \frac{1}{\sqrt{2}} \cdot U_1 \cdot \frac{1}{\sqrt{2}} \cdot I_1 = \frac{1}{\pi} \cdot U_{\max} \cdot \frac{1}{2} \cdot I_{\max}. \quad (4.108)$$

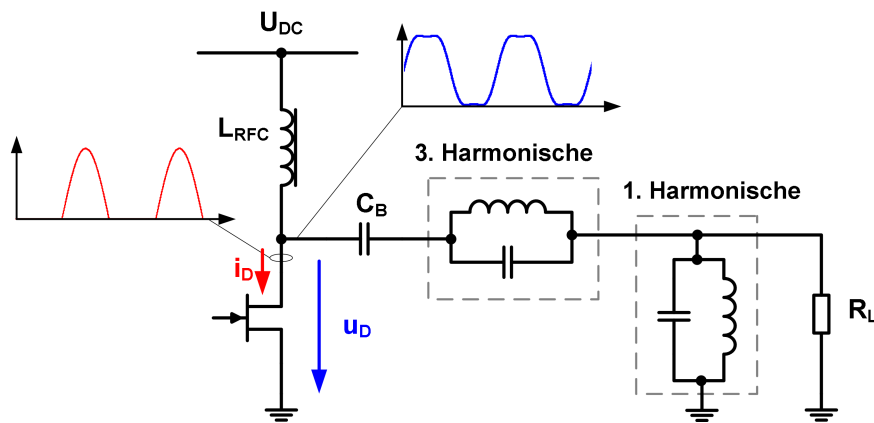


Bild 4.25: Klasse-F-Verstärker mit Abschluß der 3. Harmonischen. Die Drainspannung wird in Richtung rechteckförmiger Spannung geformt.

Damit berechnet sich die Effizienz zu

$$\eta = \frac{P_{\text{out}}}{P_{\text{DC}}} = 1. \quad (4.109)$$

Die Ausgangsleistungsfähigkeit C_P berechnet sich zu:

$$C_P = \frac{P_{\text{out}}}{U_{\text{max}} \cdot I_{\text{max}}} = \frac{P_{\text{out}}}{U_{\text{max}} \cdot I_{\text{max}}} = \frac{1}{2\pi}. \quad (4.110)$$

Die Ausgangsleistungsfähigkeit entspricht der eines Klasse-D-Verstärkers. Anschaulich entsteht die hohe Ausgangsleistung durch die hohe Amplitude der Grundwelle, die im Gegensatz zu linearen Verstärkern höher sein kann als die anliegende Gleichspannung U_{DC} . Bedingt durch die Oberwellen ist die mittlere Spannung am Drain trotzdem nicht höher als die Gleichspannung.

Nach Gleichung (4.106) sind die geraden Harmonischen immer null. Gerade Harmonische müssen demnach kurzgeschlossen werden. Der Abschluss aller ungeraden Harmonischen ist in der Praxis unrealistisch. Schon die Ausgangskapazität des Transistors schließt die meisten höheren Harmonischen kurz. Man beschränkt sich deshalb oft auf den Abschluss bis zur dritten Harmonischen, die die größten Effekte auf Effizienz und Ausgangsleistungsfähigkeit haben (Abbildung 4.25). Der Drainstrom ist halbwellensinusförmig und wird vom Transistor erzwungen. Diese Konfiguration gehört daher zu den linearen Verstärkern. Bei Abschluss mit dem optimalen Lastwiderstand ergibt sich bei dieser Konfiguration eine Effizienz von $\eta = 90.7\%$ und ein Ausgangsleistungsfähigkeit von $C_P = 0.144$ [23].

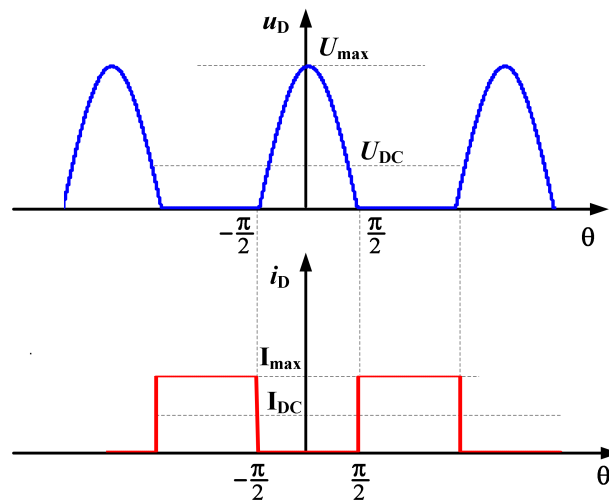


Bild 4.26: Strom- und Spannungsverlauf beim idealen Klasse F^{-1} Verstärker.

4.4.2 Invertierter Klasse-F-Verstärker

Beim invertierten Klasse-F-Verstärker ist der Drainstrom rechteckförmig. Abbildung 4.26 zeigt den idealen Zusammenhang zwischen Drainstrom und Drainspannung. Die notwendigen Amplituden, um die Drainspannung zu erzeugen, ergeben sich mittels der Fourierreihe:

$$U_n = \begin{cases} \frac{1}{2} \cdot U_{\max} & \text{wenn } n = 1 \\ \frac{2}{\pi(n^2 - 1)} \cdot U_{\max} & \text{wenn } n = 2, 6, \dots \\ \frac{-2}{\pi(n^2 - 1)} \cdot U_{\max} & \text{wenn } n = 4, 8, \dots \\ 0 & \text{sonst} \end{cases} \quad (4.111)$$

Die Effizienz ist wieder 100%, da keine Überlappung zwischen Strom und Spannung auftritt. Dies kann man wiederum formal über die Gleichspannungsleistung und Ausgangsleistung zeigen. Die Gleichspannungsleistung ergibt sich zu

$$P_{\text{DC}} = U_{\text{DC}} \cdot \frac{1}{2} \cdot I_{\max}. \quad (4.112)$$

Die mittlere Spannung am Drain muss der Gleichspannung U_{DC} entsprechen. Hierüber ergibt sich der Zusammenhang zwischen der Spitzenspannung \hat{U} und der Gleichspannung U_{DC} :

$$U_{\text{DC}} = \frac{1}{2\pi} \int_{\frac{\pi}{4}}^{\frac{\pi}{4}} \cos(\theta) \, d\theta = \frac{1}{\pi} \cdot \hat{U}. \quad (4.113)$$

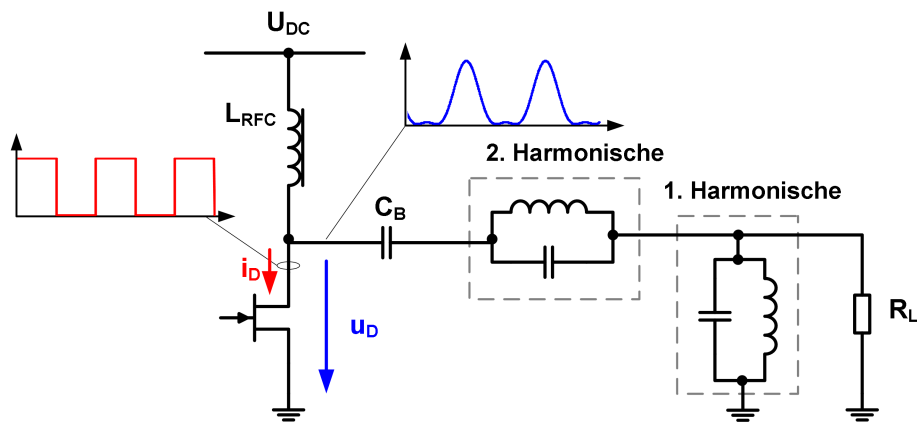


Bild 4.27: Klasse-F-Verstärker mit Abschluß der 2. Harmonischen. Die Drainspannung wird Richtung Halbwellensinusförmig geformt.

Die Ausgangsleistung der Grundwelle berechnet sich nun über die Spannungs- und Stromamplitude der Grundwelle. Die Stromamplitude ergibt sich dabei über die Fourierreihe des Drainstroms:

$$P_{\text{out}} = U_1 \cdot I_1 = \frac{1}{\sqrt{2}} \cdot \frac{\pi}{2} \cdot U_{\text{DC}} \cdot \frac{1}{\sqrt{2}} \cdot \frac{2}{\pi} \cdot I_{\text{max}} = \frac{1}{2} \cdot U_{\text{DC}} \cdot I_{\text{max}}. \quad (4.114)$$

Damit berechnet sich die Effizienz zu

$$\eta = \frac{P_{\text{out}}}{P_{\text{DC}}} = 1. \quad (4.115)$$

Die Ausgangsleistungsfähigkeit berechnet sich zu

$$C_P = \frac{P_{\text{out}}}{U_{\text{max}} \cdot I_{\text{max}}} = \frac{1}{2\pi}. \quad (4.116)$$

Die Ausgangsleistungsfähigkeit entspricht wiederum der eines Klasse-D-Verstärkers. Im Gegensatz zum nichtinvertierenden Klasse-F-Verstärker müssen bei der vorliegenden Konfiguration die ungeraden Harmonischen kurzgeschlossen werden, abgesehen von der Grundwelle.

Der Abschluss aller Harmonischen ist in der Praxis unrealistisch. Beim invertierten Klasse-F-Verstärker beschränkt man sich deshalb auf den Abschluss der zweiten Harmonischen (Abbildung 4.27). Damit der Drainstrom den idealen rechteckförmigen Verlauf aufweist, wird der Transistor als Stromquelle betrieben, der einen rechteckförmigen Strom erzeugt. Die Konfiguration gehört daher zu den linearen Verstärkern. Bei Abschluss mit den optimalen Lastwiderstand ergibt sich bei dieser Konfiguration eine Effizienz von $\eta = 90.0\%$ und eine Ausgangsleistungsfähigkeit von $C_P = 0.154$ [23].

4.4.3 Verluste beim Klasse-F-Verstärker

Die minimale Spannung am Drain wird durch die Kniespannung begrenzt. Durch analoge Berechnung wie bei den linearen Verstärkern (Kapitel 4.1.6) ergibt sich für Effizienz und Ausgangsleistung:

$$\eta_{\text{Knee}} = \left(1 - \frac{U_{\text{K}}}{U_{\text{DC}}}\right) \quad (4.117)$$

$$P_{\text{out.K}} = \left(1 - \frac{U_{\text{K}}}{U_{\text{DC}}}\right) \cdot P_{\text{out}}. \quad (4.118)$$

4.4.4 Erzeugung der Harmonischen

Der nichtinvertierte Klasse-F-Verstärker benötigt ungerade Harmonische, um die Spannung zu formen. Beim idealen Klasse-B-Verstärker werden allerdings nur gerade Harmonische erzeugt. Selbst unter Berücksichtigung einer realen Übertragungscharakteristik sind die ungeraden Harmonischen zu gering. Erst durch Sättigungseffekte, also bei Übersteuerung, werden genügend hohe Harmonische erzeugt, um die Spannung am Drain zu formen [16].

Beim Klasse-F-Verstärker wird der Transistor als Stromquelle verwendet, der einen halbwellensinusförmigen Strom erzeugt. Aufgrund der nichtlinearen Eingangskapazität wird die Ansteuerung allerdings verzerrt. In der Praxis ist daher auch eine Anpassung der Harmonischen am Eingang notwendig. Diese wird oft über einen Kurzschluss der Harmonischen am Eingang erreicht [24].

4.4.5 Zusammenfassung Klasse-F-Verstärker

Klasse-F-Verstärker verbessern die Effizienz bei hohen Ausgangsleistungen durch Abschluss der Harmonischen. Die Effizienz unterhalb der maximalen Ausgangsleistung wird jedoch nicht wesentlich verbessert. Klasse-F-Verstärker eignen sich daher vor allem für Signale mit konstanter Einhüllender oder mit HF-Signalen mit geringem Spitzen-zu-Mittelwert. Die Bezeichnung von Klasse-F-Verstärkern ist in der Literatur nicht immer konsistent. Die 2. Harmonische und die 3. Harmonische Konfiguration werden auch als Klasse-F1-Verstärker bezeichnet [25]. Tabelle 4.6 fasst die Veröffentlichungen vom Klasse-F-Verstärkern zusammen. Klasse-F-Verstärker erreichen im HF-Bereich mit die höchsten Effizienzen, trotz der aufwändigeren Ausgangsnetzwerke.

Tabelle 4.6: Klasse-F-Verstärker aus der Literatur.

Jahr	P_{out}	PAE	Verstärkung	Konfiguration	Technologie	Frequenz	Referenz
2005	12.4 W	73.8%	12.9 dB	F^{-1}	LDMOS	1.0 GHz	[26]
2005	13 W	54%	10 dB	F^{-1}	LDMOS	1.8 GHz	[26]
2006	13.2 W	71.9%	16 dB	F^{-1}	LDMOS	1 GHz	[27]
2006	13.8 W	64%	13.4 dB	F^{-1}	LDMOS	2.14 GHz	[28]
2006	6.3 W	50%	10 dB	F	GaN	2.0 GHz	[29]
2006	16.5 W	85%	13.0 dB	F	GaN	2.0 GHz	[30]

4.5 Klasse-E-Verstärker

Der Klasse-E-Verstärker wurde von N. Sokal und A. Sokal 1975 entwickelt [31]. Der Klasse-E-Verstärker verfolgt einen anderen Gesichtspunkt wie die bisherigen Klassen. Diese wurden vorwiegend im Frequenzbereich betrachtet und auch dort analysiert. Klasse-E-Verstärker werden vorwiegend im Zeitbereich betrachtet und analysiert.

Der Klasse-E-Verstärker kann als Resonator betrachtet werden, dem zu bestimmten Zeitpunkten Energie zugeführt wird. Dabei wird im optimalen Fall zu solchen Zeitpunkten geschaltet, wenn die Spannung am Transistor oder der Strom durch den Transistor null ist. Abbildung 4.28 zeigt das Ersatzschaltbild des Klasse-E-Verstärkers mit einem Serienresonator und einer Kapazität C_1 parallel zum Schalter. Dies ist die verbreitetste Konfiguration, da hierdurch die parasitäre Ausgangskapazität des Transistors als parallele Kapazität C_1 verwendet werden kann. Die Güte des Resonators ist so groß, dass ein sinusförmiger Strom erzwungen wird. Der Strom durch den Lastwiderstand ist damit auch sinusförmig. Der Transistor wird als Schalter betrieben. Damit gibt es keine Überlappung zwischen Strom und

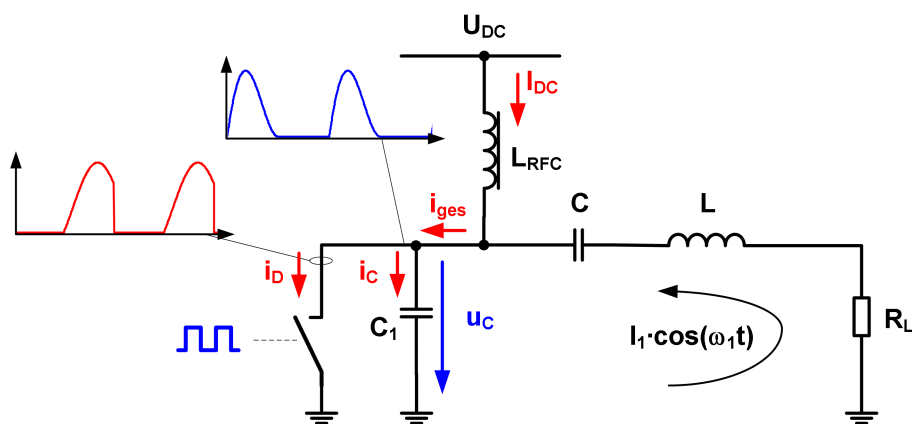


Bild 4.28: Ersatzschaltbild eines Klasse-E-Verstärkers mit Serienresonator und paralleler Kapazität.

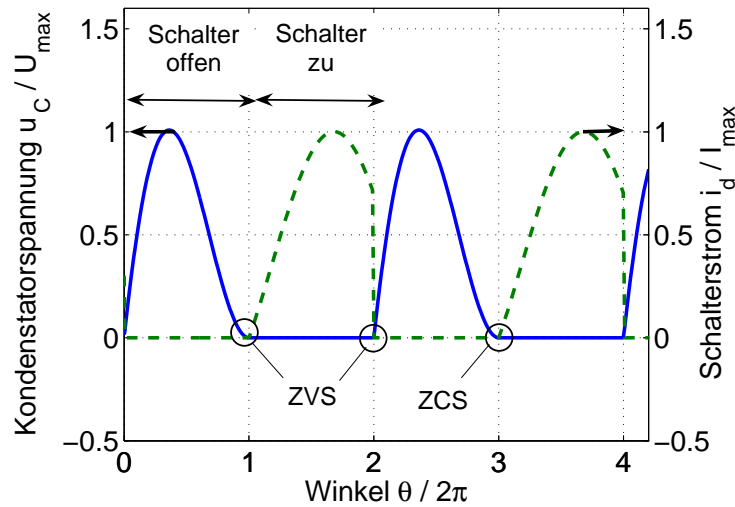


Bild 4.29: Spannungs- und Stromverlauf beim Klasse-E-Verstärker.

Spannung am Transistor. Damit keine Umladeverluste auftreten, darf nur geschaltet werden, wenn die Spannung über der Kapazität C_1 null ist. Dies kann durch die Wahl der Komponenten beeinflusst werden. Für den Strom i_{ges} ergibt sich

$$i_{\text{ges}}(\theta) = I_{\text{DC}} + I_1 \cdot \cos(\omega_1 t). \quad (4.119)$$

Die Spannung am Kondensator berechnet sich damit zu

$$u_c(\theta) = \frac{1}{\omega_1 C_1} \cdot \int_{t_{\text{off}}}^{t_{\text{on}}} i_{\text{ges}}(\theta) \, d\theta \quad (4.120)$$

wobei t_{off} die Zeit ist, zu der der Schalter geöffnet wird, und t_{on} die Zeit ist, zu der der Schalter geschlossen wird. Abbildung 4.29 zeigt die Spannung über dem Schalter und den Strom durch den Schalter für ein Tastverhältnis von 50%. Geschaltet wird immer nur, wenn die Spannung am Schalter null ist. Der Verstärker arbeitet damit als Nullspannungsschalter. Zusätzlich ist auch der Strom durch den Schalter null, wenn der Schalter geschlossen wird. Beim Einschalten arbeitet der Schalter damit auch als stromloser Schalter. Beim Ausschalten ist dies nicht der Fall. Hierdurch entstehen Verluste durch das Umladen der parasitären Serieninduktivität des Schalters. Die Ausgangsleistungsfähigkeit C_P ist maximal bei einem Leitverhältnis von etwas über 51.1% mit einem Wert von $C_P = 0.098$ [32]. Das Verhältnis zwischen Versorgungsspannung und maximaler Spannung am Transistor beträgt dabei etwa $U_{\text{max}}/U_{\text{DC}} \approx 3.56$. Klasse-E-Verstärker zeigen folglich eine deutlich geringere Ausgangsleis-

Tabelle 4.7: Klasse-E-Verstärker aus der Literatur.

Jahr	P_{out}	PAE	Verstärkung	U_{DC}	Technologie	Frequenz	Referenz
2003	6.2 W	63 %	11 dB	18 V	LDMOS	1 GHz	[34]
2006	5 W	57 %	10.2 dB	30 V	GaN	1.9 GHz	[14]
2006	100 W	70 %	12 dB	50 V	GaN	2 GHz	[35]

tungsfähigkeit als Klasse-B-Verstärker.

Die maximal mögliche Frequenz ist durch die parallele Kapazität C_1 und die Transistorparameter begrenzt [33]:

$$f_{\text{max}} = \frac{I_{\text{max}}}{15.9 \cdot C_1 \cdot U_{\text{Br}}} \quad (4.121)$$

Die maximale Frequenz ist unter anderem durch die Ausgangskapazität des Transistors begrenzt. Mit LDMOS-Transistoren ist die maximale Frequenz daher derzeit auf etwa 1 GHz beschränkt. Der Klasse-E-Verstärker hat theoretisch eine Effizienz von 100%, da der Transistor als Schalter arbeitet und durch den Resonator alle Oberwellen zum Lastwiderstand abgeblockt werden.

Vorteilhaft beim Klasse-E-Verstärker ist der einfache Aufbau im Gegensatz zu den anderen Schaltverstärkern. Es ist nur ein Transistor und ein Resonator notwendig. Die parallele Kapazität kann mit Hilfe der parasitären Ausgangskapazität realisiert werden. Die Zuleitungsinduktivität bei den Transistoren kann in den Resonator integriert werden. Gegenüber den anderen Betriebsarten lassen sich die parasitären Elemente gut in die Gesamtschaltung integrieren. Der Klasse-E-Verstärker hat damit ein hohes Potential an Effizienz. Für Klasse-E-Verstärker sind daher vorwiegend die Technologien geeignet, die eine hohe Stromdichte und eine hohe Durchbruchspannung aufweisen. Tabelle 4.7 fasst die veröffentlichten Klasse-E-Verstärker zusammen.

Die Eigenschaften der Schaltverstärker fasst Tabelle 4.8 zusammen.

4.6 Vergleich der Betriebsarten

Klasse-A-, AB-, und B-Verstärker zeigen eine hohe Linearität und können damit sowohl phasen- als auch amplitudenmodulierte Signale verstärken. Der Klasse-B-Verstärker zeigt bei maximaler Ausgangsleistung dabei mit etwa 78% die höchste Effizienz gegenüber einem Klasse-A-Verstärker mit 50%. Die Effizienz fällt allerdings unterhalb der maximalen

Tabelle 4.8: Zusammenfassung der Eigenschaften von Schaltverstärkerklassen.

Klasse	Ausgangsleistungs- fähigkeit C_P	Effizienz	Anzahl Transistoren	Anzahl Resonatoren
D	0.159	100%	2	1
D ⁻¹	0.159	100%	2	1
F	0.159	100%	1	∞
F ⁻¹	0.159	100%	1	∞
F (3. Harm.)	0.144	90.7%	1	2
F (2. Harm.)	0.154	90.0%	1	2
E	0.098	100%	1	1

Ausgangsleistung schnell ab. Bei einem Klasse-B-Verstärker halbiert sich die Effizienz alle 6 dB Schritte unterhalb der maximalen Ausgangsleistung, bei einem Klasse-A-Verstärker alle 3 dB. Die Effizienz von linearen Verstärkern kann nahe der maximalen Ausgangsleistung durch Abschluss der Harmonischen verbessert werden. Der lineare Verstärker geht dabei durch Übersteuerung in einen Schaltverstärker über. Hierbei können dann die Konzepte von Klasse-F- oder Klasse-E-Verstärkern verwendet werden. Allerdings wirkt sich diese Effizienzsteigerung nur bei hoher Kompression aus und nicht bei reduzierter Ausgangsleistung, so dass bei Signalen mit hohen Spitzen-zu-Mittelwerten nur eine geringe bis gar keine Effizienzsteigerung zu erwarten ist, die Linearität aber verschlechtert wird. Der Verstärkungsverlauf ist nur beim Klasse-A- und beim Klasse-B-Verstärker konstant, da nur für diese der Leitwinkel α unabhängig von der Aussteuerung ist. Die Verstärkung eines Klasse-B-Verstärkers ist etwa 6 dB geringer als die eines Klasse-A-Verstärkers. Der ideale Klasse-B-Verstärker erzeugt keine Intermodulationsprodukte ungerader Ordnung. Der ideale Arbeitspunkt für einen linearen Verstärker ist der Klasse-B-Verstärker, der einen guten Kompromiss zwischen Effizienz, Verstärkung und Linearität darstellt. Reale Transistoren zeigen nicht das ideale Übertragungsverhalten wie in der bisherigen Analyse angenommen. Der ideale Arbeitspunkt liegt daher typischerweise im Klasse-AB-Betrieb in der Nähe des B-Betriebs.

Schaltverstärker wie der Klasse-D- und Klasse-E-Verstärker sind zwar sehr effizient, können aber direkt keine amplitudenmodulierten Signale wiedergeben und sind nur für phasenmodulierte Signale geeignet. Klasse-D-Verstärker erreichen die höchste Ausgangsleistungsfähigkeit und nutzen damit die Ressourcen des Transistors optimal aus. Sie benötigen jedoch zwei Transistoren, was den Aufbau der Schaltung in der Praxis erschwert. Alternativ kann der Klasse-F-Verstärker verwendet werden, welcher nur einen Transistor verwendet, dafür allerdings mehrere Resonatoren benötigt. Bei Abschluss aller Harmonischen erreicht er die gleiche Ausgangsleistungsfähigkeit wie der Klasse-D-Verstärker. In der Praxis wird sich allerdings

auf den Abschluss von maximal drei Harmonischen beschränkt. Die Effizienz von Schaltverstärkern ist theoretisch 100%, in der Praxis wird die Effizienz durch resistive Verluste und Schaltverluste verringert. Klasse-E-Verstärker zeigen die geringste Ausgangsleistungsfähigkeit, benötigen allerdings nur einen Transistor und einen Resonator. Die maximale Frequenz wird durch die Ausgangskapazität begrenzt, so dass bei hohen Frequenzen vorwiegend GaAs- und GaN-Transistoren verwendet werden, da diese die geringsten Ausgangskapazitäten aufweisen.

5 Effizienzsteigernde Verstärkerarchitekturen

Linearität und Effizienz eines Transistors verhalten sich gegensätzlich. Betriebsarten mit einer hohen Effizienz können keine amplitudenmodulierten Signale verstärken, lineare Verstärker zeigen hingegen eine niedrige Effizienz, insbesondere unterhalb der maximalen Ausgangsleistung.

Um gleichzeitig eine hohe Effizienz und eine hohe Linearität auch unterhalb der maximalen Ausgangsleistung zu erhalten, können effizienzsteigernde Verstärkerarchitekturen eingesetzt werden. Im folgenden Kapitel werden allgemeine Prinzipien der Effizienzsteigerung sowie vier effizienzsteigernde Architekturen diskutiert: Der Doherty-Verstärker, der Chireix-Verstärker, die Versorgungsspannungsmodulation und der Bandpass-Klasse-S-Verstärker. Die Architekturen selber greifen wiederum auf die Betriebsarten der Verstärker zurück, wobei nicht jede Betriebsart für jede Architektur geeignet ist.

5.1 Prinzipien der Effizienzsteigerung

Prinzipiell stehen drei Möglichkeiten zur Verfügung, die Effizienz von Leistungsverstärkern zu erhöhen

- Verringerung des Crestfaktors
- Linearisierung
- Effiziente Verstärkerarchitekturen

Bei Verringerung des Crestfaktors werden die Amplitudenschwankungen des Trägers reduziert. Dies führt zu einer Verschlechterung der Linearität, insbesondere des EVM [4]. Dies kann toleriert werden, solange die Spezifikationen des entsprechenden Kommunikationsstandards nicht verletzt werden. Die Reduktion des Crestfaktors wird in heutigen Systemen prinzipiell immer eingesetzt.

Linearisierungsverfahren betreiben Verstärker stärker in Kompression. Die Effizienz bei Verstärkern mit Linearisierung ist deshalb höher als ohne Linearisierung. Auch die Linearisierungsverfahren sind Stand der Technik, da insbesondere bei hohen Ausgangsleistungen die Linearitätsanforderungen ansonsten nicht erfüllt werden können. Diese beiden Methoden sind bereits weitgehend ausgenutzt. Um die Effizienz weiter zu steigern, müssen andere Verstärkerarchitekturen verwendet werden, durch welche die Effizienz weiter gesteigert werden kann.

Im Kapitel 4 wurde ersichtlich, dass lineare Verstärker nur bei ihrer maximalen Ausgangsleistung effizient sind. Schaltverstärker sind zwar sehr effizient, können aber keine amplitudenmodulierten Signale wiedergeben. Um die Effizienz bei geringer Aussteuerung zu erhöhen, stehen zwei Möglichkeiten zur Verfügung:

- Variation der maximalen Leistung von linearen Verstärkern je nach Aussteuerung. Der Verstärker arbeitet damit immer nahe seiner maximalen Ausgangsleistung.
- Verwendung von effizienten nichtlinearen Verstärkern mit Rekonstruktion der Amplitudeninformation.

Die Effizienz muss nicht über den gesamten Dynamikbereich des Verstärkers erhöht werden. Die Amplitude des Trägers ist statistisch verteilt (siehe Kapitel 2.1.4). Eine Effizienzsteigerung wirkt sich in der Gesamteffizienz vor allem im Bereich um die mittlere Ausgangsleistung aus. Die Effizienz weit unterhalb der mittleren Ausgangsleistung oder weit oberhalb der mittleren Ausgangsleistung kann daher abhängig von der Amplitudenverteilung auch verringert werden, ohne dass dies Auswirkungen auf die Gesamteffizienz hat.

Betrachtet wird zunächst die Variation der maximalen Leistung und danach die Rekonstruktion der Amplitudeninformation.

5.1.1 Variation der maximalen Leistung von linearen Verstärkern

Das Verändern der maximalen Ausgangsleistung hat unmittelbar Auswirkungen auf die Linearität des Verstärkers. Der Verstärker arbeitet auch bei geringerer Ausgangsleistung immer nahe seines Kompressionspunkts und damit mit geringer Linearität. Alle Verfahren, die den Kompressionspunkt verändern, sind daher hinsichtlich der Linearität schlechter als gleiche Verstärker mit fester maximaler Ausgangsleistung.

Die Variation der maximalen Leistung von linearen Verstärkern kann über zwei Maßnahmen erfolgen:

- Ändern des maximalen Spannungshubs
- Ändern des maximalen Stromhubs

Diese Verfahren bewirken, dass die Spannungsamplitude am Transistor immer maximal ist. Es gibt generell zwei Möglichkeiten, den maximalen Spannungs- und den maximalen Stromhub zu variieren: Variation der Lastgeraden und Variation der Versorgungsspannung.

5.1.1.1 Variation der Lastgeraden

Die Variation der Lastgeraden bei festem Arbeitspunkt ändert den maximal möglichen Strom durch den Transistor, der maximal mögliche Spannungshub bleibt allerdings unverändert. Eine Effizienzsteigerung erfolgt nur, wenn sich auch der Gleichstrom mit der Variation der Lastgeraden ändert, da bei fester Versorgungsspannung die Gleichstromleistung ansonsten konstant bleibt. Der Gleichstrom von linearen Verstärkern bei Vollaussteuerung in Abhängigkeit des Lastwiderstands berechnet sich zu

$$I_{\text{DC}}(\alpha) = \frac{1}{2\pi} \cdot I_{\text{max}} \cdot \frac{\cos(\alpha/2)\alpha}{\cos(\alpha/2) - 1} - \frac{1}{2\pi} \cdot \frac{U_{\text{DC}}}{R_{\text{L}}} \cdot \frac{\sin(\alpha/2)}{\cos(\alpha/2) - 1}. \quad (5.1)$$

Für den Klasse-A-Verstärker ergibt sich:

$$I_{\text{DC}}(2\pi) = \frac{1}{2} \cdot I_{\text{max}} \longrightarrow P_{\text{DC}_A} = \frac{1}{2} \cdot I_{\text{max}} \cdot U_{\text{DC}} \neq f(R_{\text{L}}) \quad (5.2)$$

und für den Klasse-B-Verstärker

$$I_{\text{DC}}(\pi) = \frac{1}{\pi} \cdot \frac{U_{\text{DC}}}{R_{\text{L}}} \longrightarrow P_{\text{DC}_B} = \frac{1}{\pi} \cdot \frac{U_{\text{DC}}^2}{R_{\text{L}}} = f(R_{\text{L}}). \quad (5.3)$$

Für einen Klasse-A-Verstärker bewirkt die Variation der Lastgeraden keine Änderung des Gleichstroms und damit auch keine Änderung der Effizienz. Bei einem Klasse-B-Verstärker dagegen geht die Änderung der Lastgeraden proportional in den Gleichstrom und damit auch in die Effizienz ein. Klasse-AB-Verstärker verhalten sich bei geringer Aussteuerung wie Klasse-A-Verstärker, bei hoher Aussteuerung wie Klasse-B-Verstärker. Eine Effizienzsteigerung erfolgt nur, wenn die Aussteuerung so hoch ist, dass dieser sich nicht wie ein Klasse-A-Verstärker verhält. Typischerweise liegt der Ruhestrom bei einem Klasse-AB-Verstärker bei ca. 10% des maximalen Stroms und damit in Nähe des B-Betriebs. Abbildung 5.1 zeigt die Lastgerade im Ausgangskennlinienfeld für einen Klasse-B-Verstärker. Da durch die Variation des Lastwiderstands nur der Stromhub verändert wird, bewirkt eine Verdopplung des Lastwiderstands eine Reduzierung der Ausgangsleistung um 3 dB.

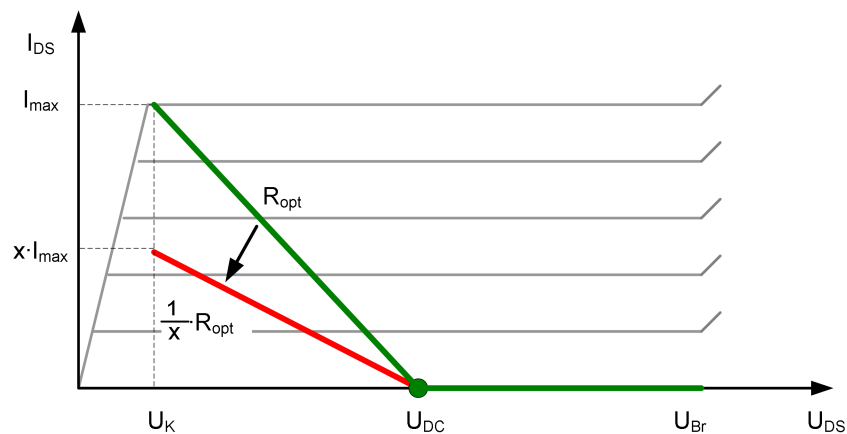


Bild 5.1: Änderung des Lastwiderstands bei einem Klasse-B-Verstärker.

5.1.1.2 Variation der Versorgungsspannung

Die Änderung der Versorgungsspannung ändert den maximalen Stromhub und den maximalen Spannungshub (Abbildung 5.2). Eine Halbierung der Versorgungsspannung ergibt daher eine Reduzierung der maximalen Ausgangsleistung um 6 dB. Nur beim Klasse-B-Betrieb bleibt die Betriebsart bei Änderung der Versorgungsspannung konstant. Für Klasse-AB-Verstärker wandert die Betriebsart zum Klasse-A-Betrieb hin. Dementsprechend ändern sich auch die maximale Effizienz, Verstärkungsverlauf und Linearität des Verstärkers. Um die Betriebsart konstant zu halten, muss im Idealfall der Arbeitspunkt durch Änderung der Gatespannung verschoben werden (Abbildung 5.3). Auf die Regelung des Arbeitspunkts wird allerdings oft verzichtet.

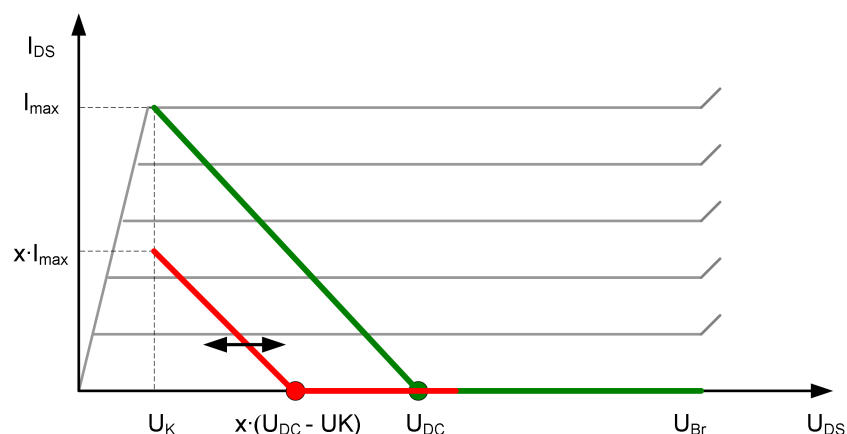


Bild 5.2: Änderung der Versorgungsspannung bei einem Klasse-B-Verstärker.

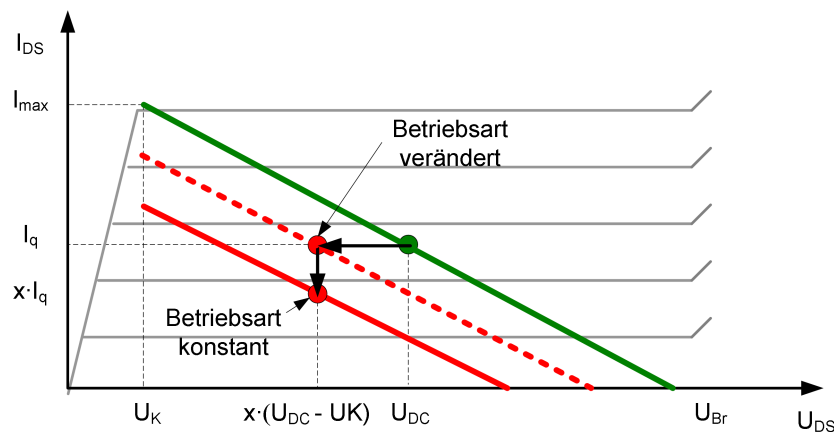


Bild 5.3: Änderung Versorgungsspannung bei einem Klasse-A-Verstärker.

5.1.2 Rekonstruktion der Amplitude

Um Schaltverstärker auch für amplitudenmodulierte Signale verwenden zu können, muss die Amplitudeninformation nach der Verstärkung wieder hergestellt werden. Prinzipiell stehen auch hier zwei Möglichkeiten zur Verfügung: Auftrennung der Phasen- und Amplitudeninformation und getrennte Verstärkung oder die Modulation des HF-Signals in ein Signal mit konstanter Einhüllender und anschließender Demodulation.

Bei der Verstärkung über eine zusätzliche Modulation werden solche Modulationsverfahren angewandt, die eine einfache Demodulation nach der Verstärkung ermöglichen, zum Beispiel über Summierer oder Filter.

Bei der Auftrennung des HF-Trägers in eine Phasen- und Amplitudeninformation wird das Phasensignal über einen hocheffizienten Schaltverstärker verstärkt. Bei der Verstärkung der Amplitudeninformation wird ausgenutzt, dass die Frequenz der Amplitudeninformation oft wesentlich geringer ist, als das Trägersignal selbst. Die Amplitudeninformation kann dann effizient, meist über Verstärker nach dem Klasse-S-Prinzip, verstärkt werden.

Im nachfolgenden werden vier Architekturen diskutiert, welche auf den oben genannten Prinzipien beruhen: Der Doherty-Verstärker, der Chireix-Verstärker, die Versorgungsspannungsmodulation und der Bandpass-Klasse-S-Verstärker.

5.2 Doherty-Architektur

Das Doherty-Prinzip wurde von William H. Doherty im Jahre 1936 in den Bell Telephone Laboratories entwickelt [36]. Die Motivation dazu war, die Verlustleistung und die damit

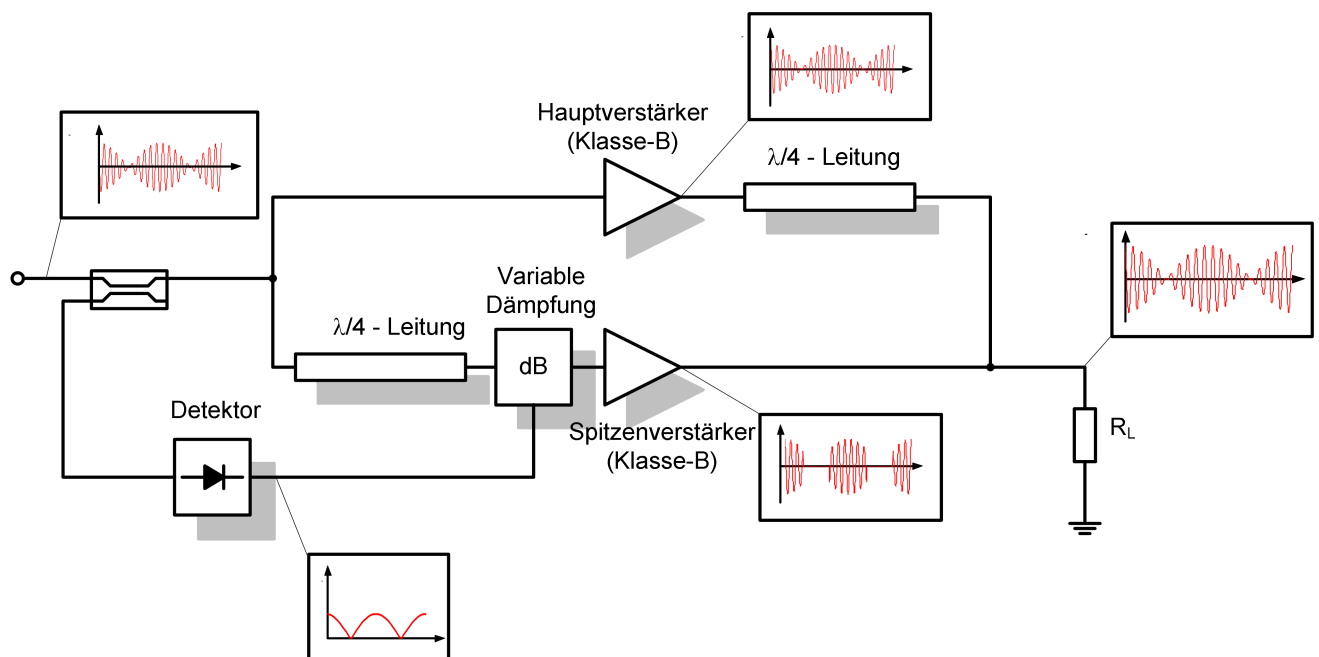


Bild 5.4: Blockschaltbild des Doherty-Verstärkers.

verbundenen Kosten zu reduzieren sowie thermische Probleme aufgrund der ständig steigenden Ausgangsleistungen von Röhrenverstärkern zu minimieren. Das Prinzip des Doherty-Verstärkers beruht auf einer aktiven Load-Pull Technik, durch welche die Lastimpedanzen von zwei Verstärkern in Abhängigkeit der Ausgangsleistung verändert werden.

Obwohl das Doherty-Prinzip ursprünglich für Röhrenverstärker entwickelt wurde, lässt es sich auf aktuelle Schaltungen mit Transistoren übertragen. Die Motivation ist exakt dieselbe wie zu den Zeiten von W.H. Doherty: Reduktion der Strom- und Kühlkosten durch höhere Effizienz der Verstärkerstufen. Im folgenden wird zuerst das Doherty-Prinzip erläutert. Anschließend wird die übliche Konfiguration eines Doherty-Verstärkers sowohl theoretisch als auch an einem Beispiel beschrieben. Bei diesem kommt auch eine adaptive Arbeitspunktregelung zum Einsatz, welche die Nachteile der üblichen Konfiguration zum Teil ausgleicht.

5.2.1 Doherty-Prinzip

Abbildung 5.4 zeigt das Blockschaltbild des idealen Doherty-Verstärkers. Zwei Verstärker, der Hauptverstärker und der Spitzenverstärker, treiben dabei die gleiche Last R_L . Beide Verstärker arbeiten im Klasse-B-Betrieb, der Spitzenverstärker wird jedoch mithilfe des variablen Dämpfungsglieds nur bei hohen Ausgangsleistungen eingeschaltet. Das Doherty-Prinzip beruht auf der Variation der Lastgeraden. Das Ersatzschaltbild eines Doherty-Verstärkers ist in

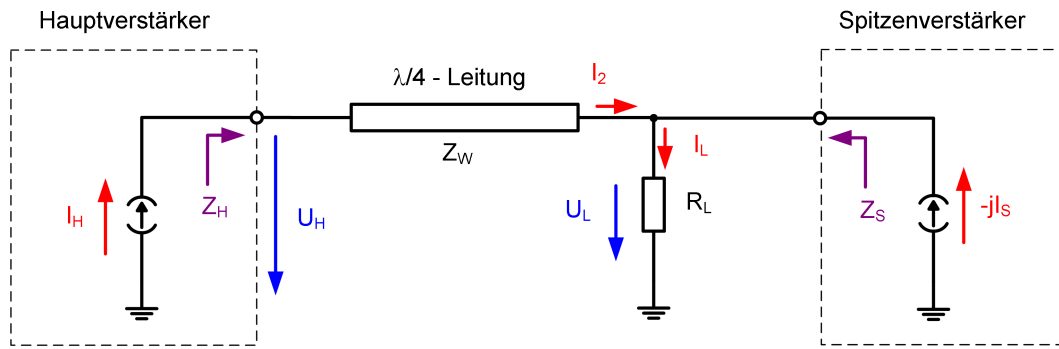


Bild 5.5: Ersatzschaltbild des Doherty-Verstärkers.

Abbildung 5.5 dargestellt. Beide Verstärker werden dabei als ideale Stromquelle modelliert. Dabei wird angenommen, dass der Strom des Hauptverstärkers I_H proportional zur Eingangsamplitude des Transistors ist. Der Strom des Spitzenverstärkers I_S ist durch eine $\lambda/4$ -Leitung vor dem Verstärker um 90° phasenverschoben. Die hochohmige Impedanz der Stromquelle des Hauptverstärkers wird durch die $\lambda/4$ -Leitung in einen Kurzschluss transformiert. Die Spannung am Widerstand R_L ist daher nur abhängig vom Strom des Hauptverstärkers I_H und ergibt sich zu

$$U_L(I_H) = -j \cdot Z_W \cdot I_H. \quad (5.4)$$

Die Linearität des Verstärkers wird folglich nur durch den Strom des Hauptverstärkers bestimmt.

Für die Spannung U_H am Hauptverstärker ergibt sich mit Hilfe des Überlagerungssatzes

$$U_H(I_H, I_S) = \frac{Z_W^2}{R_L} \cdot I_H - Z_W \cdot I_S. \quad (5.5)$$

Der Hauptverstärker sieht einen Lastwiderstand von

$$Z_H(I_H, I_S) = \frac{U_H}{I_H} = Z_W \cdot \left(\frac{Z_W}{R_L} - \frac{I_S}{I_H} \right). \quad (5.6)$$

Der Spitzenverstärker dagegen sieht einen Lastwiderstand von

$$Z_S(I_H, I_S) = \frac{U_L}{-jI_S} = Z_W \cdot \frac{I_H}{I_S}. \quad (5.7)$$

Die Impedanz, die der Spitzenverstärker sieht, ist unabhängig vom Lastwiderstand R_L . Wird nun die Impedanz der $\lambda/4$ -Leitung zu R_{opt} des Hauptverstärkers und der Lastwiderstand zu $1/k \cdot R_{\text{opt}}$ gewählt, wobei R_{opt} die optimale Lastimpedanz des Hauptverstärkers bei Vollauss-

steuerung und k ein beliebiger reeller Faktor größer eins ist, so ergibt sich für die Impedanzen

$$Z_H(I_H, I_S) = R_{\text{opt}} \left(k - \frac{I_S}{I_H} \right) \quad \text{mit} \quad R_{\text{opt}} = \frac{U_{\text{DC}}}{I_{H,\text{max}}} \quad k \geq 1, \quad (5.8)$$

$$Z_S(I_H, I_S) = R_{\text{opt}} \cdot \frac{I_H}{I_S}. \quad (5.9)$$

Hierbei ist $I_{H,\text{max}}$ die maximale Stromamplitude des Hauptverstärkers. Die Lastimpedanzen der Verstärker und damit das Sättigungsverhalten können folglich durch den Strom des Spitzenverstärkers geändert werden. Dieser zusätzliche Strom hat keinen Einfluss auf die Linearität des Gesamtverstärkers, da nach Gleichung (5.4) die Spannung am Lastwiderstand nur vom Strom des Hauptverstärkers abhängt.

Im folgenden wird zuerst die Ausgangsleistung des Doherty-Verstärkers bei niedrigen Ausgangsleistungen bestimmt. Anschließend wird die Ausgangsleistung mit eingeschalteten Spitzenverstärker bestimmt und der ideale Zusammenhang zwischen dem Strom des Hauptverstärkers und dem Strom des Spitzenverstärkers bestimmt.

5.2.1.1 Niedrige Ausgangsleistungen

Bei niedrigen Ausgangsleistungen ist der Spitzenverstärker ausgeschaltet und der Strom I_S ist null. Der Zusammenhang zwischen dem Gleichstrom des Hauptverstärkers $I_{\text{DC,H}}$ und der Stromamplitude I_H der Grundwelle ergibt sich für einen Klasse-B-Verstärker mit Hilfe von Tabelle 4.3 zu

$$I_{\text{DC,H}} = \frac{2}{\pi} \cdot I_H. \quad (5.10)$$

Der Hauptverstärker sieht eine Lastimpedanz von $Z_H = kR_{\text{opt}}$. Die Ausgangsleistung ergibt sich zu

$$P_{\text{out}} = \frac{1}{2} \cdot \frac{U_H^2}{Z_H} = \frac{1}{2} \cdot R_{\text{opt}} k I_H^2. \quad (5.11)$$

Ist der Strom I_H des Hauptverstärkers $I_{H,\text{max}}/k$, entspricht die Spannungsamplitude am Hauptverstärker der Versorgungsspannung U_{DC} und der Verstärker gerät in Sättigung. Die Effizienz des Hauptverstärkers ist in diesem Punkt maximal. Die Effizienz ergibt sich damit zu

$$\eta = \frac{\pi}{4} \cdot \frac{I_H}{I_{H,\text{max}}} \cdot k \quad \text{für} \quad I_H < \frac{I_{H,\text{max}}}{k}. \quad (5.12)$$

5.2.1.2 Mittlere bis hohe Ausgangsleistungen

Um bei Strömen größer als $I_{H,\max}/k$ die Ausgangsleistung des Hauptverstärkers erhöhen zu können, wird der Spitzenverstärker dazugeschaltet. Durch den zusätzlichen Strom des Spitzenverstärkers wird die Impedanz des Hauptverstärkers kontinuierlich bis zu R_{opt} verringert, so dass der Hauptverstärker einen zusätzlichen Strom liefern kann. Zusätzlich liefert der Spitzenverstärker selbst Leistung an den Lastwiderstand. Der Strom des Spitzenverstärkers ist nicht beliebig, sondern muss im Idealfall den Hauptverstärker immer im Punkt der maximalen Ausgangsleistung halten. Ist der Strom des Spitzenverstärkers zu groß, so sinkt die Effizienz des Hauptverstärkers. Ist der Strom zu gering, so wird der Hauptverstärker übersteuert und die Verstärkung sinkt. Im Idealfall ist die Spannungsamplitude am Hauptverstärker konstant U_{DC} . Über Gleichung (5.5) ergibt sich der ideale Zusammenhang zwischen dem Strom des Spitzenverstärkers und dem Strom des Hauptverstärkers:

$$I_S = kI_H - I_{H,\max} \quad \text{wenn} \quad I_H \geq \frac{I_{H,\max}}{k}. \quad (5.13)$$

Der Strom des Spitzenverstärkers muss dabei mithilfe des variablen Dämpfungsglieds vor dem Spitzenverstärker geregelt werden. Die Spannung am Hauptverstärker ergibt sich damit zu

$$U_H = R_{\text{opt}} \cdot I_{H,\max}. \quad (5.14)$$

Die Impedanz Z_H ergibt sich zu

$$Z_H = R_{\text{opt}} \cdot \frac{I_{H,\max}}{I_H} \quad (5.15)$$

und die Impedanz Z_S

$$Z_S = R_{\text{opt}} \cdot \frac{I_H}{kI_H - I_{H,\max}}. \quad (5.16)$$

Abbildung 5.6 zeigt den Verlauf der Impedanzen, welche der Hauptverstärker und der Spitzenverstärker sehen für $k = 2$. Solange der Spitzenverstärker ausgeschaltet ist, sieht der Hauptverstärker die Impedanz $2 \cdot R_{\text{opt}}$. Sobald sich der Spitzenverstärker einschaltet, sinkt die Impedanz bis zu R_{opt} . Der Spitzenverstärker sieht erst eine unendlich hohe Lastimpedanz. Bei maximaler Aussteuerung sieht dieser gleichfalls die optimale Impedanz R_{opt} .

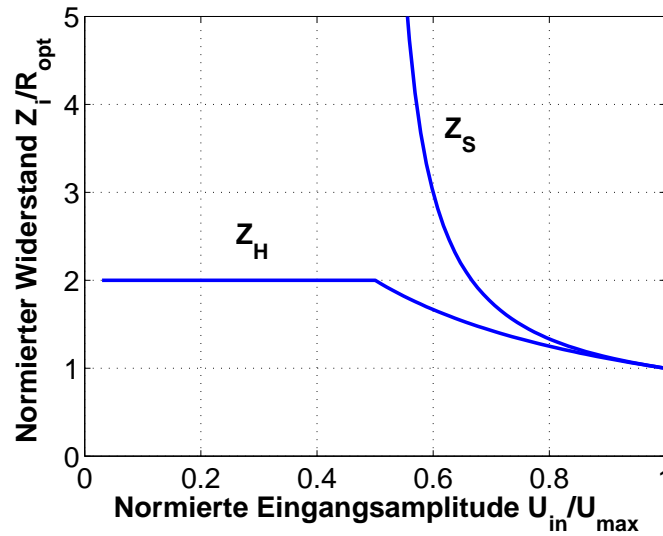


Bild 5.6: Impedanzverlauf von Z_H und Z_S für den Fall $k = 2$ in Abhängigkeit der Eingangsamplitude.

Der Gleichstrom $I_{DC,H}$ des Hauptverstärkers ergibt sich mittels der Tabelle 4.3 zu

$$I_{DC,H} = \frac{2}{\pi} \cdot I_H \quad (5.17)$$

und der Gleichstrom des Spitzenverstärkers $I_{DC,S}$

$$I_{DC,S} = \frac{2}{\pi} \cdot I_S = \frac{4}{\pi} \cdot (kI_H - I_{H,max}). \quad (5.18)$$

Die Ausgangsleistung ergibt sich mittels Gleichung (5.4) zu

$$P_{out} = \frac{1}{2} \cdot \frac{U_L^2}{R_L} = \frac{1}{2} \cdot R_{opt} I_H^2 k. \quad (5.19)$$

Die Effizienz ergibt sich zu

$$\eta = \frac{P_{out}}{U_{DC} I_{DC,H} + U_{DC} I_{DC,S}} = \frac{\pi I_H^2 R_{opt} k}{8 U_{DC} (I_H (k+1) + I_{H,max})} \quad \text{für } I_H \geq \frac{I_{H,max}}{k}. \quad (5.20)$$

Abbildung 5.7 zeigt die Effizienz des idealen Doherty-Verstärkers für unterschiedliche Faktoren k . Beim klassischen Doherty-Verstärker wird der Faktor $k = 2$ gewählt und es ergibt sich damit ein zweites Maximum der Effizienz 6 dB unter der maximalen Leistung. Das zweite Maximum kann mittels Wahl des Parameters k verschoben werden. Je weiter die beiden Effizienzmaxima auseinanderliegen, desto geringer wird die Effizienz zwischen den beiden Maxima.

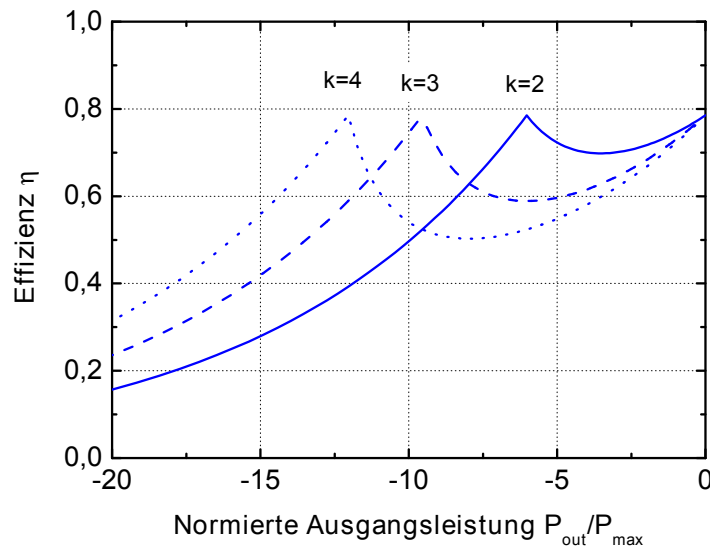


Bild 5.7: Effizienz des idealen Doherty-Verstärkers für unterschiedliche Faktoren k .

5.2.1.3 Diskussion

Der Hauptverstärker wird bei eingeschaltetem Spitzenverstärker im Punkt maximaler Ausgangsleistung betrieben. Dementsprechend ist die Linearität des Doherty-Verstärkers schlechter als die eines vergleichbaren Klasse-B-Verstärkers. Abbildungen 5.8(a) und 5.8(b) zeigen die ideale Strombeziehung zwischen dem Haupt- und Spitzenverstärker in Abhängigkeit der Eingangsamplitude für $k = 2$ und $k = 3$. Der Strom des Spitzenverstärkers hat eine $(k - 1)$ -mal größere Steigung als der Hauptverstärker. Dementsprechend muss der Spitzenverstärker bei gleicher Technologie eine $(k - 1)$ -mal größere Gateweite aufweisen wie der Hauptverstärker.

5.2.1.4 Einfluss von endlichen Ausgangsimpedanzen

In einer realen Schaltung haben die Transistoren einen endlichen Ausgangswiderstand. Abbildung 5.9 zeigt das Ersatzschaltbild des Doherty-Verstärkers mit endlichen Ausgangsimpedanzen der Einzelverstärker. Werden diese berücksichtigt, so ergibt sich für die Spannung U_L am Lastwiderstand

$$U_L = \frac{R_L \parallel R_{OS} \cdot Z_W}{Z_W^2 + R_L \parallel R_{OS} \cdot R_{OH}} (-jR_{OH}I_H - jZ_W I_S). \quad (5.21)$$

Die Ausgangsspannung unterscheidet sich von der mit unendlich hohen Ausgangswiderständen nach Gleichung (5.4). U_L ist nun zusätzlich abhängig von dem Strom des Spitzenverstär-

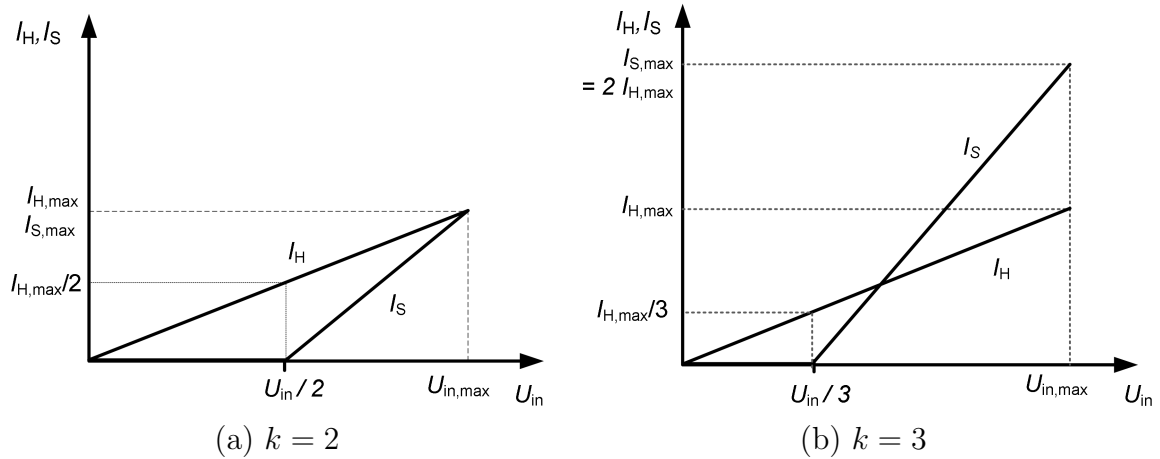


Bild 5.8: Stromverlauf I_H für den Hauptverstärker und I_S für den Spitzenverstärker für unterschiedliche k in Abhängigkeit der Eingangsamplitude U_{in} .

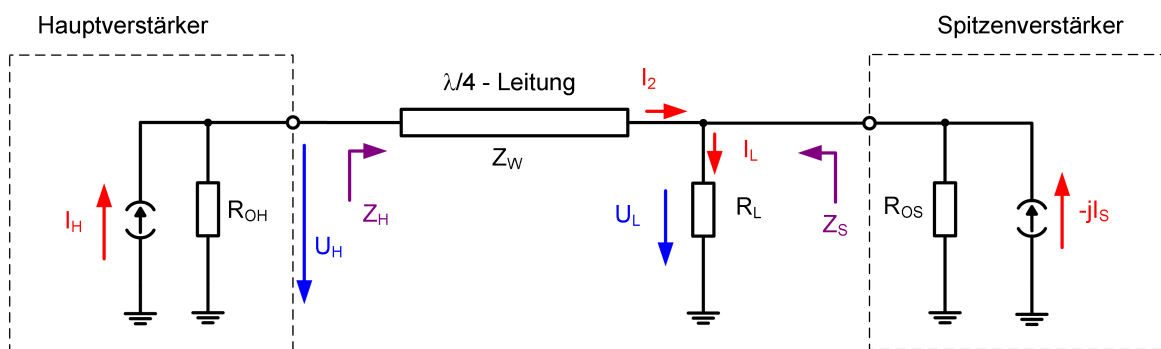


Bild 5.9: Ersatzschaltbild des Doherty-Verstärkers mit endlichen Ausgangsimpedanzen der Transistoren.

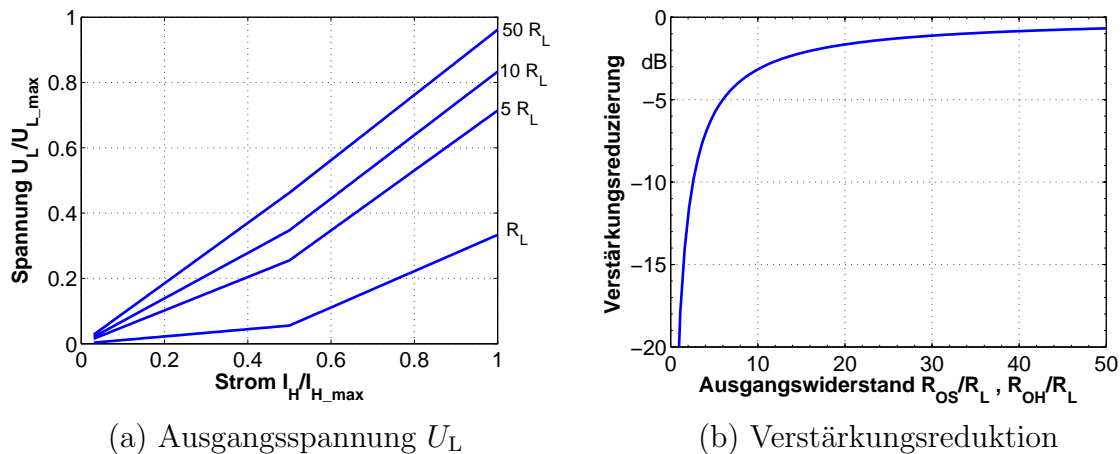


Bild 5.10: Einfluss von endlichen Ausgangswiderständen auf die Ausgangsspannung und Verstärkung eines Doherty-Verstärkers mit $k=2$. R_{OS} und R_{OH} sind jeweils identisch und normiert auf den Lastwiderstand R_L .

kers. Da dieser ein nichtlineares Verhalten aufweist, schwankt die Verstärkung in Abhängigkeit der Aussteuerung, auch wenn beide Verstärker noch nicht in Sättigung sind. Abbildung 5.10(a) zeigt die Spannung am Lastwiderstand R_L in Abhängigkeit des Stroms des Hauptverstärkers für unterschiedliche Ausgangsimpedanzen. Gut zu erkennen ist die Änderung der Steigung, sobald sich der Spitzenverstärker einschaltet. Diese Änderung führt zu einer Erhöhung der Verstärkung. Desweiteren sinkt generell die Steigung und damit die Verstärkung für geringere Ausgangsimpedanzen. Abbildung 5.10(b) zeigt die Verringerung der Verstärkung in Abhängigkeit der Ausgangsimpedanzen der Transistoren. Ist die Ausgangsimpedanz zehnmal größer als der Lastwiderstand, so ergibt sich ein Verstärkungsverlust von etwa 3 dB. Ist sie zwanzigmal größer, ist die Reduktion immerhin noch etwa 1.6 dB.

5.2.2 Klasse-BC Konfiguration

Die Steuerung des Spitzenverstärkers ist beim idealen Doherty-Verstärker in der Praxis schwierig. Üblicherweise wird daher der Spitzenverstärker im Klasse-C-Betrieb betrieben (Abbildung 5.11). Bei geringen Eingangsleistungen ist der Spitzenverstärker ausgeschaltet, da die Eingangsamplitude nicht ausreicht, den Verstärker in den leitenden Zustand zu bringen. Erhöht sich die Eingangsleistung, so beginnt der Klasse-C-Verstärker zu verstärken. Der Strom des Spitzenverstärkers weicht beim Klasse-C-Betrieb von dem idealen Verlauf ab. Abbildung 5.12(a) und 5.12(b) zeigen den Stromverlauf der beiden Verstärker für unterschiedliche Arbeitspunkte des Klasse-C-Verstärkers. Ist der reale Strom des Spitzenverstärkers kleiner als der ideale, so wird der Hauptverstärker übersteuert. Die Effizienz des Hauptverstärkers

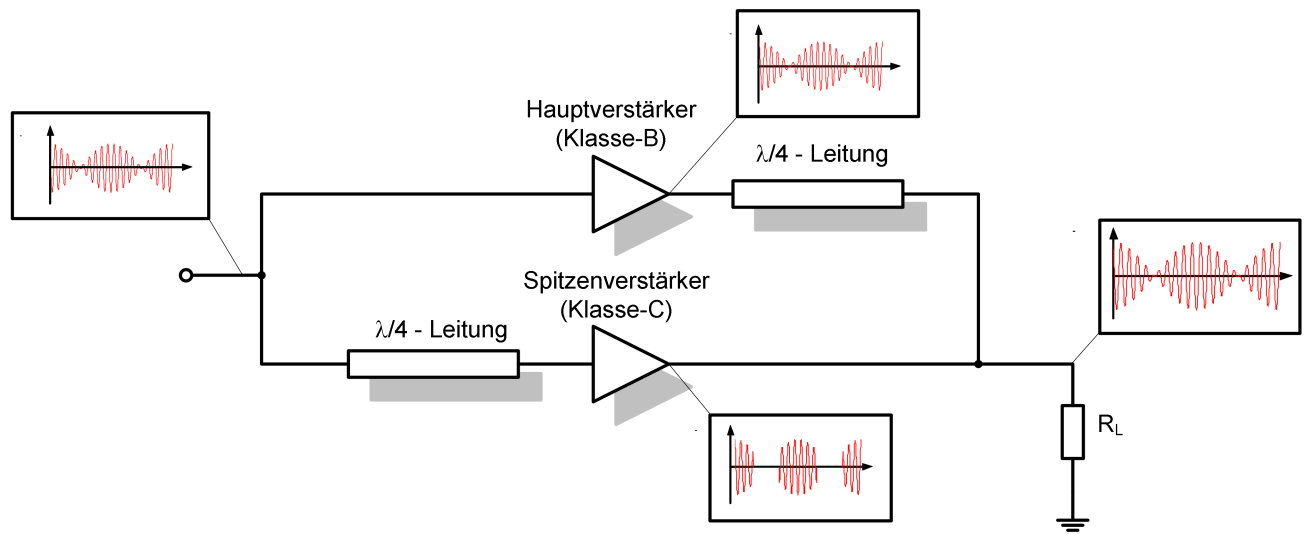


Bild 5.11: Blockschaltbild des Doherty-Verstärkers in der BC-Konfiguration.

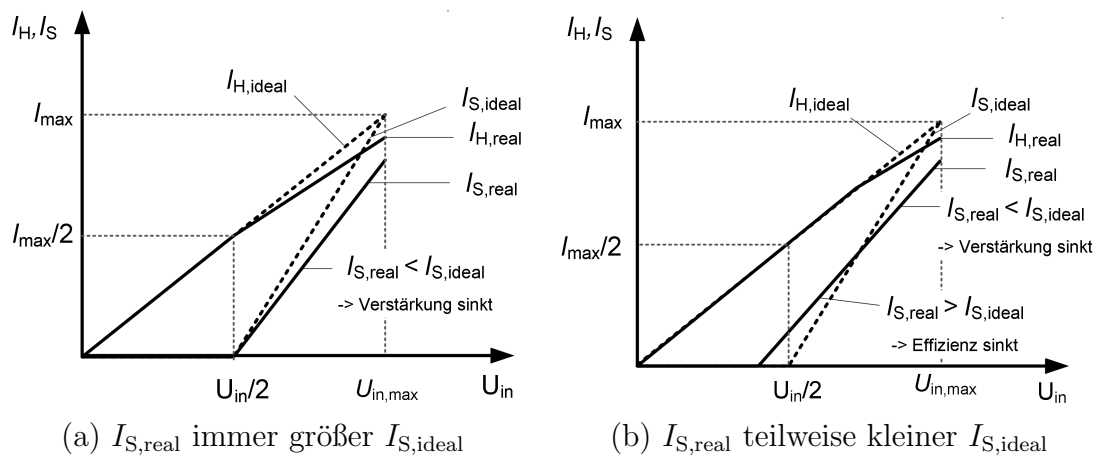


Bild 5.12: Stromverlauf I_H des Hauptverstärkers und I_S des Spitzenverstärkers in Abhängigkeit der Eingangsspannung U_{in} für unterschiedliche Arbeitspunkte des Spitzenverstärkers.

ist dadurch zwar maximal, durch die Übersteuerung des Hauptverstärkers steigt der Strom allerdings nicht mehr linear an und die Verstärkung sinkt. Ist der reale Strom des Spitzenverstärkers größer als der ideale, so arbeitet der Hauptverstärker unter seiner maximalen Ausgangsleistung. Der Strom des Hauptverstärker kann damit zwar linear steigen und die Verstärkung bleibt damit konstant, die Effizienz ist allerdings nicht mehr maximal. Die maximale Ausgangsleistung eines Klasse-C-Verstärkers ist geringer als die eines Klasse-B-Verstärkers. Die Ausgangsleistung des Gesamtverstärkers ist in der BC-Konfiguration geringer als beim idealen Doherty-Verstärker. Zusätzlich kann auch der Hauptverstärker nicht seine maximale Ausgangsleistung liefern, da der Spitzenverstärker nicht den nötigen Strom liefern kann, damit der Hauptverstärker den optimalen Widerstand sieht. Die Ausgangsleistungsfähigkeit des Doherty-Verstärkers liegt etwa um den Faktor 1.7 unter dem eines Klasse-B-Verstärkers. Bei gleicher Ausgangsleistung müssen daher größere Transistoren verwendet werden als bei einem Klasse-B-Verstärker.

5.2.2.1 Adaptive Arbeitspunkteinstellung

Der Nachteil der bisherigen Konfiguration ist der nicht voll ausgesteuerte Spitzenverstärker. Dadurch wird die Effizienz des Gesamtverstärkers reduziert und es werden größere Transistoren benötigt. Eine Möglichkeit, diesen Nachteil zu umgehen, ist die adaptive Ansteuerung des Spitzenverstärkers. Der Arbeitspunkt des Spitzenverstärkers wird dabei je nach Höhe der Eingangsamplitude nachgeregelt. Abbildung 5.13 zeigt das Prinzip der adaptiven Arbeitspunktregelung. Ein Teil der Eingangsleistung wird über einen Koppler ausgekoppelt und die Einhüllende detektiert. Die Einhüllende steuert über einen Abbilder den Arbeitspunkt des Spitzenverstärkers. Ein Problem des Konzepts ist es, die optimale Abbildungsfunktion zu finden. Diese ist für jeden Transistor anders.

5.2.3 Beispiel

Abbildung 5.14 zeigt den Aufbau eines 60 Watt Doherty-Verstärkers in der BC-Konfiguration für $k=2$. Das Eingangssignal wird mittels eines Hybrid-Kopplers in zwei 90° phasenverschobene Signale aufgeteilt und über das Eingangsanpassnetzwerk dem Hauptverstärker und dem Spitzenverstärker zugeführt. Beide Verstärker bestehen aus dem LDMOS Transistor 21045 von Freescale. Nach dem Ausgangsanpassnetzwerk folgt eine Offset-Leitung. Diese Offset-Leitung garantiert zum einen die Unabhängigkeit der Transformation der Anpassung von der Lastimpedanz (Anhang B.1). Zum anderen werden damit auch die Ausgangsimpedanzen maximal. Nach der Offset-Leitung folgt die $\lambda/4$ Leitung und die Addition der beiden

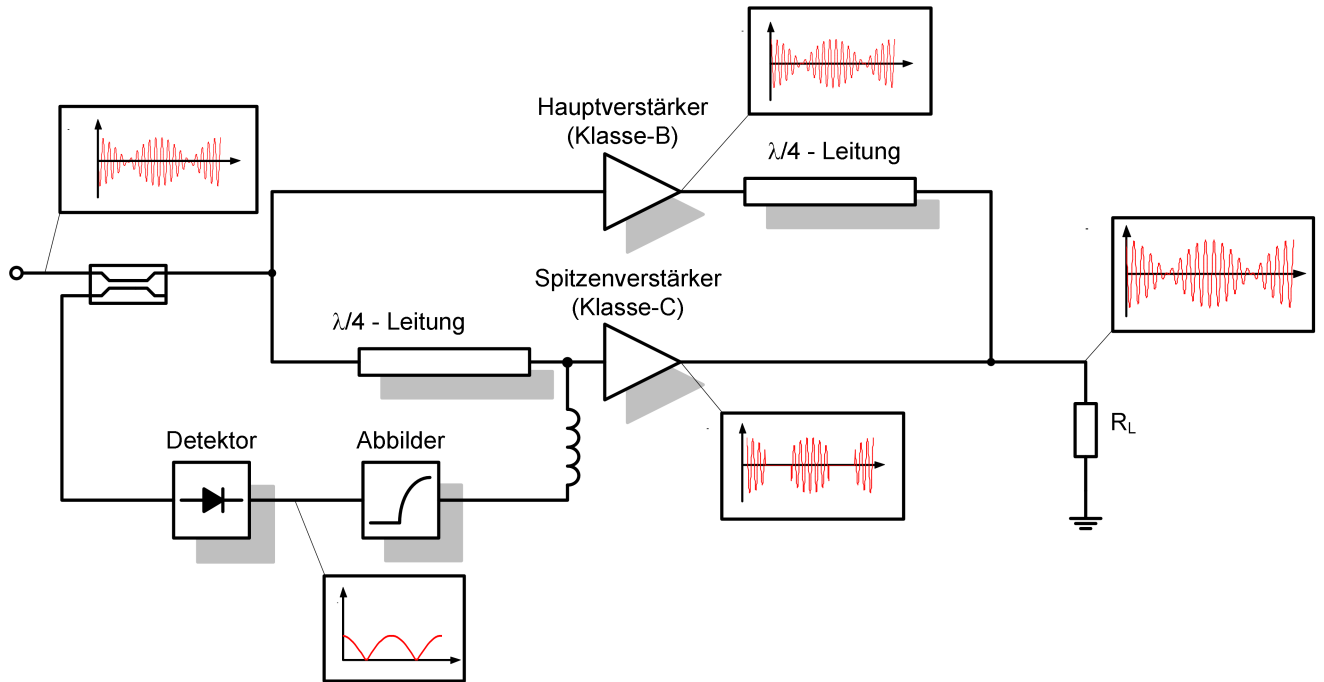


Bild 5.13: Prinzip der adaptiven Arbeitspunkteinstellung.

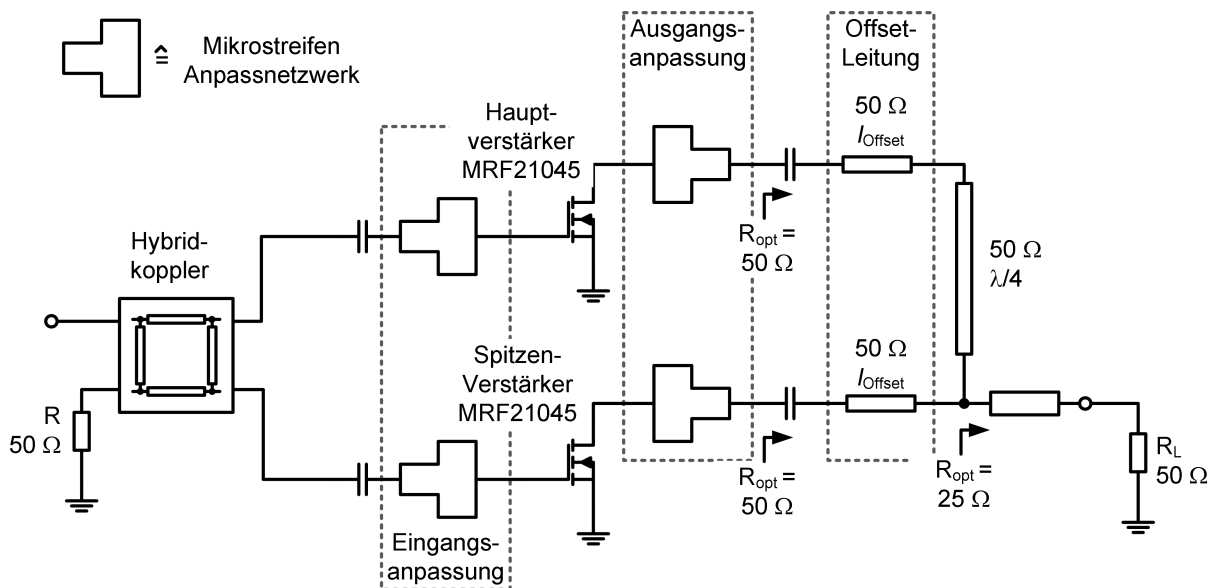


Bild 5.14: Schaltbild des aufgebauten Doherty-Verstärkers.

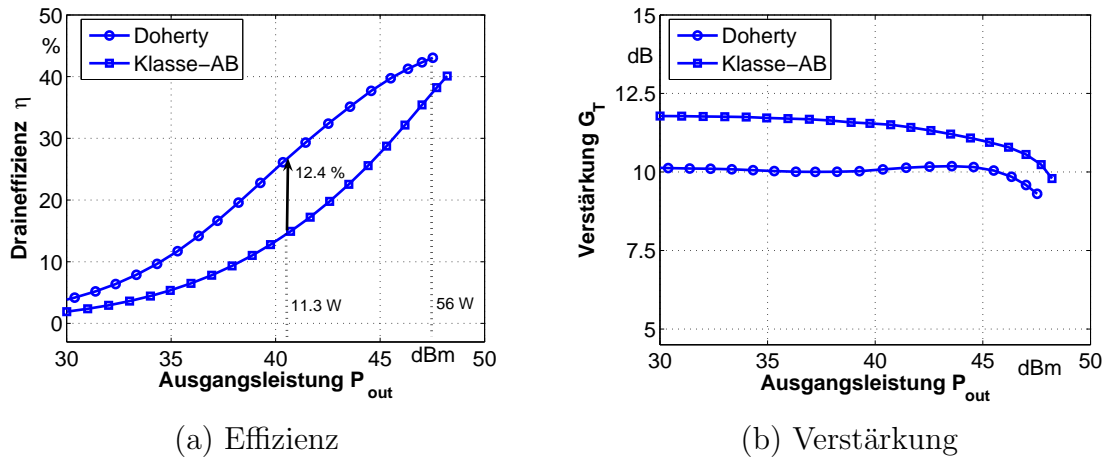


Bild 5.15: Effizienz und Verstärkung des Doherty-Verstärkers und des Referenzverstärkers.

Signalpfade. Die optimale Lastimpedanz im Additionspunkt beträgt 25Ω . Eine zusätzliche Transformationsleitung transformiert den Lastwiderstand von 50Ω in 25Ω .

Der Hauptverstärker wird im Klasse-AB-Betrieb betrieben, der Spitzenverstärker im Klasse-C-Betrieb. Abbildungen 5.15(a) und 5.15(b) zeigen die gemessene Verstärkung und Effizienz des Doherty-Verstärkers im Vergleich zu einem Klasse-AB-Verstärker. Die Verstärkung geht beim Doherty-Verstärker aufgrund der endlichen Ausgangsimpedanzen der Verstärker etwas zurück. Die Effizienz des Doherty-Verstärkers ist 7 dB unter der maximalen Leistung 12.4% höher als beim Klasse-AB-Verstärker. Allerdings zeigt der Klasse-AB-Verstärker mit 75 W eine höhere maximale Ausgangsleistung. Abbildung 5.16 zeigt die Ströme des Haupt- und Spitzenverstärkers in Abhängigkeit der Ausgangsleistung. Deutlich zu erkennen ist der nicht voll ausgesteuerte Spitzenverstärker.

Um den Spitzenverstärker voll auszusteuern, wird der Arbeitspunkt in Abhängigkeit der Eingangsamplitude nachgeregelt. Um die Regelung flexibel zu halten, wird diese über eine digitale Abbildungsfunktion realisiert. Abbildung 5.17 zeigt das Schaltbild der Arbeitspunktregelung. Ein Teil der Eingangsleistung wird über einen Koppler ausgekoppelt und mittels einer Diode detektiert. Das detektierte Signal wird mittels eines Operationsverstärkers (OpAmp, *Operational Amplifier*) verstärkt und einem Analog/Digital-Wandler zugeführt. Dieser wandelt die Spannung in ein 8-bit breites Datenwort. Dieses Datenwort dient als Adresse eines ROMs, welches mittels eines CPLD realisiert wird. Das entsprechende Datum aus dem ROM wird ausgegeben und über einen Digital/Analog-Wandler in eine Spannung gewandelt, diese über einen OpAmp verstärkt und dem Gate des Spitzenverstärkers zugeführt. Die Einstellung des Arbeitspunkts erfolgt mit einer Verzögerung. Der A/D-Wandler benötigt vier Taktzy-

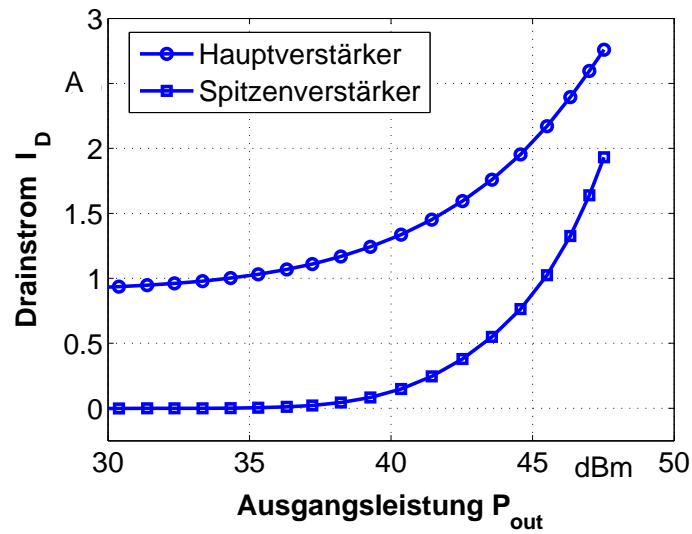


Bild 5.16: DC-Strom des Haupt- und Spitzenverstärkers.

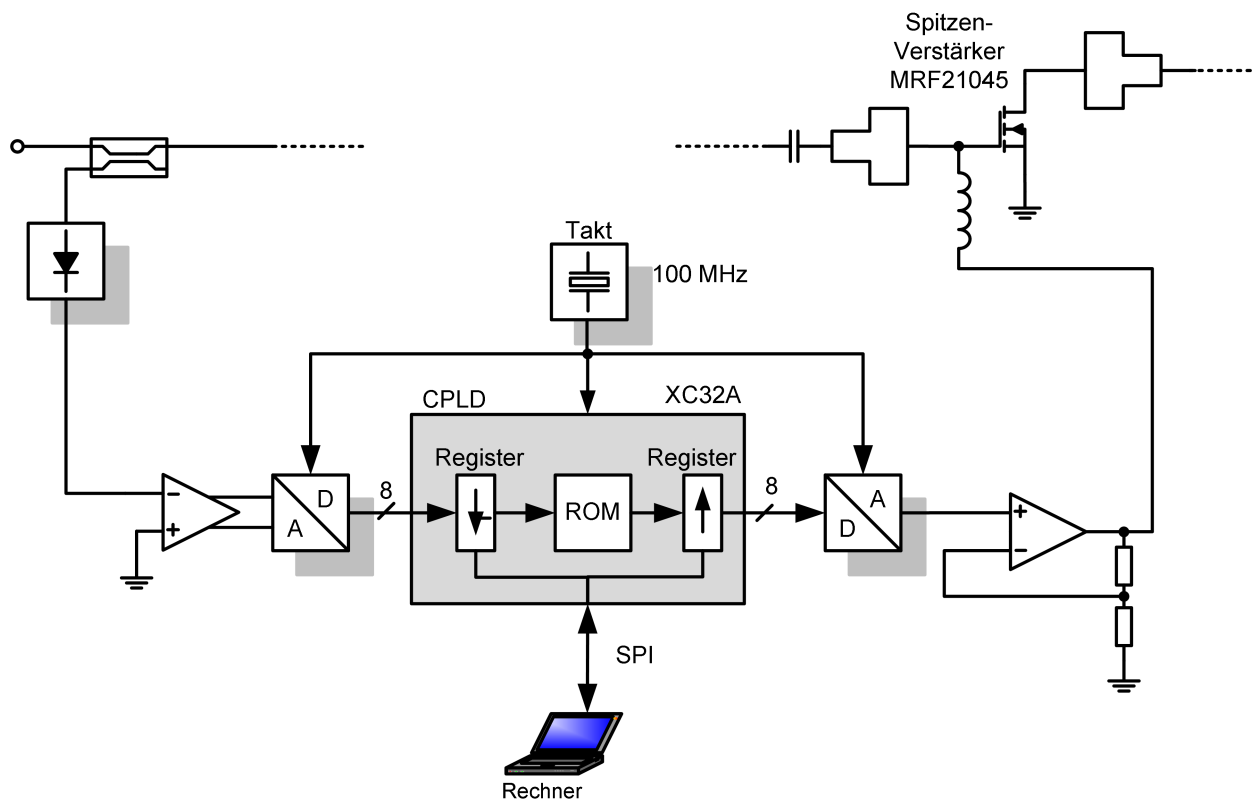


Bild 5.17: Prinzipieller Aufbau der Arbeitspunktregelung des Spitzenverstärkers. Das eingehende Signal wird detektiert, A/D-gewandelt, mittels eines ROMs abgebildet, anschließend wieder D/A-gewandelt und schließlich dem Spitzenverstärker zugeführt.

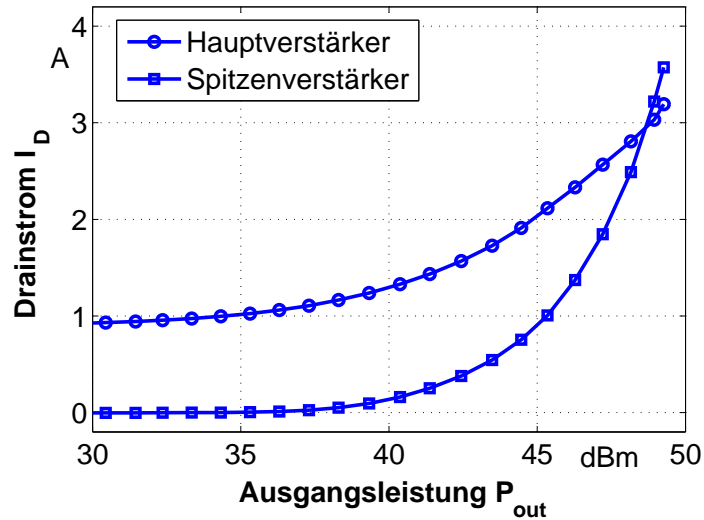


Bild 5.18: DC-Strom des Haupt- und Spitzenverstärkers in Abhängigkeit der Ausgangsleistung bei einem Doherty-Verstärker mit adaptiver Arbeitspunktregelung.

klen, um ein Eingangssignal zu digitalisieren, CPLD und D/A-Wandler benötigen jeweils einen Zyklus. Insgesamt ergibt sich eine Verzögerungszeit von etwa 70 ns, die Laufzeiten der OpAmps mit eingerechnet. Um diese Zeit muss das HF-Signal zum Verstärker verzögert werden. Abbildung 5.18 zeigt den Gleichstrom des Haupt- und Spitzenverstärkers in Abhängigkeit der Ausgangsleistung. Der Gleichstrom des Spitzenverstärkers wird nun maximal im Gegensatz zum Doherty-Verstärker ohne Arbeitspunktregelung.

Abbildung 5.19(a) zeigt die Ausgangsleistung für einen Doherty-Verstärker ohne Regelung und mit Regelung des Arbeitspunkts. Die Ausgangsleistung erhöht sich beim geregelten Doherty-Verstärker von 56 W auf 85 W. Dementsprechend steigert sich die Effizienz des Verstärkers 7 dB unterhalb der maximalen Ausgangsleistung nochmals um 5% auf insgesamt 32% (Abbildung 5.19(b)).

5.2.4 Zusammenfassung Doherty-Verstärker

Der Doherty-Verstärker bietet die Möglichkeit mittels mindestens zweier Transistoren die Effizienz unterhalb der maximalen Ausgangsleistung zu erhöhen. Der größte Vorteil ist die einfache Schaltungstechnik, wodurch der Doherty-Verstärker gut in bestehende Systeme integriert werden kann. Oft bestehen die Ausgangsstufen aus zwei parallel geschalteten Transistoren.

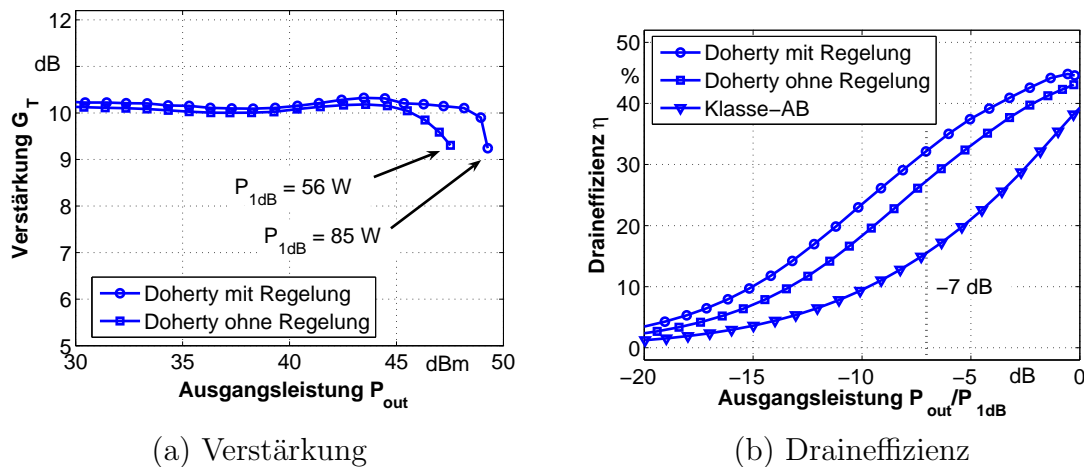


Bild 5.19: Effizienz und Ausgangsleistung des Doherty-Verstärkers mit und ohne adaptive Arbeitspunktregelung.

Der Doherty-Verstärker weist durch die endlichen Ausgangsimpedanzen allerdings eine geringere Verstärkung auf als ein vergleichbarer Klasse-AB-Verstärker. Wird als Spitzenverstärker ein unregelter Klasse-C-Verstärker verwendet, so ist die Ausgangsleistung gleichfalls geringer. Soll das Potential der Transistoren voll ausgenutzt werden können, so sind zusätzliche Regelungsmaßnahmen notwendig, wie zum Beispiel die adaptive Arbeitspunktregelung des Spitzenverstärkers. Diese erhöhen allerdings die Komplexität der Schaltung. Tabelle 5.1 fasst die Eigenschaften einiger veröffentlichter Doherty-Verstärker zusammen.

5.3 Chireix-Architektur

Die Chireix-Architektur ist die älteste der behandelten Lösungsansätze zur Effizienzsteigerung. Sie wurde 1935 von H. Chireix veröffentlicht [41]. Die Grundidee ist dabei die Aufspaltung des Ausgangssignals in zwei phasenmodulierte Teilsignale, die mit konstanter Amplitu-

Tabelle 5.1: Doherty-Verstärker aus der Literatur.

Jahr	PEP	Effizienz (PEP)	Effizienz (Back-off)	Technologie	Frequenz	Referenz
2003	8 W	48%	38% (6 dB)	LDMOS	2.14 GHz	[37]
2004	200 W	42%	35% (6 dB)	LDMOS	2.14 GHz	[38]
2005	60 W	40%	26% (8 dB)	LDMOS	1.96 GHz	[39]
2006	40 W	65%	40% (6 dB)	GaN	2.14 GHz	[40]
	85 W	45%	33% (7 dB)	LDMOS	1.9 GHz	diese Arbeit

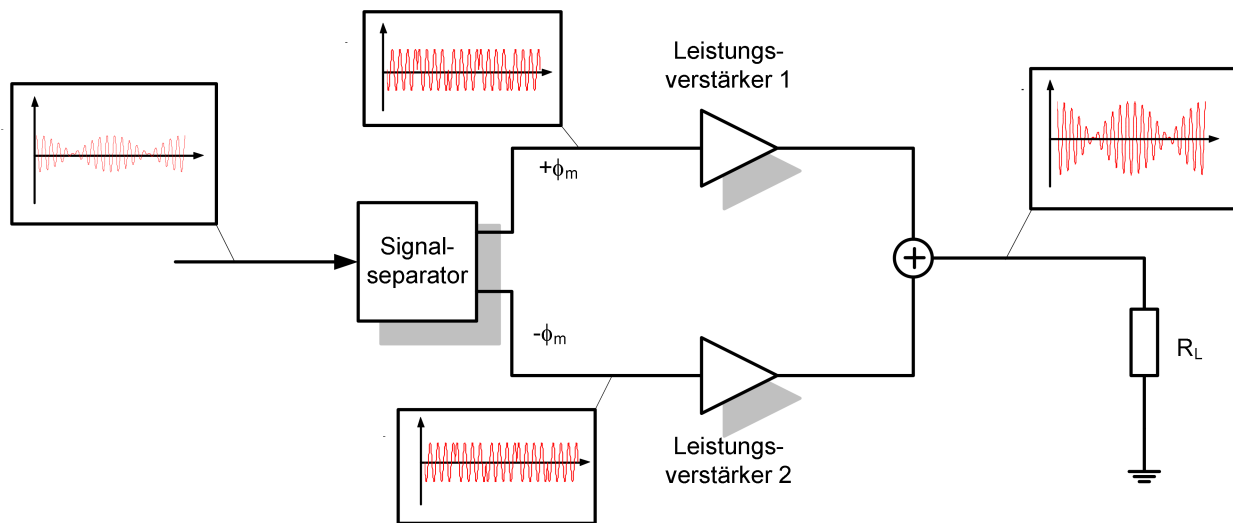
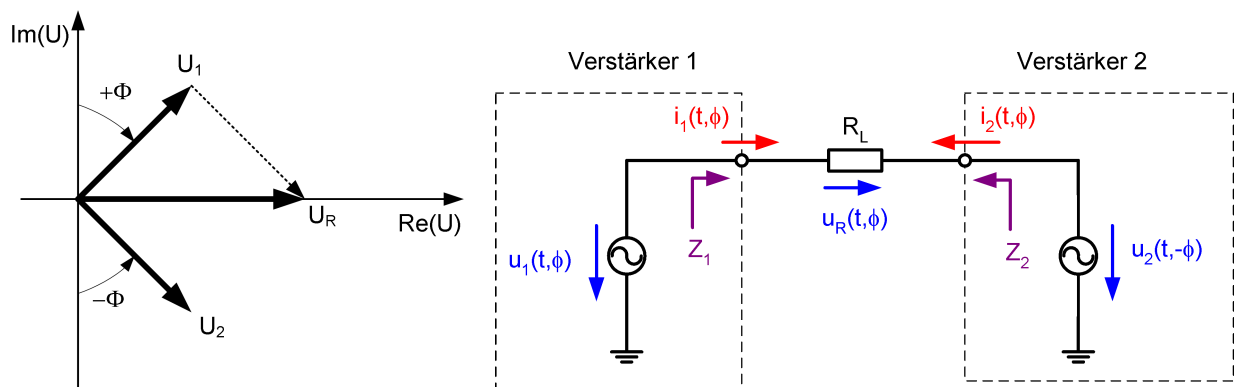


Bild 5.20: Blockschaltbild des Chireix-Verstärkers.

de durch zwei identische Leistungsverstärker hocheffizient verstärkt und am Ausgang wieder zum verstärkten Ursprungssignal überlagert werden. Die Absicht war, gleichzeitig die Linearität und die Effizienz von amplitudenmodulierten Rundfunksendern zu erhöhen. Im Jahr 1974 wurde das Chireix-Architektur von D.C. Cox aufgegriffen und unter dem Namen *Linear Amplification with Nonlinear Components (LINC)* vorgestellt [42]. Die Absicht von Cox war es, nichtlineare Verstärker zur Verstärkung von linearen Signalen zu verwenden. Eine Erhöhung der Effizienz war nicht beabsichtigt. Die Chireix-Modulation wird im Englischen auch als *outphasing*-Technik bezeichnet.

Die Erhöhung der Linearität durch die Chireix-Architektur beruht auf der Addition von zwei phasenverschobenen Signalen. Das entsprechende Blockschaltbild zeigt Abbildung 5.20. Der Chireix-Verstärker besteht aus drei Komponenten: Dem Signalseparator, den nichtlinearen Leistungsverstärkern und dem Summierer. Es gibt zwei Prinzipien der Chireix-Architektur: Die Chireix-Architektur mit nichtisolierten Summierern und die Chireix-Architektur mit isolierten Summierern. Letztere bringt keinen direkten Effizienzgewinn, da die nicht benötigte Ausgangsleistung der Leistungsverstärker am isolierten Tor absorbiert wird. Um die Effizienz zu steigern, müssen beide Verstärker miteinander agieren können. Die Chireix-Architektur verursacht dabei eine Änderung der Lastimpedanz der Verstärker mit der Ausgangsleistung. Diese Änderung wiederum verursacht bei Verstärkern eine Änderung der Effizienz. Es gibt jedoch auch Techniken, um eine Effizienzsteigerung bei der Verwendung von isolierten Summierern zu erreichen. Die am isolierten Tor zur Verfügung stehende Leistung wird dabei der DC-Quelle zugeführt [43].

Im folgenden wird zuerst das Prinzip der Chireix-Architektur erläutert. Anschließend wird



(a) Vektorieller Zusammenhang der Spannungsquellen der Verstärker. (b) Differenzielles Ersatzschaltbild des Chireix-Verstärkers.

Bild 5.21: Ersatzschaltbild des idealen Chireix-Verstärkers mit einem nichtisolierenden Summierer.

auf die Effizienzsteigerung mit linearen Verstärkern und mit Schaltverstärkern eingegangen. Abschließend wird der Aufbau eines Chireix-Verstärkers mit Klasse-B-Verstärkern erläutert und die Ergebnisse präsentiert.

5.3.1 Chireix-Architektur mit nichtisoliertem Summierer

Abbildung 5.21(b) zeigt das Ersatzschaltbild eines idealen Chireix-Verstärkers mit einem nichtisolierten Summierer. Die zwei Verstärker werden als ideale Spannungsquellen modelliert, welche differentiell einen Lastwiderstand R_L treiben. Die Amplitude der beiden Spannungsquellen ist identisch und fix mit dem Wert \hat{U} . Die beiden Quellen weisen allerdings einen variablen Phasenunterschied von 2ϕ zueinander auf. Abbildung 5.21(a) zeigt den vektoriellen Zusammenhang zwischen den Spannungsquellen. Für die Quellen gilt daher:

$$u_1(t, \phi) = \hat{U} \cdot \cos(\omega t + \phi) \quad \text{mit} \quad 0 \leq \phi \leq 90^\circ, \quad (5.22)$$

$$u_2(t, \phi) = \hat{U} \cdot \cos(\omega t - \phi) \quad \text{mit} \quad 0 \leq \phi \leq 90^\circ. \quad (5.23)$$

Für die Ströme i_1 und i_2 gilt:

$$i_1(t, \phi) = \frac{u_1(t, \phi)}{R_L}, \quad (5.24)$$

$$i_2(t, \phi) = \frac{u_2(t, \phi)}{R_L}. \quad (5.25)$$

$$(5.26)$$

Der Strom i_R durch den Lastwiderstand ergibt sich mit Hilfe des Überlagerungssatzes zu:

$$i_R(t, \phi) = i_1(t, \phi) - i_2(t, \phi) = -\frac{2\hat{U}}{R_L} \sin(\phi) \cos(\omega t). \quad (5.27)$$

Somit resultiert für die Spannung am Lastwiderstand

$$u_R(t, \phi) = R_L \cdot i_R(t, \phi) = -2\hat{U} \sin(\phi) \cos(\omega t). \quad (5.28)$$

Die Ausgangsleistung P_{out} am Lastwiderstand R_L in Abhängigkeit des Phasenwinkels ϕ berechnet sich zu

$$\begin{aligned} P_{\text{out}}(\phi) &= \frac{1}{T} \int_0^T u_R(t, \phi) \cdot i_R(t, \phi) dt \\ &= \frac{2\hat{U}^2}{R_L} \sin^2(\phi). \end{aligned} \quad (5.29)$$

Die Leistung am Lastwiderstand ist folglich eine Funktion des Phasenwinkels ϕ . Abbildung 5.22(a) zeigt die die Ausgangsleistung P_{out} in Abhängigkeit des Phasenwinkels ϕ normiert auf die maximale Ausgangsleistung. Eine hohe Dynamik erfordert folglich eine hohe Phasenauflösung. Diese stellt in der Praxis einen limitierenden Faktor für Chireix-Verstärker dar, da die zwei Pfade eine hohe Phasenkonstanz zueinander aufweisen müssen. Während systematische Phasenänderungen durch Kalibration oder Linearisierung eliminiert werden können, ist das für statistische Phasenänderungen nicht möglich. Die Dynamik wird daher durch den Phasenjitter der beiden Pfade begrenzt.

Abbildung 5.22(b) zeigt die dynamische Lastgerade, welche die Quelle U_1 sieht. Eine analoge Lastgerade ergibt sich für die zweite Quelle U_2 . Die Verstärker sehen in Abhängigkeit des Phasenwinkels eine variierende, komplexe Last. Das komplexe Verhalten ist problematisch, da es die Stabilität des Transistors negativ beeinflussen kann. Zudem wurde in Kapitel 4 ersichtlich, dass komplexe Lastimpedanzen die Effizienz sowohl von linearen Verstärkern als auch von realen Schaltverstärkern reduzieren.

Aus den bisherigen Betrachtungen ergeben sich zwei Problempunkte: Komplexe variable Lastimpedanzen führen zu einer Verringerung der Effizienz und beeinflussen die Stabilität des Verstärkers. Eine hohe Dynamik des Verstärkers erfordert eine hohe Phasengenauigkeit des Signalseparators. Bisher ist die Chireix-Architektur eher eine Linearisierung, da nichtlineare Verstärker verwendet werden, um eine lineare Verstärkung zu erzielen. Die Verstärker müssen sich dabei als ideale Spannungsquellen verhalten, das heißt die Ausgangsspannung muss

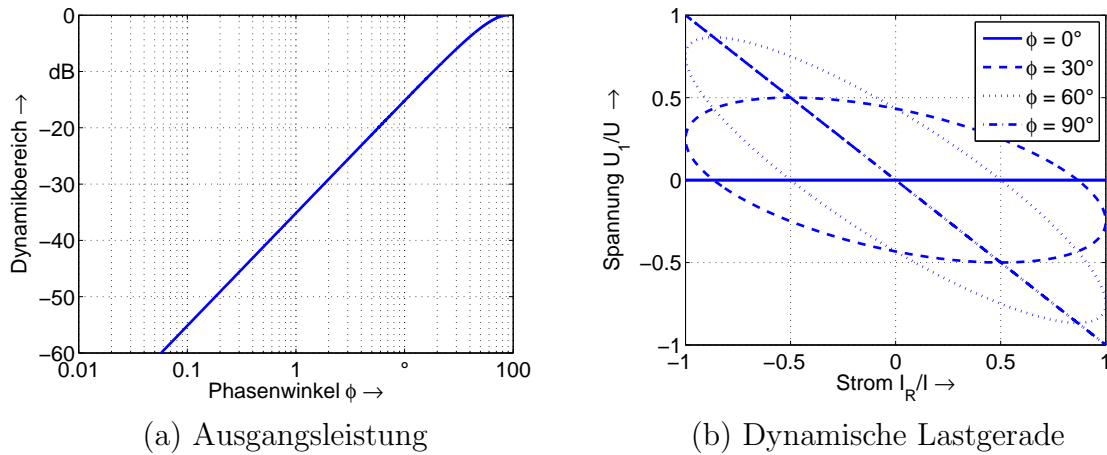


Bild 5.22: Normierte Ausgangsleistung P_{out} und dynamische Lastgerade für einen Chireix-Verstärker mit einem nichtisolierten Summierer.

unabhängig vom Lastwiderstand sein.

Um die Effizienz berechnen zu können, müssen zuerst die Lastimpedanzen berechnet werden, welche die Verstärker sehen. Für die Berechnung der Impedanzen ist die Wechselstromanalyse besser geeignet als die Analyse im Zeitbereich. Die komplexen Spannungsquellen werden wie folgt definiert:

$$\underline{U}_1(\phi) = \hat{U}e^{j\phi}, \quad (5.30)$$

$$\underline{U}_2(\phi) = \hat{U}e^{-j\phi}. \quad (5.31)$$

Die entsprechenden Ströme ergeben sich damit zu

$$\underline{I}_1(\phi) = \frac{\underline{U}_1(\phi)}{R_L}, \quad (5.32)$$

$$\underline{I}_2(\phi) = \frac{\underline{U}_2(\phi)}{R_L}. \quad (5.33)$$

Damit lassen sich die Impedanzen $\underline{Z}_1(\phi)$ und $\underline{Z}_2(\phi)$, welche die Spannungsquellen \underline{U}_1 und \underline{U}_2 sehen, berechnen. Mittels der Euleridentität ergibt sich für \underline{Z}_1

$$\underline{Z}_1(\phi) = \frac{\underline{U}_1(\phi)}{\underline{I}_1(\phi) - \underline{I}_2(\phi)} = \frac{R_L}{2} (1 - j \cot(\phi)). \quad (5.34)$$

Entsprechend ergibt sich für \underline{Z}_2

$$\underline{Z}_2(\phi) = \frac{\underline{U}_2(\phi)}{\underline{I}_2(\phi) - \underline{I}_1(\phi)} = \frac{R_L}{2} (1 + j \cot(\phi)). \quad (5.35)$$

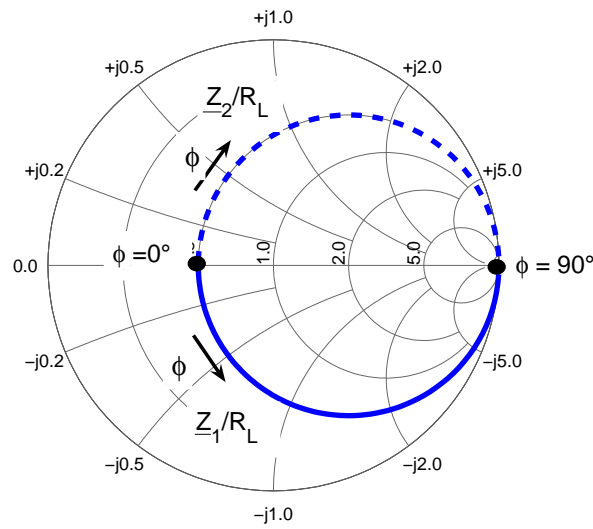


Bild 5.23: Verlauf der Lastimpedanzen \underline{Z}_1 und \underline{Z}_2 in Abhängigkeit des Phasenwinkels ϕ .

Abbildung 5.23 zeigt die Impedanzen im Smithdiagramm. Die Analyse zeigt ein weiteres Problem der Chireix-Architektur. Beide Verstärker sehen unterschiedliche Impedanzen. Während der erste Verstärker kapazitive Lasten sieht, sieht der zweite Verstärker induktive Lasten. Um die Anordnung weiter zu analysieren, erfolgt eine seriell-parallel Umwandlung für die Impedanzen. Die Admittanz $\underline{Y}_1(\phi)$ berechnet sich zu

$$\underline{Y}_1(\phi) = \frac{1}{\underline{Z}_1(\phi)} = \frac{1}{R_L}(1 - \cos(2\phi)) + j \frac{1}{R_L} \sin(2\phi) \stackrel{!}{=} \frac{1}{R_{P1}} + j \frac{1}{X_{P1}}. \quad (5.36)$$

Für $\underline{Y}_2(\phi)$ ergibt sich entsprechend

$$\underline{Y}_2(\phi) = \frac{1}{\underline{Z}_2(\phi)} = \frac{1}{R_L}(1 - \cos(2\phi)) - j \frac{1}{R_L} \sin(2\phi) \stackrel{!}{=} \frac{1}{R_{P2}} - j \frac{1}{X_{P2}}. \quad (5.37)$$

Abbildung 5.24 zeigt das äquivalente Parallel-Ersatzschaltbild des Chireix-Verstärkers für beide Quellen. Abbildung 5.25 zeigt den Verlauf von $R_p = R_{p1} = R_{p2}$ und von X_{p1} und X_{p2} .

Mittels der berechneten Lastimpedanzen kann nun in Abhängigkeit der Betriebsart die Gleichstromleistung und damit die Effizienz berechnet werden. Im folgenden werden zwei Betriebsarten genauer untersucht: Gesättigte Klasse-B-Verstärker und spannungsgesteuerte Klasse-D-Verstärker.

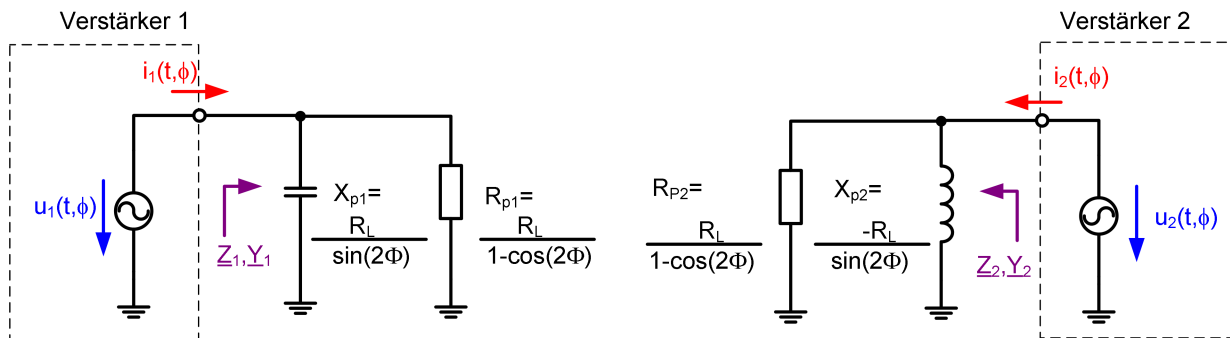
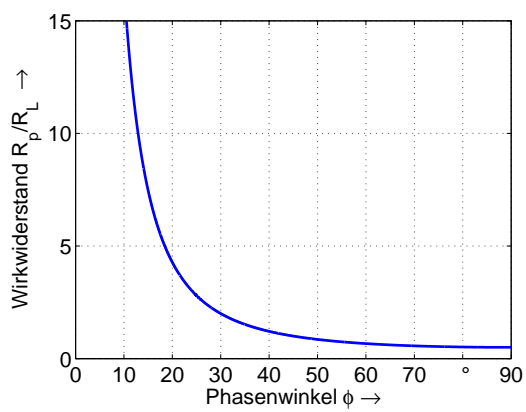
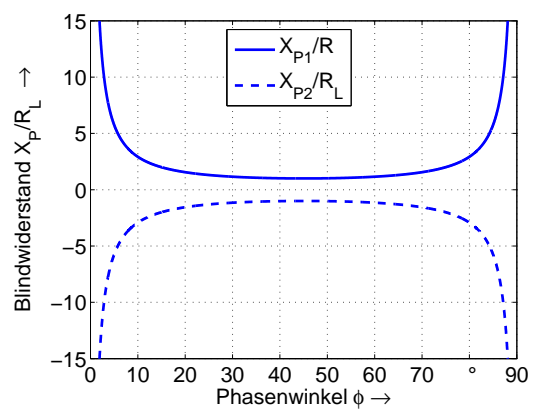


Bild 5.24: Äquivalentes Parallel-Ersatzschaltbild des Chireix-Verstärkers mit einem nichtisolierten Summierer.



(a) R_p



(b) X_{p1} und X_{p2}

Bild 5.25: Verlauf der Lastimpedanzen R_p , X_{p1} und X_{p2} in Abhängigkeit des Phasenwinkels ϕ .

5.3.2 Chireix mit Klasse-B-Verstärker

5.3.2.1 Ausgangsleistung und Effizienz

Beim Klasse-B-Verstärker ist der Drainstrom proportional zum Lastwiderstand. In Sättigung verhalten sich Klasse-B-Verstärker näherungsweise wie Spannungsquellen, da die maximale Ausgangsspannung konstant bleibt, unabhängig vom Lastwiderstand. Klasse-B-Verstärker eignen sich daher für die Chireix-Architektur.

Die Spannungsamplitude ist bei einem gesättigten Klasse-B-Verstärker konstant U_{DC} . Der Strom der Grundwelle durch den Transistor ist abhängig von der Lastimpedanz und berechnet sich zu

$$\underline{I}_1(\phi) = U_{\text{DC}} \cdot \underline{Y}_{\text{L}}(\phi). \quad (5.38)$$

Die Ausgangsleistung für beide Verstärker zusammen berechnet sich zu

$$P_{\text{out}}(\phi) = 2 \cdot \frac{1}{2} \cdot U_{\text{DC}} \cdot \Re \{ \underline{I}_1(\phi) \} = 2 \cdot \frac{U_{\text{DC}}^2}{R_{\text{L}}} \cdot \sin^2(\phi). \quad (5.39)$$

Der Zusammenhang zwischen der Grundwelle I_1 und dem Gleichstrom I_{DC} ergibt sich über Tabelle 4.2 beim Klasse-B-Verstärker zu

$$I_{\text{DC}}(\phi) = \frac{2}{\pi} \cdot |\underline{I}_1(\phi)| = \frac{2}{\pi} \cdot U_{\text{DC}} \cdot |\underline{Y}_{\text{L}}(\phi)|. \quad (5.40)$$

Die Gleichspannungsleistung für beide Verstärker zusammen ergibt sich damit zu

$$P_{\text{DC}}(\phi) = 2 \cdot I_{\text{DC}} \cdot U_{\text{DC}} = \frac{4}{\pi} \cdot U_{\text{DC}}^2 \cdot |\underline{Y}_{\text{L}}(\phi)|. \quad (5.41)$$

Der optimale differentielle Lastwiderstand berechnet sich über den maximal zulässigen Strom I_{max} durch den Transistor

$$R_{\text{opt}} = 2 \cdot \frac{U_{\text{DC}}}{I_{\text{max}}}. \quad (5.42)$$

Die Effizienz berechnet sich mittels der Admittanzen \underline{Y}_1 und \underline{Y}_2 zu

$$\eta(\phi) = \frac{P_{\text{out}}}{P_{\text{DC}}} = \frac{\pi}{4} \cdot \sin(\phi). \quad (5.43)$$

Mittels Gleichung (5.29) lässt sich die Effizienz bei reduzierter Ausgangsleistung berechnen:

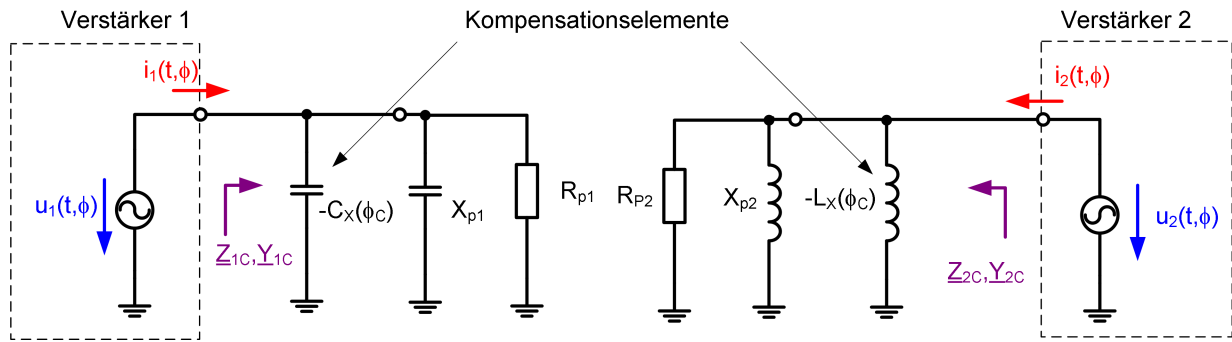


Bild 5.26: Ersatzschaltbild des Chireix-Verstärkers mit idealen Kompensationselementen $-C_X$ und $-L_X$.

$$\eta = \frac{\pi}{4} \cdot \sqrt{\frac{P_{\text{out}}}{P_{\text{max}}}}. \quad (5.44)$$

Die Effizienz bei reduzierter Ausgangsleistung ist identisch mit der eines linearen Klasse-B-Verstärkers, da die Gleichspannungsleistung vom Betrag der Lastadmittanz \underline{Y}_L abhängt, die Ausgangsleistung aber nur vom Realteil. Es wird damit zwar eine Linearisierung, aber keine Effizienzsteigerung erzielt.

5.3.2.2 Effizienz bei idealer Kompensation

Um die Effizienz zu verbessern, muss der Blindanteil der Lastimpedanz reduziert werden. Der Blindwiderstand kann bei einem festen Winkel ϕ_C durch das Parallelschalten einer negativen Induktivität bzw. negativen Kapazität kompensiert werden (Abbildung 5.26). Bei dieser Kompensation ergibt sich für die kompensierten Admittanzen \underline{Y}_1 und \underline{Y}_2

$$\underline{Y}_{1C}(\phi, \phi_C) = \underline{Y}_1(\phi) - \Im \{Y_1\} = \frac{1 - \cos(2\phi)}{R_L} + j \frac{\sin(2\phi) - \sin(2\phi_C)}{R_L}, \quad (5.45)$$

$$\underline{Y}_{2C}(\phi, \phi_C) = \underline{Y}_2(\phi) - \Im \{Y_2\} = \frac{1 - \cos(2\phi)}{R_L} - j \frac{\sin(2\phi) - \sin(2\phi_C)}{R_L}. \quad (5.46)$$

Gleichspannungsleistung und HF-Leistung berechnen sich wie oben. Die Effizienz bei idealer Kompensation ergibt sich damit zu

$$\eta_C(\phi, \phi_C) = \frac{\pi}{4} \frac{1}{\sqrt{1 + \frac{1}{4} \left(\frac{\sin(2\phi) - \sin(2\phi_C)}{\sin^2(\phi)} \right)^2}}. \quad (5.47)$$

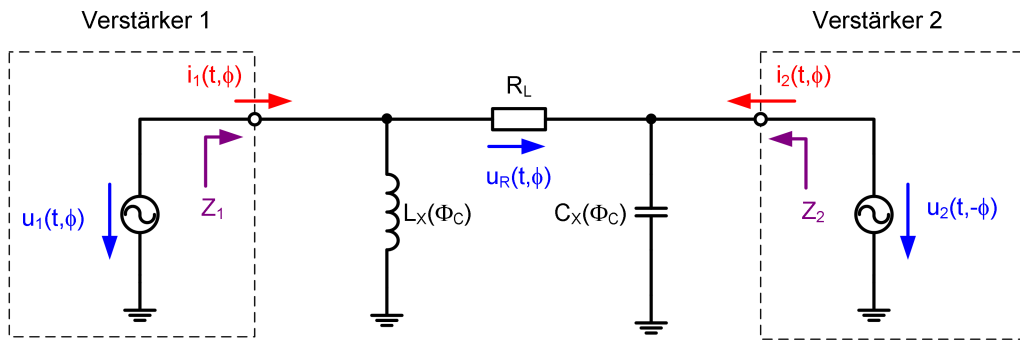


Bild 5.27: Ersatzschaltbild des Chireix-Verstärkers mit realen Kompensationselementen C_X und L_X beim Winkel ϕ_C .

Die Effizienz wird maximal, wenn der Blindanteil der Lastimpedanz null ist. Der Blindanteil verschwindet an zwei Punkten: Bei $\phi = \phi_c$ und bei $\phi = \pi/2 - \phi_c$. Die Effizienzmaxima treten an den Stellen $P_1/P_{\max} = \sin(\phi_c)^2$ und $P_2/P_{\max} = \cos(\phi_c)^2$ auf.

Abbildung 5.28(a) zeigt die Effizienz bei reduzierter Ausgangsleistung für verschiedene Kompensationswinkel ϕ_C . Für einen Kompensationswinkel ϕ_C zwischen 20° und 30° ist die Effizienz im Bereich von 10 dB unter der maximalen Leistung bis zur maximalen Leistung konstant hoch.

5.3.2.3 Effizienz bei realer Kompensation

In der Praxis erfolgt die Kompensation mittels einer Induktivität und einer Kapazität, die bei einer festen Frequenz ω_c die notwendigen Kompensationsimpedanzen erzeugen. Die Kompensationsbedingungen lauten

$$j\Im\{\underline{Y}_1(\phi_C)\} + \underline{Y}_L \stackrel{!}{=} 0, \quad (5.48)$$

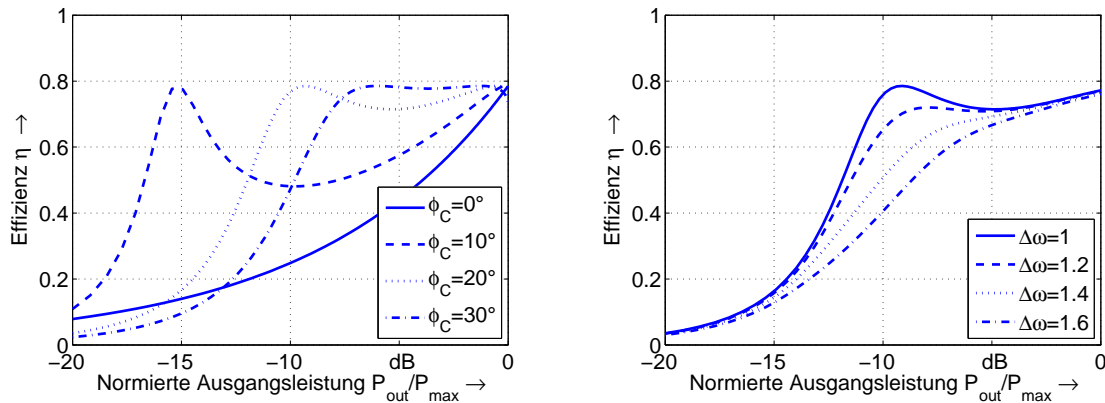
$$j\Im\{\underline{Y}_1(\phi_C)\} + \underline{Y}_C \stackrel{!}{=} 0. \quad (5.49)$$

Für die Induktivität und die Kapazität ergibt sich damit

$$L_X(\phi_C) = \frac{R_L}{\omega_c \sin(2\phi_C)}, \quad (5.50)$$

$$C_X(\phi_C) = \frac{\sin(2\phi_C)}{\omega_c R_L}. \quad (5.51)$$

Abbildung 5.27 zeigt das Ersatzschaltbild des Chireix-Verstärkers mit realen Kompensati-



(a) Ideale Kompensation in Abhängigkeit des Kompensationswinkels ϕ_C . (b) Frequenzabhängigkeit der realen Kompensation bei einem Kompensationswinkel von $\phi_C = 20^\circ$.

Bild 5.28: Effizienz des Chireix-Verstärkers mit Klasse-B-Verstärkern.

onselementen. Für die Impedanzen ergibt sich damit

$$\underline{Y}_1(\omega, \omega_c, \phi, \phi_c) = \frac{1 - \cos(2\phi)}{R_L} + j \frac{\sin(2\phi) - \frac{\omega}{\omega_c} \sin(2\phi_c)}{R_L}, \quad (5.52)$$

$$\underline{Y}_2(\omega, \omega_c, \phi, \phi_c) = \frac{1 - \cos(2\phi)}{R_L} - j \frac{\sin(2\phi) - \frac{\omega}{\omega_c} \sin(2\phi_c)}{R_L}. \quad (5.53)$$

Aufgrund der Kompensation mit realen Elementen ergibt sich neben der Abhängigkeit vom Winkel ϕ_C auch eine Abhängigkeit von der Frequenz ω . Mit $\Delta\omega = \omega/\omega_C$ berechnet sich die Effizienz zu

$$\eta(\phi) = \frac{\pi}{2} \cdot \frac{1}{\sqrt{1 + \frac{1}{4} \left(\frac{\sin(2\phi) - \frac{1}{\Delta\omega} \sin(2\phi_c)}{\sin^2(\phi)} \right)^2} + \sqrt{1 + \frac{1}{4} \left(\frac{\sin(2\phi) - \Delta\omega \sin(2\phi_c)}{\sin^2(\phi)} \right)^2}}. \quad (5.54)$$

Abbildung 5.28(b) zeigt die Frequenzabhängigkeit der Effizienz. Bedingt durch die Kompensation und den Summierer selbst wird das Bandbreitopotential des Klasse-B-Verstärker eingeschränkt. Dies ist für breitbandige Anwendungen von Nachteil.

Mittels der Kompensationselemente kann das Effizienzmaximum verschoben werden. Damit besteht die Möglichkeit, das Effizienzmaximum an die Signalstatistik anzupassen, um die Gesamteffizienz zu optimieren.

In der vorhergehenden Analyse wurde davon ausgegangen, dass der Innenwiderstand der Quellen Null Ohm ist. In einem realistischeren Ersatzschaltbild weisen die Quellen einen

Innenwiderstand R_i auf. Der Innenwiderstand beeinflusst die prinzipielle Funktionalität des Chireix-Verstärkers nicht, führt aber zu Verlusten und zu einer Verschiebung der idealen Phasenverschiebung zwischen den beiden Verstärkern [44].

5.3.3 Spannungsgesteuerter Klasse-D-Verstärker

5.3.3.1 Ausgangsleistung und Effizienz

Der Strom durch den Resonator des Klasse-D-Verstärkers mit einer reaktiven Last \underline{Z}_L ergibt sich über Gleichung (4.47) zu

$$I_R = \frac{2}{\pi} \cdot \frac{U_{\text{DC}}}{|\underline{Z}_L|}. \quad (5.55)$$

Die Ausgangsspannung des Klasse-D-Verstärkers ergibt sich damit zu

$$U_1 = I_R \cdot |\underline{Z}_L| = \frac{2}{\pi} \cdot U_{\text{DC}}. \quad (5.56)$$

Die Ausgangsspannung ist unabhängig von dem Lastwiderstand $|Z|$. Der spannungsgesteuerte Klasse-D-Verstärker verhält sich wie eine ideale Spannungsquelle. Der spannungsgesteuerte Klasse-D-Verstärker ist daher für einen Chireix-Verstärker geeignet.

Die Ausgangsleistung für beide Verstärker zusammen ergibt sich bei einer reaktiven Last über Gleichung (4.48) mit der Lastimpedanz \underline{Z}_1 aus Gleichung (5.34) zu

$$P_{\text{out}}(\phi) = \frac{8}{\pi^2} \cdot \frac{U_{\text{DC}}^2}{R_L} \sin^2(\phi). \quad (5.57)$$

Der optimale, differentielle Lastwiderstand für maximale Ausgangsleistung ergibt sich über Gleichung (5.55) zu

$$R_{\text{opt}} = \frac{4}{\pi} \cdot \frac{U_{\text{DC}}}{I_{\text{max}}}. \quad (5.58)$$

Die Ausgangsleistung bezogen auf die Transistorparameter ergibt sich damit zu

$$P_{\text{out}}(\phi) = \frac{2}{\pi} \cdot U_{\text{DC}} \cdot I_{\text{max}} \cdot \sin^2(\phi). \quad (5.59)$$

Bei maximaler Ausgangsleistung entspricht das der doppelten Leistung des einzelnen Klasse-D Verstärkers aus Kapitel 4.3.1.

Die Effizienz des idealen Klasse-D-Verstärkers ist nach Gleichung (4.54) unabhängig von der Last im Idealfall immer 100%. Eine Kompensation wie beim Klasse-B-Verstärker ist daher prinzipiell nicht notwendig. Durch die reaktiven Lasten ist die Bedingung des stromlosen Schaltens (ZCS) allerdings nicht mehr erfüllt, und beim realen Klasse-D-Verstärker kommt es zu Verlusten durch das Umladen der parasitären Serieninduktivität.

Bei reaktiven Lasten treten zudem negative Ströme auf (Kapitel 4.3.1.3) und die Transistoren müssen dementsprechend geschützt werden.

5.3.3.2 Verluste

Beim realen Klasse-D-Verstärker treten Verluste durch parasitäre resistive Elemente und Umladeverluste durch parasitäre kapazitive und induktive Elemente auf. Abbildung 4.14 in Kapitel 4.3.1.4 zeigt die wichtigsten parasitären Elemente beim spannungsgesteuerten Klasse-D-Verstärker. Wie im Kapitel 4.3.1.4 über spannungsgesteuerte Klasse-D-Verstärker werden die Verlustleistung und die Effizienzfaktoren berechnet.

Verluste durch den Leitwiderstand Die Verluste durch einen Leitwiderstand R_{on} der Transistoren berechnen sich für beide Verstärker zusammen

$$P_{V_{\text{Ron}}}(\phi) = \frac{4}{\pi^2} \cdot \frac{U_{\text{DC}}^2 \cdot R_{\text{on}}}{(R_{\text{on}} + R/2)^2 \cdot (1 + \cot^2(\phi))}. \quad (5.60)$$

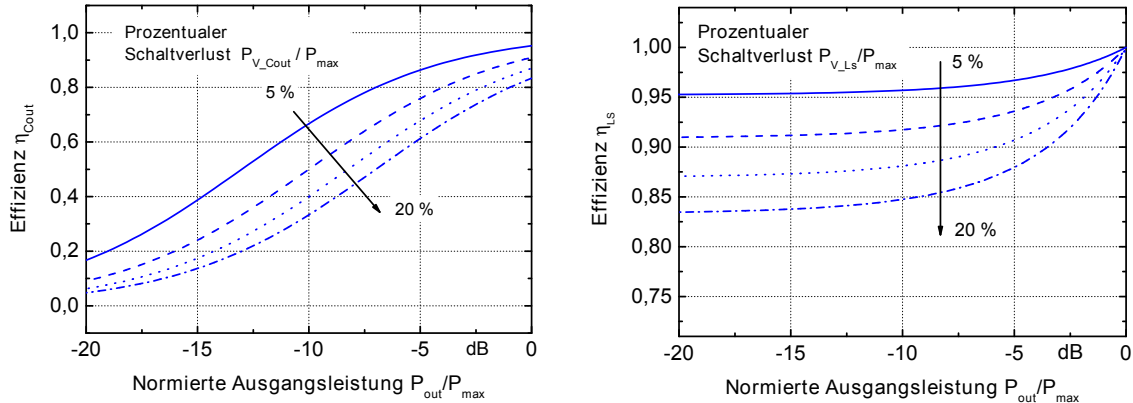
Die Verlustleistung sinkt mit fallendem Phasenwinkel ϕ und damit auch mit fallender Ausgangsleistung P_{out} . Der Leitwiderstand R_{on} reduziert die Ausgangsleistung. Der optimale Widerstand und die Ausgangsleistung unter Berücksichtigung des Leitwiderstands berechnen sich zu

$$R_{\text{opt}} = \frac{4}{\pi} \cdot \frac{U_{\text{DC}}}{I_{\text{max}}} - 2 \cdot R_{\text{on}}, \quad (5.61)$$

$$P_{\text{out}}(\phi) = \left(\frac{2}{\pi} \cdot U_{\text{DC}} \cdot I_{\text{max}} - I_{\text{max}}^2 \cdot R_{\text{on}} \right) \cdot \sin^2(\phi). \quad (5.62)$$

Der Effizienzfaktor η_{Ron} bei Betrachtung der Leitverluste berechnet sich zu

$$\eta_{\text{Ron}} = \frac{R}{2 \cdot R_{\text{on}} + R} \underbrace{=}_{R=R_{\text{opt}}} 1 - \frac{\pi}{2} \cdot \frac{I_{\text{max}}}{U_{\text{DC}}} \cdot R_{\text{on}}. \quad (5.63)$$



(a) Effizienzfaktor infolge der Drain- (b) Effizienzfaktor infolge der Drain- bzw. Sourcekapazität Sourceinduktivität

Bild 5.29: Effizienz des Chireix-Verstärkers mit spannungsgesteuerten Klasse-D-Verstärkern in Abhängigkeit der Schaltverluste.

Verluste durch die Ausgangskapazität Die Verluste durch die Ausgangskapazität sind unabhängig von der Ausgangsleistung und berechnen sich über Gleichung (4.56) zu

$$P_{V,Cout} = 4 \cdot C_{out} \cdot U_{DC}^2 \cdot f. \quad (5.64)$$

Der Effizienzfaktor aufgrund der Schaltverluste durch die Ausgangskapazität berechnet sich zu

$$\eta_{Cout}(\phi) = \frac{1}{1 + \frac{P_{V,Cout}}{P_{out}}} = \frac{1}{1 + \frac{2\pi \cdot C_{out} \cdot U_{DC} \cdot f}{I_{max}} \cdot \frac{1}{\sin^2(\phi)}}. \quad (5.65)$$

Abbildung 5.29(a) zeigt den Verlustfaktor η_{Cout} in Abhängigkeit der Ausgangsleistung.

Verluste durch die Serieninduktivität Der spannungsgesteuerte Klasse-D-Verstärker vermeidet durch Nullstromschaltung im optimalen Arbeitspunkt Verluste durch das Umladen der Serieninduktivität des Transistors. Eine reaktive Last führt allerdings zu einer Verschiebung zwischen Strom und Spannung am Transistor (Kapitel 4.3.1.3). Damit erfolgt der Umschaltvorgang in den Transistoren nicht mehr im stromlosen Zustand, und die Effizienz sinkt. Über Gleichung (4.47) berechnet sich der Strom zum Umschaltzeitpunkt durch die Serieninduktivität:

$$I_{R,sw}(\phi) = I_R \cdot \cos(\phi). \quad (5.66)$$

Der Verlust durch das Umladen der Serieninduktivität berechnet sich über Gleichung (4.60). Der Verlust tritt viermal auf. Es ergibt sich eine Verlustleistung von

$$P_{V_{L_S}}(\phi) = 4 \cdot L_S \cdot f \cdot I_R^2 \cdot \sin^2(\phi) \cos^2(\phi). \quad (5.67)$$

Der Effizienzfaktor aufgrund der Serieninduktivität berechnet sich für beide Transistoren damit zu

$$\eta_{L_S}(\phi) = \frac{1}{1 + 8 \cdot \frac{L_S \cdot \cos^2(\phi) \cdot f}{R_L}} \stackrel{R=R_{opt}}{=} \frac{1}{1 + \frac{2 \cdot \pi \cdot I_{max} \cdot L_S \cdot f}{U_{DC}} \cdot \cos^2(\phi)}. \quad (5.68)$$

Abbildung 5.29(b) zeigt den Verlustfaktor η_{L_S} in Abhängigkeit der Ausgangsleistung.

Schaltverluste haben folglich einen erheblichen Einfluss auf die Effizienz des Verstärkers. Der dominierende Effizienzfaktor ist $\eta_{C_{out}}$, da dieser für geringe Ausgangsleistungen gegen null geht. Die Ausgangskapazität C_{out} und die Versorgungsspannung U_{DC} sollten daher möglichst niedrig sein. Gleichzeitig sollte auch der Leitwiderstand R_{on} möglichst niederohmig gehalten werden. Die GaAs-Technologie erfüllt durch die hohe Transitfrequenz und geringe Leitwiderstände diese Anforderungen.

5.3.4 Signalseparator

An den Signalseparator werden hohe Anforderungen hinsichtlich Genauigkeit und Stabilität gestellt. Mit einer analogen Schaltung sind die hohen Anforderungen bezüglich der Linearität oft nicht erreichbar. Eine alternative Möglichkeit zeigt Abbildung 5.30. Die Signale für die beiden Verstärker werden getrennt im Basisband generiert und anschließend auf die Trägerfrequenz hochgemischt.

5.3.5 Beispiel

Abbildung 5.31 zeigt den Aufbau eines 10 W Chireix-Verstärkers, basierend auf dem GaAs-Transistor MRFG35010 von Freescale. Der Signalseparator wird über eine externe Phasenschieberschaltung realisiert. Die eingehenden Signale werden über ein Eingangsanpassnetzwerk dem Transistor zugeführt. Die Transistoren werden im tiefen Klasse-AB-Betrieb betrieben, so dass noch genügend Verstärkung vorhanden ist. Nach dem Transistor folgt das Ausgangsanpassnetzwerk, welches 50Ω an die optimale Impedanz anpasst. Anschließend folgen Offset-Leitungen, welche wie beim Doherty-Verstärker die Unabhängigkeit der

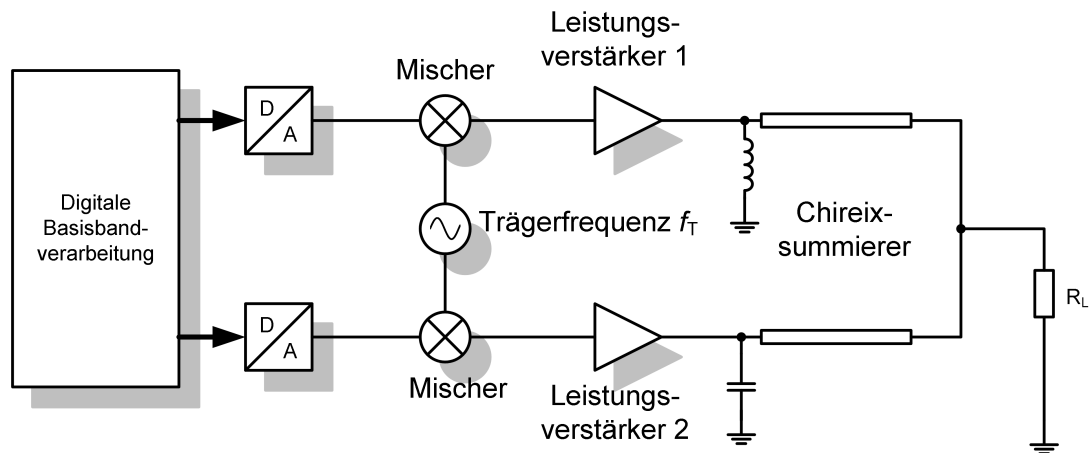


Bild 5.30: Chireix-Verstärker mit zwei getrennten HF-Pfaden.

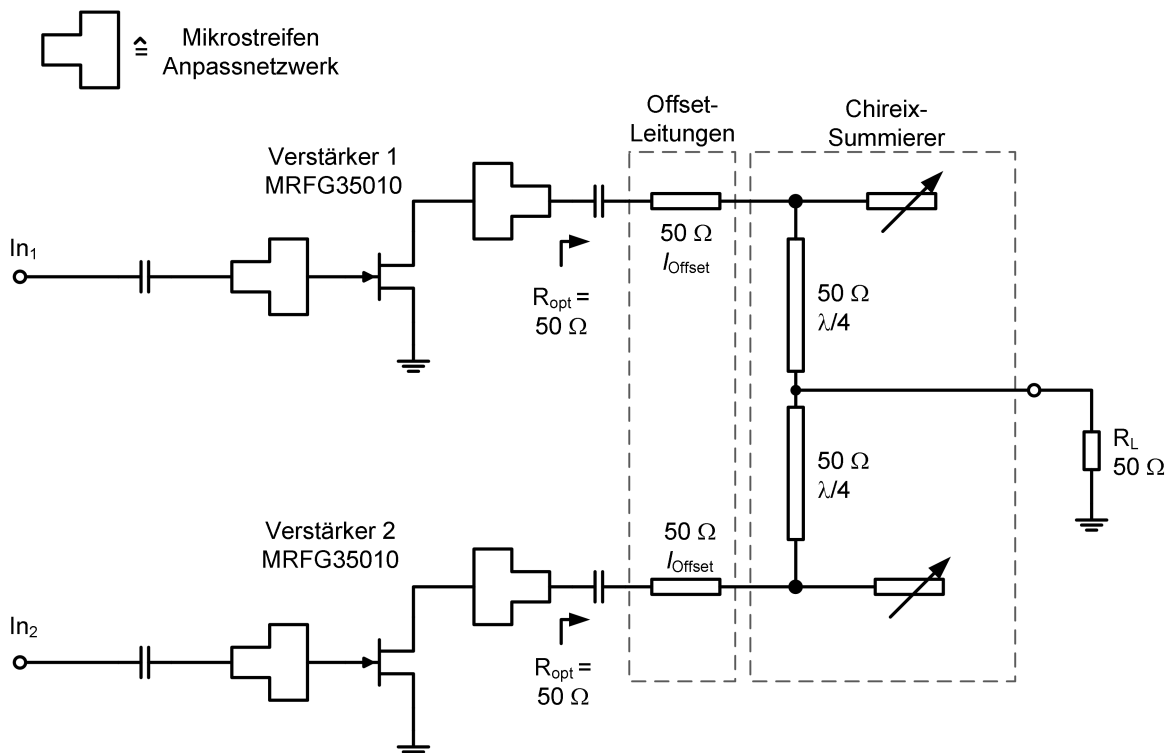


Bild 5.31: Aufbau eines Chireix-Verstärkers. Die Kompensationselemente werden durch variable Leitungen realisiert.

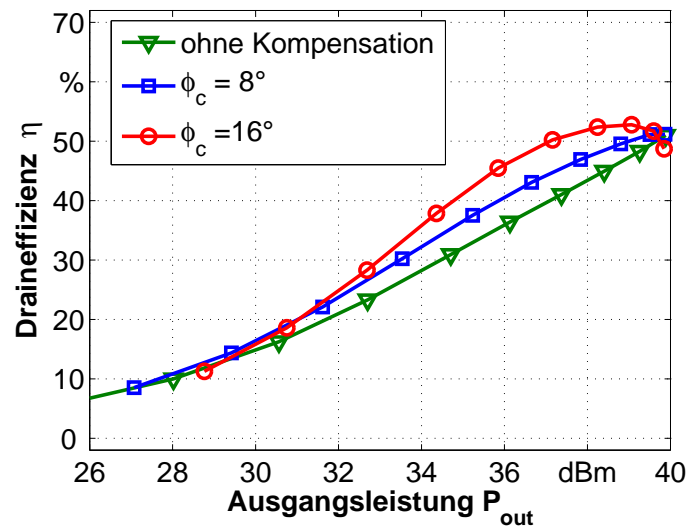


Bild 5.32: Effizienz des aufgebauten Chireix-Verstärkers für unterschiedliche Kompensationswinkel.

Transformation von der Last sicherstellen (Anhang B.1). Schließlich folgt der Summierer, bestehend aus zwei $\lambda/4$ -Leitungen und den Kompensationselementen. Diese werden über variable Leitungen realisiert, um unterschiedliche Werte einstellen zu können. Abbildung 5.32 zeigt die gemessene Effizienz in Abhängigkeit der Ausgangsleistung für unterschiedliche Kompensationswinkel. Die Effizienzsteigerung durch die Kompensationselemente gegenüber dem unkompensierten Summierer ist deutlich zu erkennen.

5.3.6 Zusammenfassung Chireix-Verstärker

Das Chireixkonzept bietet die Möglichkeit mittels nichtlinearer Einzelverstärker einen linearen Gesamtverstärker aufzubauen. Die Effizienz wird durch die Interaktion der zwei Verstärker untereinander auch bei reduzierter Ausgangsleistung gegenüber linearen Verstärkern verbessert. Der Einsatz von gesättigten Klasse-B-Verstärkern ermöglicht durch die Verwendung von Kompensationselementen eine höhere Effizienz als beim Einsatz von Schaltverstärkern.

Ein Nachteil des Chireix-Konzepts ist die Notwendigkeit des Signalseparators. Am aussichtsreichsten ist der Aufbau mittels zweier getrennter Signalpfade. Dies erhöht allerdings den Platzbedarf und die Kosten des Gesamtverstärkers. Ein weiterer Nachteil des Chireix-Konzepts sind die reaktiven Lasten, welche die Einzelverstärker treiben müssen. Leistungsverstärker sind wegen ihrer Größe und der damit verbundenen parasitären Elemente sowie der hohen Verstärkung oft potentiell instabil. Variierende komplexe Lasten können damit zu Instabilitäten oder Änderungen der Eigenschaften der Einzelverstärker führen. Eine hohe Dynamik

Tabelle 5.2: Chireix-Verstärker aus der Literatur.

Jahr	PEP	Effizienz (PEP)	Effizienz (Back-off)	Betriebsart	Technologie	Frequenz	Referenz
2004	1 W	80%	46% (7.8 dB)	Klasse-F	GaAs	5.25 GHz	[45]
2005	6 W	75%	45% (7 dB)	Klasse-B	GaAs	2.14 GHz	[44]
	10 W	52%	30% (7 dB)	Klasse-B	GaAs	2 GHz	Diese Arbeit

erfordert eine hohe Phasenkonstanz der beiden Signalpfade zueinander. Die Bandbreite des Systems wird durch den Summierer eingeschränkt. Tabelle 5.2 zeigt die charakteristischen Größen einiger ausgewählter Chireix-Verstärker.

5.4 Versorgungsspannungsmodulation

1983 wurde das Prinzip der Versorgungsspannungsmodulation von Adel A. M. Saleh [46] vorgeschlagen, um die Effizienz von linearen Verstärkern zu verbessern. Leistungsverstärker arbeiten am effizientesten bei maximaler Ausgangsleistung. Bei der Versorgungsspannungsmodulation wird die Versorgungsspannung und damit die maximale Ausgangsleistung des HF-Verstärkers der Spannungsamplitude des Trägers angepasst: Bei hohen Ausgangsleistungen wird die Versorgungsspannung erhöht, bei niedrigen wird diese reduziert (Abbildung 5.33). Das Blockschaltbild eines Verstärkers mit Versorgungsspannungsmodulation ist in Abbildung 5.34 dargestellt. Es besteht aus drei Hauptkomponenten: Dem HF-Leistungsverstärker, einem Spannungsmodulator und einem Detektor. Ein Teil der Eingangsleistung wird ausgekoppelt und die Einhüllende detektiert. Diese steuert einen Spannungsmodulator an, welcher die Versorgungsspannung des HF-Leistungsverstärkers regelt. Der Spannungsmodulator ist prinzipiell auch ein Leistungsverstärker, der Modulator muss allerdings nur im niederfrequenten Bereich von DC bis zur Modulationsbandbreite arbeiten. Bei diesen niedrigen Frequenzen können Verstärker effizienter aufgebaut werden als im Hochfrequenzbereich. Da die Detektion und die Einstellung der Spannung am HF-Verstärker Zeit benötigt, muss das Signal am Eingang des HF-Verstärkers verzögert werden. Die Gesamteffizienz ergibt sich über die Verkettung der beiden Verstärker

$$\eta_{\text{all}} = \frac{P_{\text{Env}}}{P_{\text{DC}}} \cdot \frac{P_{\text{out}}}{P_{\text{Env}}} = \eta_{\text{Mod}} \cdot \eta_{\text{HF}}. \quad (5.69)$$

Die Effizienz des Spannungsmodulators muss daher so hoch wie möglich sein. Die Ausgangsleistung des Modulators berechnet sich über die Ausgangsleistung P_{out} des HF-Verstärkers

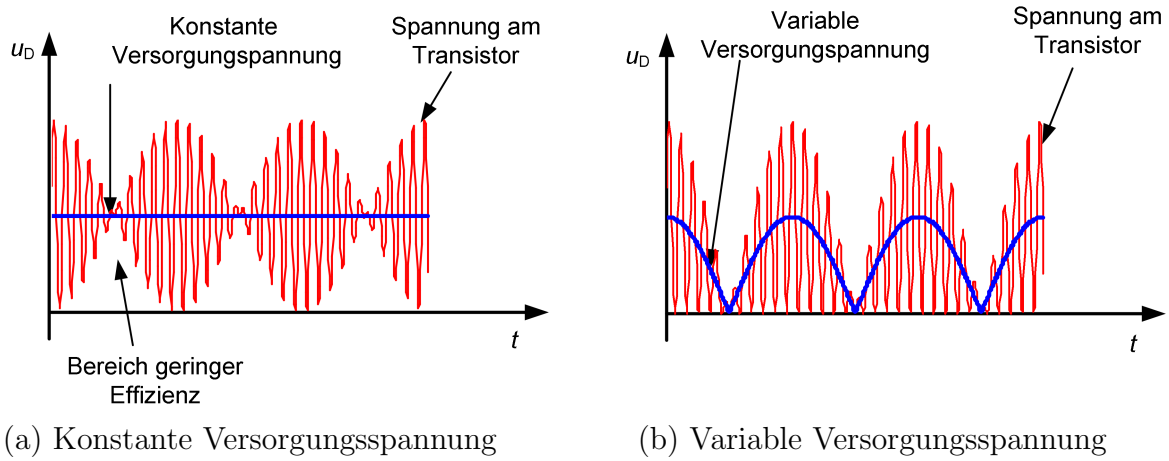


Bild 5.33: Spannung am Transistor eines linearen Verstärkers mit konstanter und variabler Versorgungsspannungsmodulation bei einem amplitudenmodulierten Träger. Die Versorgungsspannung des HF-Verstärkers wird der momentanen Amplitude des Trägers angepasst.

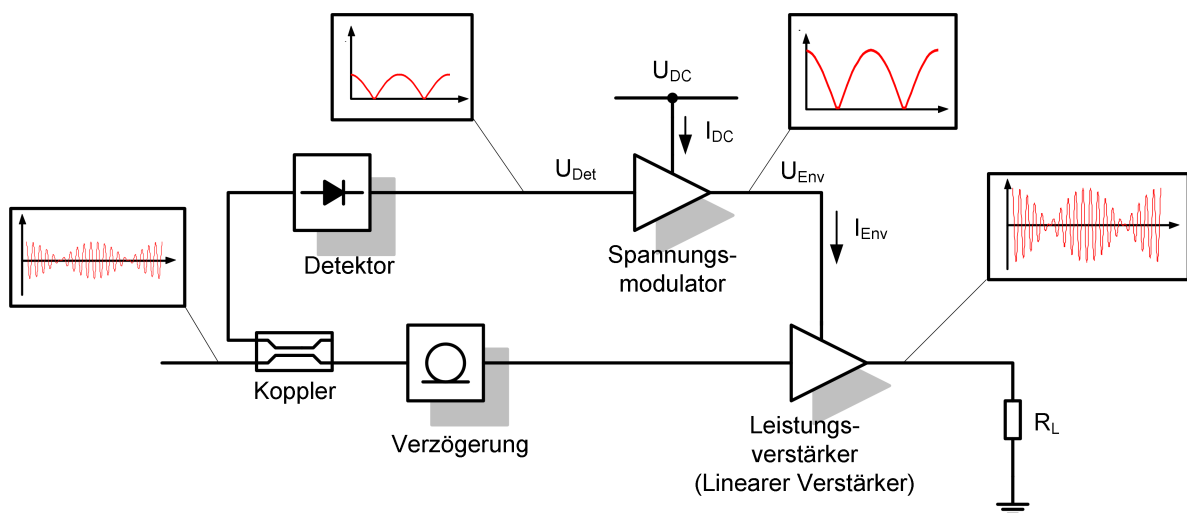


Bild 5.34: Blockschaltbild der Versorgungsspannungsmodulation.

und dessen Effizienz η_{HF} :

$$P_{\text{Env}} = \frac{P_{\text{out}}}{\eta_{\text{HF}}} \quad (5.70)$$

wobei η_{HF} von der Betriebsart des HF-Verstärkers und dessen Aussteuerung abhängig ist. Die Schlüsselparameter des Modulators sind dessen Bandbreite, die Ausgangsleistung und die Effizienz.

Es gibt zwei übliche Varianten der Versorgungsspannungsmodulation

- Modulation der Versorgungsspannung mit der Einhüllenden des Trägers
- Modulation der Versorgungsspannung mit dem Mittelwert des Trägers

Am attraktivsten ist die Modulation der Versorgungsspannung mit der Einhüllenden, da der HF-Verstärker hierbei immer im Punkt maximaler Effizienz gehalten wird. Die Modulation mit dem Mittelwert ist für mobile Geräte interessant, da sich die Signalstatistik und damit der Crestfaktor in Abhängigkeit der Umgebungsbedingungen ändern kann.

Im folgenden werden zuerst die Auswirkungen der Versorgungsspannungsmodulation auf die Effizienz von linearen Verstärkern und Schaltverstärkern untersucht. Dabei wird davon ausgegangen, dass die Effizienz des Spannungsmodulators 100% ist. Anschließend wird auf Realisierungsmöglichkeiten für den Spannungsmodulator eingegangen und die Auswirkungen der Effizienz des Spannungsmodulators auf die Gesamteffizienz untersucht. Nachfolgend wird kurz auf den Detektor eingegangen. Abschließend wird ein Verstärker mit Versorgungsspannungsmodulation beschrieben.

5.4.1 Versorgungsspannungsmodulation mit linearen Verstärkern

Es gibt drei prinzipielle Möglichkeiten, die Versorgungsspannung des Verstärkers zu steuern: Die Versorgungsspannung kann so geregelt werden, dass die Amplitude des Trägers immer maximal $2U_{\text{Env}}$ ist (Abbildung 5.35(a)). Dies führt zu der höchstmöglichen Effizienz des Leistungsverstärkers. Der Leistungsverstärker kann in dieser Betriebsart in Sättigung betrieben werden, da die Amplitudeninformation von dem Spannungsmodulator bestimmt wird. Diese Betriebsart stellt hohe Anforderungen an die Linearität des Spannungsmodulators, da jede Störung des Modulators als zusätzliche Modulation auf dem Träger übertragen wird.

Ist die Versorgungsspannung immer etwas größer als die Amplitude des Trägers, wird sie von der Amplitude des Trägers entkoppelt (Abbildung 5.35(b)). Die Amplitude des Trägers wird allein von dem HF-Leistungsverstärker bestimmt. Dies reduziert die Anforderungen an

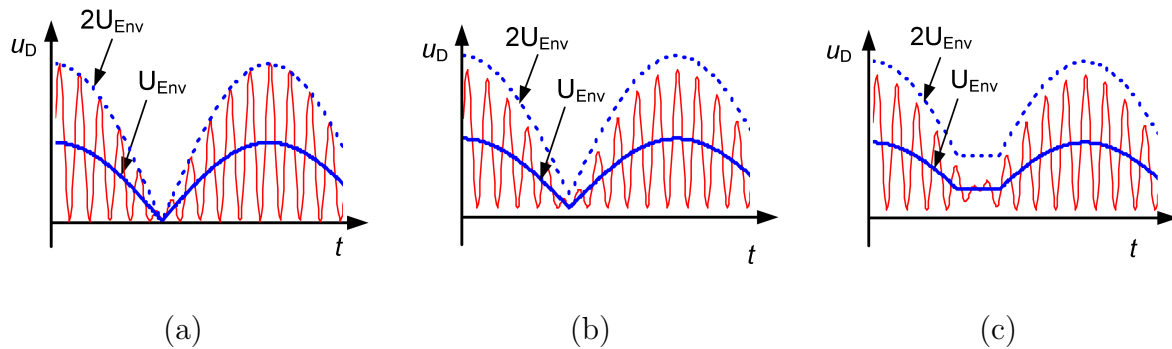


Bild 5.35: Möglichkeiten zu Steuerung der Versorgungsspannung in Abhängigkeit der Spannung am Transistor: (a) U_{Env} entspricht genau der Amplitude des Trägers, (b) U_{Env} ist immer größer als die Amplitude des Trägers, (c) U_{Env} ist immer größer als die Amplitude des Trägers und die Regelung erfolgt nur über einen Teilbereich.

die Linearität des Spannungsmodulators erheblich. Störungen im Modulator werden nicht oder nur in geringem Maße auf den Träger moduliert. Die Effizienz des Leistungsverstärkers ist aber nicht mehr maximal, da der Leistungsverstärker nicht bei seiner maximalen Ausgangsleistung betrieben wird.

Die Transistoreigenschaften sind in der Praxis von der Versorgungsspannung abhängig. Die Verstärkung des HF-Verstärkers zeigt daher auch eine Abhängigkeit von der Versorgungsspannung. Es ist daher nicht sinnvoll, die Versorgungsspannung über den gesamten möglichen Spannungsbereich zu variieren, sondern nur über einen Teilbereich (Abbildung 5.35(c)).

Da der Verstärker im Regelungsbereich nahe seiner maximalen Ausgangsleistung betrieben wird, sind Intermodulationsverzerrungen und Harmonische beim modulierten Verstärker höher als beim unmodulierten Verstärker.

Das hohe Bandbreitenpotential des linearen Verstärkers wird durch das Prinzip der Versorgungsspannungsmodulation nicht eingeschränkt, solange der Spannungsmodulator der Einhüllenden des Trägers folgen kann. Dies ist ein Vorteil gegenüber anderen effizienzsteigernden Architekturen, die aufgrund von Filtern oder Impedanzinvertern die Bandbreite von linearen Verstärkern einschränken.

5.4.1.1 Versorgungsspannungsmodulation mit Klasse-A-Verstärker

Für einen Klasse-A-Verstärker ist der Gleichstrom unabhängig von der Aussteuerung immer $I_{max}/2$. Der Gleichstrom kann auch über die Versorgungsspannung und den optimalen

Lastwiderstand ausgedrückt werden:

$$I_{\text{Env}} = \frac{U_{\text{DC}}}{R_{\text{L}}} = \frac{I_{\text{max}}}{2} = \text{const.} \quad (5.71)$$

Der Gleichstrom bleibt auch bei variierender Versorgungsspannung U_{Env} konstant, die Gleichstromleistung ändert sich allerdings bei variierender Versorgungsspannung U_{Env} .

$$P_{\text{Env}}(U_{\text{Env}}) = U_{\text{Env}} \cdot I_{\text{Env}} = \frac{U_{\text{Env}} \cdot U_{\text{DC}}}{R_{\text{L}}}. \quad (5.72)$$

Bei maximaler Aussteuerung entspricht die Spannungsamplitude am Lastwiderstand der variablen Versorgungsspannung U_{Env} . Die Ausgangsleistung beträgt damit

$$P_{\text{out}}(U_{\text{Env}}) = \frac{1}{2} \frac{U_{\text{Env}}^2}{R_{\text{L}}}. \quad (5.73)$$

Die Effizienz bei variierender Versorgungsspannung ergibt sich damit zu

$$\eta(U_{\text{Env}}) = \frac{P_{\text{out}}}{P_{\text{Env}}} = \frac{1}{2} \frac{U_{\text{Env}}}{U_{\text{DC}}}. \quad (5.74)$$

Die Ausgangsleistung variiert mit dem Quadrat der Versorgungsspannung U_{Env} , die Effizienz variiert dagegen nur linear mit U_{Env} . Beim Klasse-A-Verstärker ohne Versorgungsspannungsmodulation variiert die Effizienz quadratisch mit der Ausgangsamplitude (Tabelle 4.3). Der Klasse-A-Verstärker verhält sich bei der Modulation der Versorgungsspannung wie ein Klasse-B-Verstärker: Die Effizienz halbiert sich alle 6 dB unterhalb der maximalen Ausgangsleistung. Abbildung 5.36 zeigt die Effizienz für einen idealen Klasse-A-Verstärker für unterschiedliche Bereiche der Spannungsmodulation. Im Gegensatz zur Effizienzsteigerung durch Variation der Lastgeraden lässt sich auch die Effizienz des Klasse-A-Verstärkers verbessern.

Der Modulator sieht einen Lastwiderstand von

$$R_{\text{Env}} = \frac{U_{\text{Env}}}{I_{\text{Env}}} = \frac{U_{\text{DC}}}{U_{\text{Env}}} \cdot R_{\text{L}} \quad (5.75)$$

5.4.1.2 Versorgungsspannungsmodulation mit Klasse-B-Verstärker

Beim Klasse-B-Verstärker ist der Gleichstrom I_{Env} abhängig von dem Lastwiderstand und der Aussteuerung. Ist der Verstärker immer maximal angesteuert, so ergibt sich für den

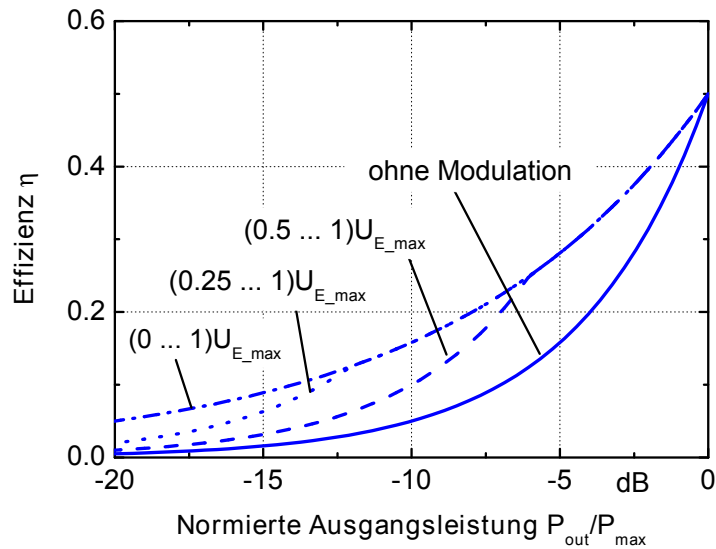


Bild 5.36: Effizienz eines idealen Klasse-A-Verstärkers mit Versorgungsspannungsmodulation bei idealem Modulator ($\eta_{mod} = 100\%$) und unterschiedlichen Bereichen der Versorgungsspannungsmodulation.

Gleichstrom

$$I_{Env}(U_{Env}) = \frac{2 U_{Env}}{\pi R_L} \quad (5.76)$$

und damit eine Gleichstromleistung von

$$P_{Env}(U_{Env}) = \frac{2 U_{Env}^2}{\pi R_L}. \quad (5.77)$$

Die Ausgangsleistung beträgt

$$P_{out}(U_{Env}) = \frac{1 U_{Env}^2}{2 R_L} \quad (5.78)$$

und die Effizienz damit

$$\eta = \frac{P_{out}}{P_{Env}} = \frac{\pi}{4}. \quad (5.79)$$

Die Ausgangsleistung variiert wie beim Klasse-A-Verstärker quadratisch mit der Versorgungsspannung. Die Effizienz ist allerdings unabhängig von der Versorgungsspannung U_{Env} konstant $\pi/4$. Abbildung 5.37 zeigt die Effizienz für einen idealen Klasse-B-Verstärker für unterschiedliche Bereiche der Spannungsmodulation. Der Bereich der Variation der Versorgungsspannung ist abhängig von der Technologie des Transistors. Die untere Grenze der

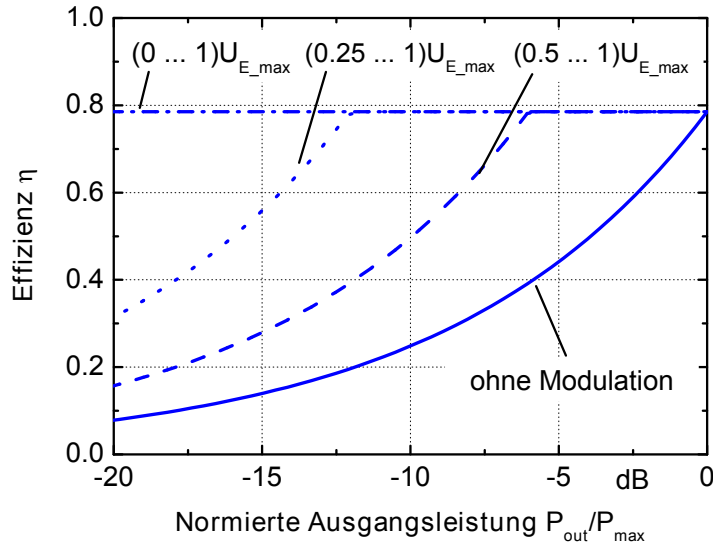


Bild 5.37: Effizienz eines idealen Klasse-B Verstärkers mit Versorgungsspannungsmodulation bei idealem Modulator ($\eta_{\text{Mod}} = 100\%$) und unterschiedlichen Bereichen der Versorgungsspannungsmodulation.

Spannungsregelung wird durch die minimal geforderte Verstärkung gesetzt. Typische Werte für die unterere Grenze liegen bei $(0.2 \dots 0.5) \cdot U_{E_{\text{max}}}$, wobei $U_{E_{\text{max}}}$ die maximale Versorgungsspannung ist.

Der Modulator sieht einen Lastwiderstand von

$$R_{\text{Env}} = \frac{U_{\text{Env}}}{I_{\text{Env}}} = \frac{\pi}{2} \cdot R_{\text{L}} \quad (5.80)$$

5.4.2 Versorgungsspannungsmodulation mit Schaltverstärker

Da Schaltverstärker selbst keine Amplitudeninformation verstärken können, ist es möglich, die Amplitudeninformation über eine variable Versorgungsspannung wieder zu rekonstruieren. Dies stellt allerdings hohe Anforderungen an den Spannungsmodulator und dem Detektor bezüglich der Linearität, da jede Störung in der Versorgungsspannung direkt auf den HF-Träger moduliert wird. Selbst wenn der Modulator eine hohe Linearität aufweist, begrenzt der Schaltverstärker oft durch nicht ideales Verhalten die Linearität. Um eine genügend hohe Linearität zu erreichen, sind daher zusätzliche Linearisierungsmaßnahmen erforderlich. Abbildung 5.38 zeigt das Prinzip der Versorgungsspannungsmodulation bei Verwendung von Schaltverstärkern. Das Prinzip wurde erstmals von L.R. Kahn [47] eingeführt und wird daher auch als Kahn-Architektur bezeichnet. Da sowohl der HF-Verstärker als auch der Spannungsmodulator auf Schaltverstärkern basieren, ist die Effizienz dieser Architektur theoretisch

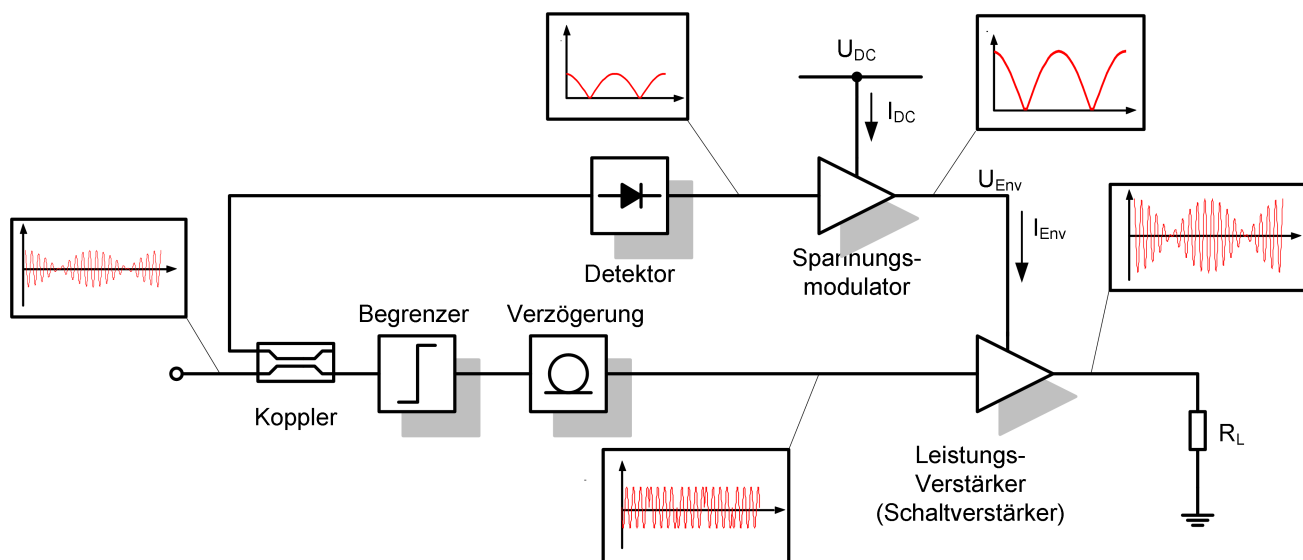


Bild 5.38: Blockschaltbild der Kahn-Architektur.

100%, unabhängig von der Ausgangsleistung.

5.4.2.1 Spannungsgesteuerter Klasse-D-Verstärker

Die Ausgangsleistung des spannungsgesteuerten Klasse-D-Verstärkers berechnet sich zu

$$P_{\text{out}} = \frac{2}{\pi^2} \frac{U_{\text{Env}}^2}{R_L}. \quad (5.81)$$

Da der Verstärker in seinem optimalen Arbeitspunkt arbeitet, treten vorwiegend resistive Verluste und Verluste durch das Umladen der Ausgangskapazität auf. Verluste durch das Umladen der Serieninduktivität werden durch stromloses Schalten vermieden.

Die Verluste durch das Umladen der Ausgangskapazität berechnen sich mit (4.56) zu

$$P_{V_C_{\text{out}}}(U_{\text{Env}}) = 2 \cdot C_{\text{out}} \cdot U_{\text{Env}}^2 \cdot f. \quad (5.82)$$

Der Effizienzfaktor $\eta_{C_{\text{out}}}$ berechnet sich zu

$$\eta_{C_{\text{out}}} = \frac{1}{1 + \pi^2 \cdot C_{\text{out}} \cdot f \cdot R_L}. \quad (5.83)$$

Die Verlustleistung durch die Ausgangskapazität ist proportional zur quadrierten Versorgungsspannung U_{Env} des Verstärkers. Die Effizienz $\eta_{C_{\text{out}}}$ ist damit unabhängig von der Ausgangsleistung des Verstärkers. Das ist ein Vorteil der Versorgungsspannungsmodulation ge-

genüber anderen Architekturen, bei denen die Versorgungsspannung fest ist. Bei diesen Architekturen verschlechtert sich die Effizienz mit geringerer Ausgangsleistung, da die Verlustleistung durch das Umladen der Ausgangskapazität unabhängig von der Ausgangsleistung ist.

Der Modulator sieht einen Lastwiderstand von

$$R_{\text{Env}} = \frac{U_{\text{Env}}}{I_{\text{Env}}} = \frac{\pi^2}{2} \cdot R_{\text{L}} \quad (5.84)$$

5.4.2.2 Stromgesteuerter Klasse-D-Verstärker

Die Ausgangsleistung des stromgesteuerten Klasse-D-Verstärkers berechnet sich zu

$$P_{\text{out}} = \frac{\pi^2}{2} \frac{U_{\text{Env}}^2}{R_{\text{L}}}. \quad (5.85)$$

Im optimalen Arbeitspunkt treten vorwiegend Verluste durch einen endlichen Leitwiderstand und Umladeverluste aufgrund der Serieninduktivität des Transistors auf. Die Verlustleistung durch das Umladen der Serieninduktivität ergibt sich zu

$$P_{\text{V.Ls}} = 8 \cdot L_{\text{S}} \cdot f \cdot I_{\text{DC}}^2 = \frac{L_{\text{S}} \cdot f \cdot \pi^4 \cdot U_{\text{Env}}^2}{2R_{\text{L}}}. \quad (5.86)$$

Der Effizienzfaktor η_{Ls} berechnet sich damit zu

$$\eta_{\text{Ls}} = \frac{1}{1 + \frac{L_{\text{S}} \cdot f}{R_{\text{L}}}}. \quad (5.87)$$

Der Schaltverlust durch die Serieninduktivität beim stromgesteuerten Klasse-D-Verstärker ist proportional zur Ausgangsleistung und der Effizienzfaktor η_{Ls} ist daher konstant. Wie beim spannungsgesteuerten Klasse-D-Verstärker ist das ein Vorteil gegenüber anderen Architekturen, da bei fester Versorgungsspannung der Schaltverlust gleichfalls konstant ist und damit die Effizienz für geringe Ausgangsleistungen sinkt.

Der Modulator sieht einen Lastwiderstand von

$$R_{\text{Env}} = \frac{U_{\text{Env}}}{I_{\text{Env}}} = \frac{\pi^2}{2} \cdot R_{\text{L}} \quad (5.88)$$

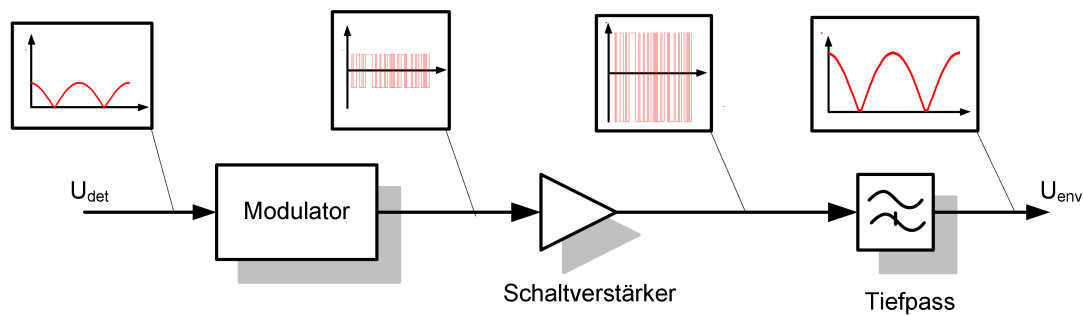


Bild 5.39: Prinzip eines Klasse-S-Verstärkers.

5.4.3 Spannungsmodulatoren

Der Spannungsmodulator ist das Schlüsselement für die Versorgungsspannungsmodulation. Die Effizienz des Modulators muss möglichst hoch sein, damit die Effizienz des HF-Verstärkers dominiert. Die Anforderungen an Bandbreite und Ausgangsleistung des Modulators sind abhängig von den Anforderungen an den HF-Leistungsverstärker. Die Linearitätsanforderung an den Modulator ist abhängig vom verwendeten Verstärkerprinzip.

Um eine hohe Effizienz zu erzielen, werden als Spannungsmodulatoren auf Schaltverstärkern basierende Klasse-S-Verstärker verwendet. Abbildung 5.39 zeigt das Prinzipschaltbild eines Klasse-S-Verstärkers. Damit das analoge Eingangssignal mittels des Schaltverstärkers verstärkt werden kann, wird es durch eine Pulsträgermodulation in eine binäre Pulsfolge umgewandelt. Nach der Verstärkung muss das Signal wieder demoduliert werden. Um die Demodulation einfach zu halten, werden solche Pulsmodulationsverfahren verwendet, die durch einfache Filterung wieder demoduliert werden können. Übliche Verfahren sind die Pulsweitenmodulation und die Delta-Sigma-Modulation.

Klasse-S-Modulatoren können auf unterschiedliche Weisen realisiert werden. Mögliche Modulatoren basieren auf den Konzepten von DC/DC-Wandlern wie zum Beispiel den Buck-, Boost- oder SEPIC-Wandlern [48]. Diese Wandler erzeugen Schaltfrequenzen, die wesentlich höher sind als die Bandbreite des Modulators. Die erreichbare Bandbreite wird daher von der maximal möglichen Schaltfrequenz bestimmt. Um die Bandbreite der Modulatoren zu erhöhen, kann die Mehrbandtechnik angewendet werden, bei der zwei oder mehrere Verstärker parallel, aber bei unterschiedlichen Frequenzen arbeiten [49]. Bei niedrigen Frequenzen arbeitet der effiziente aber langsamere Klasse-S-Verstärker, bei höheren Frequenzen arbeitet dagegen ein linearer Verstärker. Diese Technik ist allerdings nur sinnvoll, wenn die spektrale Verteilung der Leistung hauptsächlich im Bereich der niedrigeren Frequenzen liegt, in welcher der effizientere Schaltverstärker arbeitet. Ansonsten wird die Effizienz des Modulators durch die schlechtere Effizienz linearer Verstärker stark verringert.

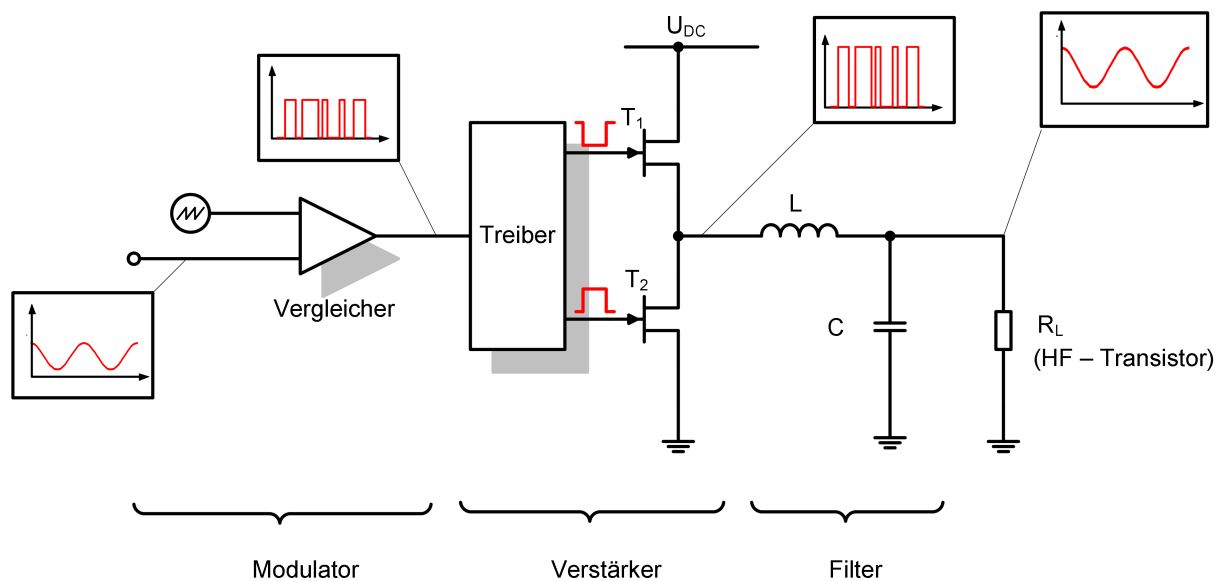


Bild 5.40: Blockschaltbild eines Buck-Modulators.

Eine andere Realisierungsmöglichkeit von Modulatoren basiert auf den schaltunterstützten linearen Verstärkern, wie sie im Audibereich angewendet werden. Im folgenden werden zwei Modulatoren näher betrachtet: Ein Buck-Modulator und ein Klasse-AD-Verstärker.

5.4.3.1 Buck-Modulator

Abbildung 5.40 zeigt das vereinfachte Schaltbild eines Buck-Modulators. Der Modulator basiert auf einem Pulsweitenmodulator bestehend aus einem Sägezahngenerator und einem Vergleicher. Dieser erzeugt eine Pulsfolge mit fester Periodendauer T , aber variabler Pulsdauer T_i . Die beiden Schalttransistoren des Verstärkers werden wie beim Klasse-D-Verstärker abwechselnd ein- und ausgeschaltet. Das Tastverhältnis bestimmt dabei die Spannung am Ausgang des Wandlers. Die Ausgangsspannung ergibt sich über den Gleichanteil des PWM-Signals

$$U_{\text{Env}} = \frac{T_i}{T} \cdot U_{\text{DC}} = D \cdot U_{\text{DC}} \quad (5.89)$$

wobei D das Tastverhältnis T_i/T ist, mit T_i der Pulsweite und T der Pulsdauer.

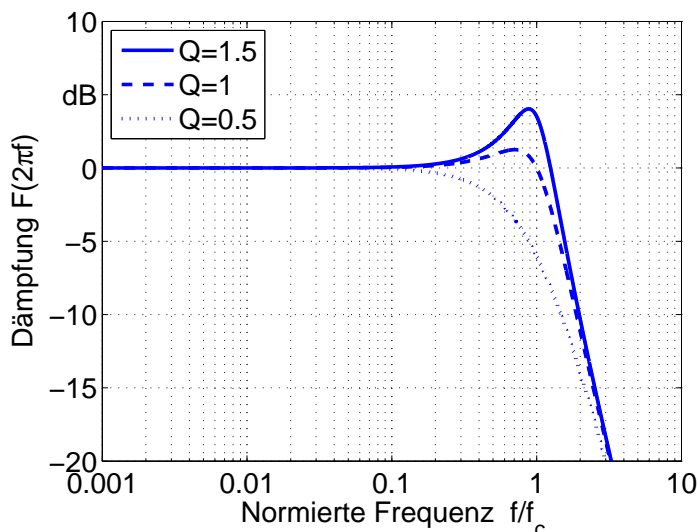


Bild 5.41: Kleinsignalübertragungsfunktion des Buck-Modulators in Abhängigkeit der Güte Q des Ausgangsfilters. Die Frequenz ist normiert auf die Knickfrequenz f_c .

Bandbreite Die Bandbreite des Modulators wird durch den LC-Tiefpass am Ausgang bestimmt. Die Übertragungsfunktion des LC-Tiefpasses berechnet sich zu

$$F(s) = \frac{1}{LC} \cdot \frac{1}{s^2 + s \cdot \frac{1}{R_{\text{Env}}C} + \frac{1}{LC}} = \omega_c^2 \cdot \frac{1}{s^2 + s \frac{\omega_c}{Q} + \omega_c^2} \quad (5.90)$$

mit der Knickfrequenz $\omega_c = 2\pi f_c = 1/(2\pi\sqrt{LC})$ und der Güte Q . Die Übertragungsfunktion in Abhängigkeit der Güte zeigt Abbildung 5.41. Der Verlauf der Übertragungsfunktion sollte im Durchlassbereich möglichst flach sein. Für eine Güte von $Q = 1/\sqrt{2}$ ergibt sich der flachste Verlauf. Die Induktivität L und die Kapazität C in Abhängigkeit der Güte und der Knickfrequenz f_c berechnen sich zu

$$L = \frac{R_L}{2\pi Q f_c} \quad \text{und} \quad C = \frac{1}{2\pi f_c R_{\text{Env}}}. \quad (5.91)$$

Schaltfrequenz Die Schaltfrequenz f_{sw} wird durch die erforderliche Dämpfung der Harmonischen bestimmt. Die Harmonischen der Schaltspannung berechnen sich über die Fourierreihe zu

$$U_n = \frac{2}{n\pi} \cdot \sin(Dn\pi) \cdot U_{\text{DC}} \quad \text{mit} \quad n = 1, 2, 3, \dots \quad (5.92)$$

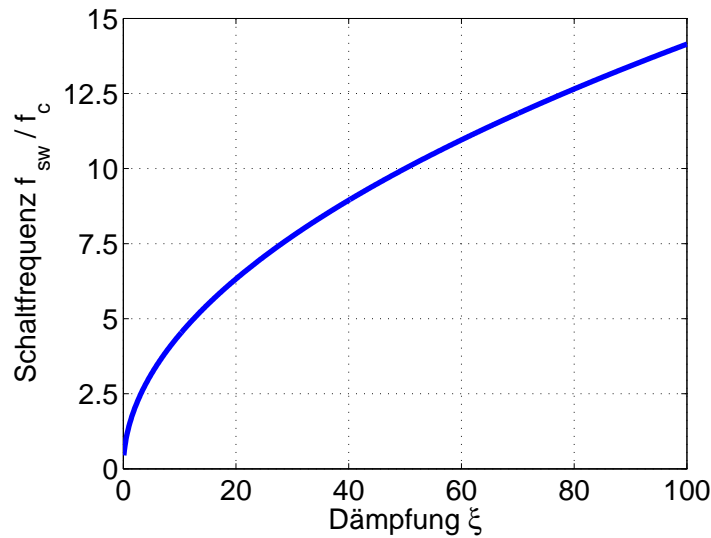


Bild 5.42: Normierte Schaltfrequenz des Buck-Modulators in Abhängigkeit der Dämpfung $\alpha = U_{Env}/U_1$ der ersten Harmonischen.

Die 1. Harmonische ist die kritischste Komponente, da diese den größten Betrag aufweist und zudem am nächsten am Pol des Ausgangsfilters liegt und daher am geringsten gedämpft wird. Der Betrag der 1. Harmonischen wird maximal für ein Tastverhältnis von $D = 0.5$. Die Dämpfung des Ausgangsfilters oberhalb der Knickfrequenz f_c kann abgeschätzt werden zu

$$|H(f)| = \frac{f_c^2}{f^2}. \quad (5.93)$$

Das Dämpfungsverhältnis ξ der ersten Harmonischen zur Ausgangsspannung in Abhängigkeit der Schaltfrequenz $f_{sw} = 1/T$ ergibt sich damit zu

$$\xi = \frac{U_{Env}}{U_1} = \frac{1}{2} \cdot \frac{D\pi}{\sin(D\pi)} \cdot \frac{f_{sw}^2}{f_c^2}. \quad (5.94)$$

Die Dämpfung ist minimal für $D \rightarrow 0$. Damit ergibt sich die Schaltfrequenz in Abhängigkeit der Dämpfung

$$f_{sw} = f_c \cdot \sqrt{2\xi}. \quad (5.95)$$

Abbildung 5.42 zeigt die normierte Schaltfrequenz in Abhängigkeit der Dämpfung der ersten Harmonischen. Die notwendige Dämpfung ist abhängig von der Linearitätsanforderung und der verwendeten Leistungsverstärkerklasse. Lineare Verstärker, bei denen die Versorgungsspannung immer etwas oberhalb der notwendigen Spannung liegt, sind unanfälliger

gegen Störungen auf der Versorgungsleitung. Soll die Amplitude der Ausgangsspannung des Leistungsverstärkers über die Versorgungsspannung rekonstruiert werden, so gehen die Störungen auf der Versorgungsspannung in die Ausgangsleistung mit ein. Die Störungen wirken sich als zusätzliche Modulation auf den Träger aus.

Die bisherigen Betrachtungen sind nur für ein statisches Ausgangssignal gültig. Ein Wechselspannungssignal erzeugt Seitenbänder um die Schaltfrequenz, die mittels Besselfunktionen charakterisiert werden können. Ist die Schaltfrequenz zu gering, so fallen diese Seitenbänder teilweise in den Durchlassbereich des Filters.

Verluste Der Schaltverstärker weist wie beim Klasse-D-Verstärker theoretisch eine Effizienz von 100% auf. Es treten allerdings Schaltverluste durch das Umladen der Ein- und Ausgangskapazität sowie der Serieninduktivität und resistive Verluste auf.

Der mittlere Strom $\overline{I_D}$ durch den Transistor ergibt sich über den Gleichstrom I_{Env} durch den Lastwiderstand R_{Env} und die Stromänderung ΔI_L durch die Induktivität L . Unter der Annahme, dass die Stromänderung ΔI_L durch die Spule gering ist, entspricht der Strom durch den Transistor etwa I_{Env} . Die Verlustleistung durch den Leitwiderstand ergibt sich damit zu

$$P_{V_Ron} = I_{Env}^2 \cdot R_{on}. \quad (5.96)$$

Der Effizienzfaktor berechnet sich zu

$$\eta_{Ron} = \frac{1}{1 + \frac{R_{on}}{R_{Env}}}. \quad (5.97)$$

Im Gegensatz zum Klasse-D-Verstärker mit Bandpassfilter können beim Klasse-D-Verstärker mit Tiefpassfilter Verluste durch stromloses oder spannungsloses Schalten nicht vermieden werden. Es treten sowohl Verluste durch das Umladen der Kapazitäten als auch der Induktivitäten auf. Die Verluste durch die Ausgangskapazität ergeben sich zu

$$P_{V_Cout} = 2 \cdot C_{out} \cdot U_{DC}^2 \cdot f_{sw}. \quad (5.98)$$

Der Effizienzfaktor η_{Cout} ergibt sich damit zu

$$\eta_{Cout}(U_{Env}) = \frac{1}{1 + 2C_{out}R_{Env}f_{sw} \cdot \frac{U_{DC}^2}{U_{Env}^2}}. \quad (5.99)$$

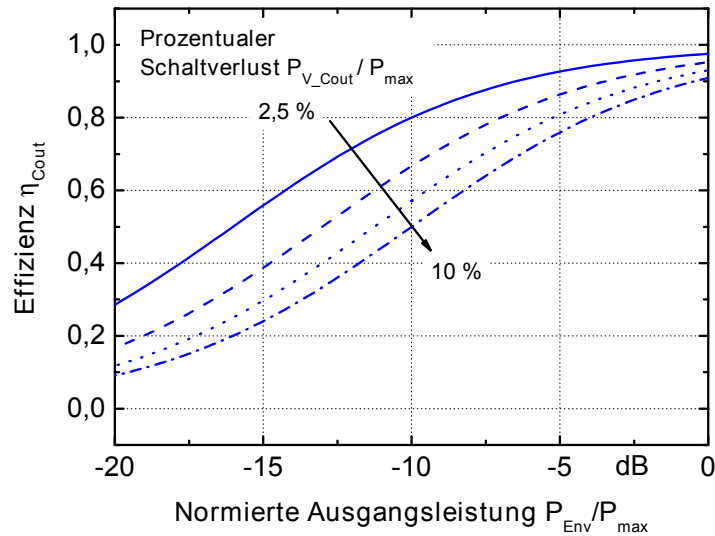


Bild 5.43: Effizienz des Buck-Modulators bedingt durch die Ausgangskapazität der Transistoren in Abhängigkeit der Ausgangsleistung und dem prozentualen Schaltverlust bei maximaler Ausgangsleistung.

Die Verluste durch die Eingangskapazität berechnen sich zu

$$P_{V_Cin} = 2 \cdot C_{in} \cdot \Delta U_{GS}^2 \cdot f_{sw}. \quad (5.100)$$

Der Effizienzfaktor η_{Cin} ergibt sich damit zu

$$\eta_{Cin}(U_{Env}) = \frac{1}{1 + 2C_{in}R_{Env}f_{sw} \cdot \frac{\Delta U_{GS}^2}{U_{Env}^2}}. \quad (5.101)$$

Die Verluste durch die Serieninduktivität der Transistoren betragen

$$P_{V_Ls} = 2 \cdot L_S \cdot I_{Env}^2 \cdot f_{sw}. \quad (5.102)$$

Der Effizienzfaktor η_{Ls} ergibt sich damit zu

$$\eta_{Ls} = \frac{1}{1 + \frac{2L_S f_{sw}}{R_{Env}}}. \quad (5.103)$$

Dominierend für geringe Ausgangsleistungen ist die Verlustleistung durch die Ausgangs- und Eingangskapazität der Transistoren, da diese unabhängig von der Ausgangsleistung sind. Die Gatespannung sollte so gering wie möglich gewählt werden, da die Eingangskapazität oft wesentlich größer ist als die Ausgangskapazität. Abbildung 5.43 zeigt die Effizienz bedingt durch

die Ausgangskapazität der Transistoren. Ein gleiches Bild ergibt sich für die Eingangskapazität.

Diskussion Der Nachteil des Buck-Modulators ist die feste Schaltfrequenz f_{sw} . Da der Schaltverlust durch die Ausgangskapazität der Transistoren unabhängig von der Ausgangsleistung des Modulators ist, sinkt die Effizienz bei geringer Ausgangsleistung beträchtlich. Besser wäre es, wenn die Schaltfrequenz mit geringerer Ausgangsleistung gleichfalls sinken würde. Bei einer realen Schaltung muss zudem die Ausgangsspannung des Modulators durch einen Regelkreis stabilisiert werden, welches zu Stabilitätsproblemen führen kann und die Bandbreite reduziert. Ein Modulator, der die Nachteile des Buck-Modulators teilweise verbessert, ist der Klasse-AD-Verstärker.

5.4.3.2 Klasse-AD-Verstärker

Der Klasse-AD-Verstärker hat seine Wurzeln im Audibereich und wurde von G. Yundt 1986 [50] vorgeschlagen und wird auch als schaltunterstützter linearer Verstärker bezeichnet (*Switch mode assisted linear amplifier*, SMALA). Im Audibereich wird er verwendet, um sowohl die Effizienz als auch die Linearität zu verbessern und Störungen von auf Schaltverstärkern basierenden linearen Verstärkern zu minimieren [51, 52, 53, 54].

Abbildung 5.44 zeigt das Prinzip des Klasse-AD-Verstärkers. Ein linearer Verstärker ist direkt an den Lastwiderstand R_{Env} angeschlossen und bestimmt die Spannung am Lastwiderstand. Ein Schaltverstärker bestehend aus den Transistoren T_1 und T_2 und der Spule L ist gleichfalls am Lastwiderstand angeschlossen. Der Schaltverstärker wird über den Ausgangsstrom des linearen Verstärkers mithilfe eines Vergleichers gesteuert.

Der Verstärker ist selbstschwingend. Leitet der Transistor T_1 , steigt der Strom I_L durch die Spule L näherungsweise linear an. Der Stromanteil, welcher nicht durch den Lastwiderstand fließt, fließt durch den linearen Verstärker. Dieser Strom wird durch den Widerstand R_{Sense} gemessen. Übersteigt der Strom eine Hysterese, schaltet der Vergleichsverstärker um und der Transistor T_1 wird gesperrt und T_2 fängt an zu leiten. Der Strom durch die Spule sinkt näherungsweise linear. Den fehlenden Strom durch den Lastwiderstand liefert der lineare Verstärker. Sinkt der Strom wieder unterhalb einer bestimmten Hysterese, schaltet der Vergleichsverstärker den Transistor T_2 wieder aus und T_1 wieder ein. Ist die Hysterese klein, so liefert der Schaltverstärker den Hauptstrom zur Last. Der lineare Verstärker liefert nur den Ausgleichsstrom, um die Welligkeit des Spulenstroms auszugleichen. Abbildung 5.45 zeigt die Ströme des Klasse-AD-Verstärkers für eine sinusförmige Eingangsspannung.

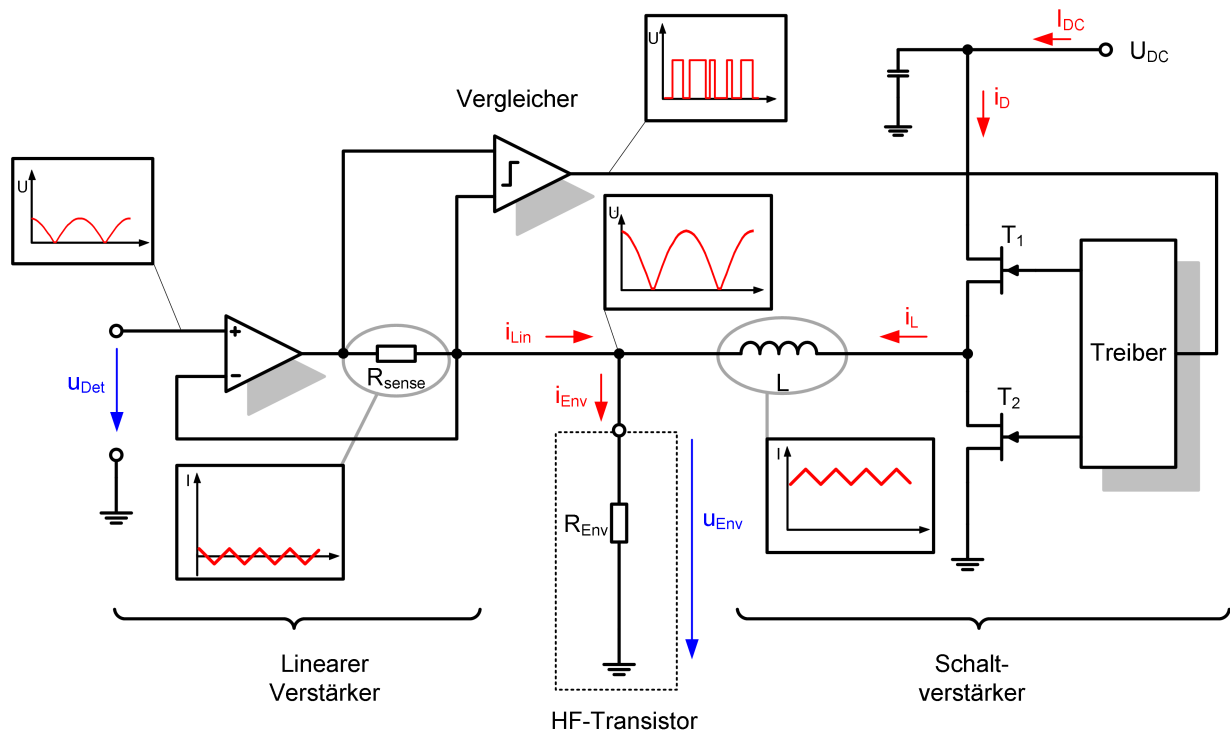


Bild 5.44: Prinzip des Klasse-AD-Modulators.

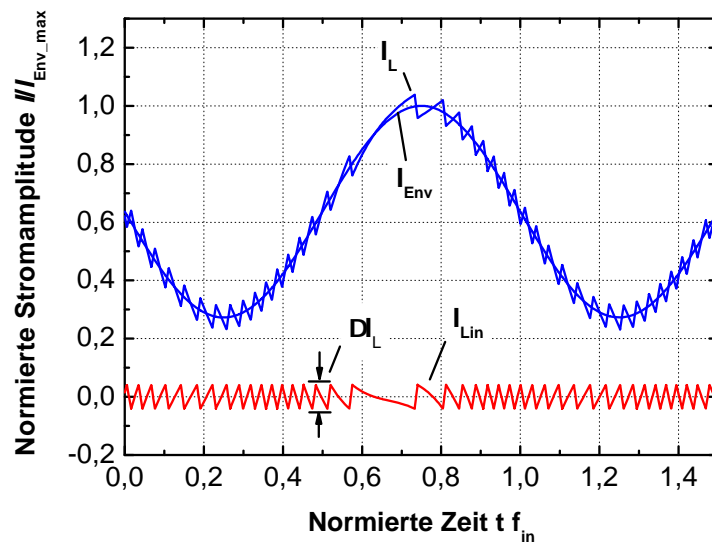


Bild 5.45: Ströme im Klasse-AD-Verstärker bei einer sinusförmigen Eingangsspannung mit der Frequenz f_{in} . Der Strom I_{Env} durch den Lastwiderstand ist gleichfalls sinusförmig. Die Welligkeit des Strom I_L durch die Spule wird durch den Strom I_{Lin} durch den linearen Verstärker ausgeglichen.

Schaltfrequenz Um die Schaltfrequenz zu bestimmen, werden zuerst die Zeiten t_{on} und t_{off} bestimmt, in denen der Transistor T_1 leitet bzw. sperrt. Wird die Spannung über der Spule als konstant angenommen, so ergibt sich für den Zusammenhang zwischen der Stromänderung ΔI_L und der Zeit Δt

$$\frac{\Delta I_L}{\Delta t} = \frac{U_L}{L} \longleftrightarrow \Delta I_L = \frac{U_L}{L} \cdot \Delta t. \quad (5.104)$$

Während der Transistor T_1 leitet, liegt an der Spule die Differenz zwischen der Ein- und Ausgangsspannung an. Nimmt man an, dass die Ausgangsspannung konstant ist, dann ergibt sich für die Stromänderung

$$\Delta I_{\text{on}} = \frac{U_{\text{DC}} - U_{\text{Env}}}{L} \cdot t_{\text{on}} \Leftrightarrow t_{\text{on}} = \frac{\Delta I_{\text{on}} L}{U_{\text{DC}} - U_{\text{Env}}}. \quad (5.105)$$

Leitet der Transistor T_2 und sperrt der Transistor T_1 , liegt an der Spule die Ausgangsspannung U_{out} an:

$$\Delta I_{\text{off}} = \frac{U_{\text{out}}}{L} \cdot t_{\text{off}} \Leftrightarrow t_{\text{off}} = \frac{\Delta I_{\text{off}} L}{U_{\text{Env}}}. \quad (5.106)$$

Bedingt durch den Vergleich, der die Transistoren ansteuert, müssen die Stromänderungen ΔI_{on} und ΔI_{off} im Betrag gleich sein. Über Gleichungen (5.105) und (5.106) kann damit die Schaltfrequenz im statischen Fall berechnet werden:

$$f_{\text{sw}} = \frac{1}{t_{\text{on}} + t_{\text{off}}} = U_{\text{DC}} \cdot (1 - \alpha) \cdot \frac{\alpha}{\Delta I_L L} \quad \text{mit} \quad U_{\text{Env}} = \alpha \cdot U_{\text{DC}}. \quad (5.107)$$

Abbildung 5.46 zeigt die Abhängigkeit der Schaltfrequenz von der Ausgangsspannung. Die Schaltfrequenz wird maximal für $\alpha = 0.5$. Die maximale Schaltfrequenz ergibt sich damit zu

$$f_{\text{max}} = \frac{1}{4} \cdot \frac{U_{\text{DC}}}{\Delta I_L \cdot L}. \quad (5.108)$$

Aus Gleichung (5.107) ergibt sich, dass die Schaltfrequenz proportional zur Versorgungsspannung U_{DC} ist, mit einer größeren Induktivität L und einer größeren Stromdifferenz ΔI_L die Schaltfrequenz dagegen sinkt. Die Schaltfrequenz wird null für $U_{\text{Env}} = U_{\text{DC}}$ und $U_{\text{Env}} = 0$. Die Versorgungsspannung ist durch die Technologie des HF-Verstärkers bestimmt. Über die Wahl der Induktivität L und der Stromdifferenz ΔI_L kann die Schaltfrequenz bestimmt werden. Beide Parameter sind aber nicht beliebig wählbar. Weiterhin ist zu beachten, dass zwar die Schaltfrequenz für geringe und hohe Spannungen sinkt, die Verweildauer selbst aber sehr gering wird. Die minimale Einschalt- bzw. Ausschaltzeit t_{min} beträgt nach Gleichung (5.105)

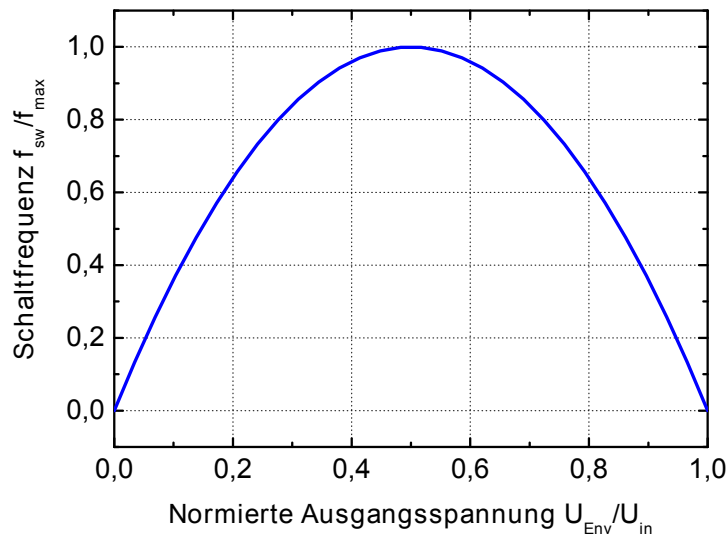


Bild 5.46: Normierte Schaltfrequenz des Klasse-AD-Verstärkers in Abhängigkeit der Ausgangsspannung U_{Env} .

bzw. 5.106

$$t_{\min} = \frac{\Delta I_L \cdot L}{U_{DC}}. \quad (5.109)$$

Bei der bisherigen Betrachtung wurde angenommen, dass die Ausgangsspannung U_{out} konstant ist. Wird die Ausgangsspannung mittels des linearen Verstärkers geändert, so muss die resultierende Stromänderung ΔI_{Env} durch die Induktivität berücksichtigt werden. Die Schaltfrequenz berechnet sich zu:

$$f_{sw} = \frac{(U_{DC} - (U_{Env} + \frac{L}{R_{Env}} \frac{d}{dt} U_{Env})) \cdot (U_{Env} + \frac{L}{R_{Env}} \frac{d}{dt} U_{Env})}{\Delta I \cdot L \cdot U_{DC}}. \quad (5.110)$$

Die Schaltfrequenz wird abhängig von der Spannungsänderung am Lastwiderstand.

Bandbreite Wird die Änderungsgeschwindigkeit groß, so wird die Schaltfrequenz f_{sw} negativ. Der Schaltverstärker kann dann nicht mehr der Stromänderung des Laststroms I_{Env} folgen und der lineare Verstärker muss den Rest des Stroms liefern. In diesem Fall wird der Strom durch den linearen Verstärker größer als der Strom bedingt durch die Hysterese. Der Schaltverstärker hat in diesem Arbeitspunkt seine maximale Frequenz erreicht. Im Gegensatz zum Buck-Modulator kann der Klasse-AD-Verstärker allerdings über diesen Punkt hinaus betrieben werden, da der lineare Verstärker den fehlenden Stromanteil liefert. Die Effizienz sinkt dabei allerdings. Abbildung 5.47 zeigt die Ströme beim Klasse-AD-Verstärker für den

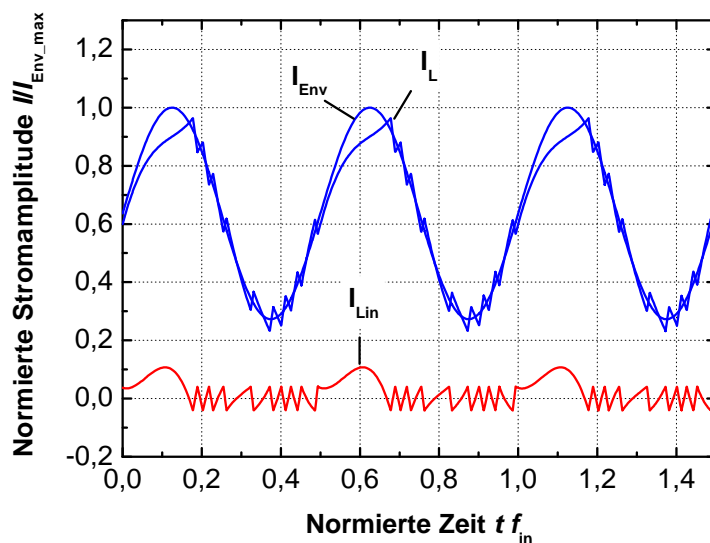


Bild 5.47: Ströme im Klasse-AD-Verstärker bei einer sinusförmigen Eingangsspannung mit der Frequenz $2f_{in}$. Der Spulenstrom I_L kann dem Anstieg des Laststroms I_{Env} nicht folgen und der Strom I_{Lin} durch den linearen Verstärker steigt.

Fall einer zu schnellen Stromänderung von I_{Env} . Deutlich zu erkennen ist der Stromanstieg des linearen Verstärkers, wenn der Spulenstrom dem Laststrom nicht mehr folgen kann. Über Gleichung (5.110) kann die Grenzfrequenz f_{lim} berechnet werden, bei der Schaltverstärker gerade noch den Laststrom folgen kann. Im ungünstigsten Fall wechselt die Einhüllende des Trägers von null auf ihren maximalen Wert. Dies entspricht einer sinusförmigen Spannung mit

$$U_{Env} = \frac{U_{E_max}}{2} + \frac{U_{E_max}}{2} \cdot \sin(2\pi ft), \quad (5.111)$$

wobei U_{E_max} die maximalen Spannung der Einhüllenden ist. Für die maximale Frequenz ergibt sich dann

$$f_{lim} = \frac{R_{Env}}{\pi L} \cdot \sqrt{\frac{U_{DC}^2}{U_{E_max}^2} - \frac{U_{DC}}{U_{E_max}}}. \quad (5.112)$$

Der Lastwiderstand R_{Env} und die maximale Ausgangsspannung U_{E_max} sind durch die Betriebsart und die verwendete Transistortechnologie des HF-Verstärkers festgelegt. Um eine hohe Bandbreite zu erzielen, muss die Induktivität möglichst klein sein und die Versorgungsspannung U_{DC} im Verhältnis zur maximalen Ausgangsspannung möglichst hoch. Eine hohe Versorgungsspannung verringert allerdings die Effizienz.

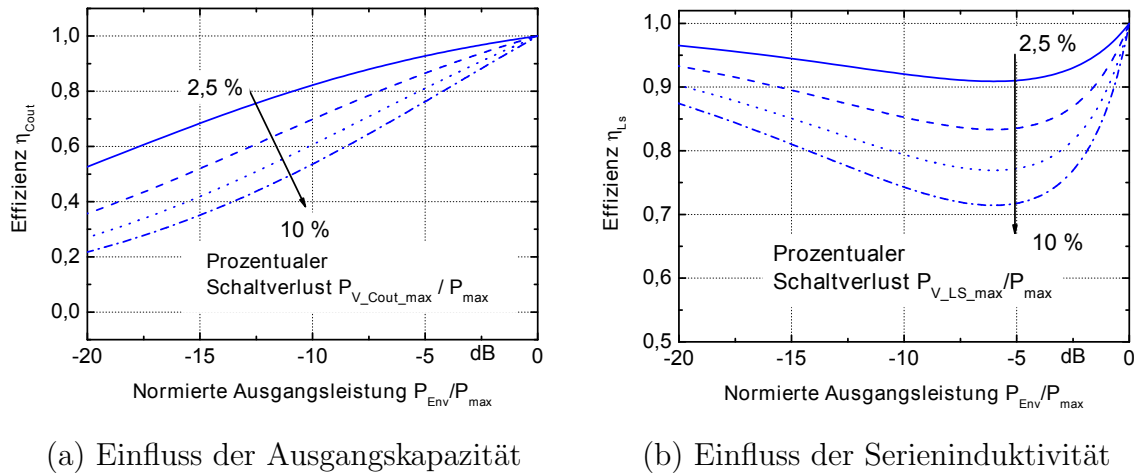


Bild 5.48: Effizienz des Klasse-AD-Verstärkers in Abhängigkeit der Schaltverluste durch die Ausgangskapazität und die Serieninduktivität.

Verluste im Schaltverstärker Die Verluste durch einen endlichen Leitwiderstand des Transistors ergeben sich wie beim Buck-Modulator entsprechend Gleichung (5.96). Die Schaltfrequenz f_{sw} ist allerdings im Gegensatz zum Buck-Modulator nicht fest, sondern abhängig von der Ausgangsspannung U_{Env} .

Die Verlustleistung durch die Ausgangskapazität berechnet sich zu

$$P_{V_Cout} = \frac{2C_{out}U_{DC}U_{Env} \cdot (U_{DC} - U_{Env})}{\Delta I_L L}. \quad (5.113)$$

Die Verlustleistung wird maximal für $U_{DC}/2$. Der prozentuale Schaltverlust bezogen auf die maximale Ausgangsleistung ergibt sich dann zu

$$\frac{P_{V_Cout,max}}{P_{max}} = \frac{C_{out}U_{DC}R_{Env}}{2\Delta I_L L}. \quad (5.114)$$

Der Effizienzfaktor η_{Cout} ergibt sich zu (Abbildung 5.48(a))

$$\eta_{Cout}(U_{Env}) = \frac{1}{1 + \frac{2C_{out}R_{Env}U_{DC}}{\Delta I_L L} \cdot \left(\frac{U_{DC}}{U_{Env}} - 1\right)}. \quad (5.115)$$

Abbildung 5.48(a) zeigt die Effizienz in Abhängigkeit der Ausgangsleistung für unterschiedliche prozentuale Schaltverluste durch die Ausgangskapazität.

Die Verluste durch das Umladen der Eingangskapazität betragen

$$P_{V_Cin} = \frac{2C_{in}U_{GS}^2U_{Env}(U_{DC} - U_{Env})}{\Delta I_L L U_{DC}}. \quad (5.116)$$

Die Verlustleistung wird maximal für $U_{DC}/2$. Der prozentuale Schaltverlust bezogen auf die maximale Ausgangsleistung beträgt damit

$$\frac{P_{V_Cin,max}}{P_{max}} = \frac{C_{in}U_{GS}^2R_{Env}}{2\Delta I_L U_{DC}}. \quad (5.117)$$

Der Effizienzfaktor η_{Cin} ergibt sich zu

$$\eta_{Cin}(U_{Env}) = \frac{1}{1 + \frac{2C_{in}U_{GS}^2R_{Env}}{\Delta I_L L U_{DC}} \cdot \left(\frac{U_{DC}}{U_{Env}} - 1\right)}. \quad (5.118)$$

Die Verlustleistung durch eine Serieninduktivität beträgt

$$P_{V_Ls} = \frac{2L_S U_{Env}(U_{DC} - U_{Env})}{\Delta I_L L R_{Env} U_{DC}}. \quad (5.119)$$

Der Effizienzfaktor durch η_{Ls} ergibt sich zu (Abbildung 5.48(b))

$$\eta_{Ls}(U_{Env}) = \frac{1}{1 + \frac{2 \cdot L_S}{\Delta I_L L R_{Env}} \cdot \frac{U_{Env}(U_{DC} - U_{Env})}{U_{DC}}}. \quad (5.120)$$

Der prozentuale Schaltverlust bezogen auf die maximale Ausgangsleistung beträgt

$$\frac{P_{V_Ls,max}}{P_{max}} = \frac{L_S U_{DC}}{8\Delta I_L L R_{Env}}. \quad (5.121)$$

Abbildung 5.48(b) zeigt die Effizienz in Abhängigkeit der Ausgangsleistung für unterschiedliche prozentuale Schaltverluste durch die Serieninduktivität.

Werden beim Buck-Modulator und beim Klasse-AD-Verstärker die gleichen Schaltverluste bezogen auf die maximale Ausgangsleistung zugelassen, so ist der Klasse-AD-Verstärker vor allem bei niedrigen Ausgangsleistungen wesentlich effizienter. Bei mittleren Ausgangsleistungen zeigt der Klasse-AD-Verstärker auf den ersten Blick keine wesentliche Verbesserung. Der lineare Verstärker des Klasse-AD-Verstärkers bewirkt jedoch eine Eliminierung der Störungen im Ausgangssignal, so dass die maximale Schaltfrequenz niedriger gewählt werden kann als beim Buck-Modulator. Die Schaltverluste sind daher beim Klasse-AD-Verstärker geringer als beim Buck-Modulator. Die Effizienz des Klasse-AD-Verstärkers wird allerdings durch die

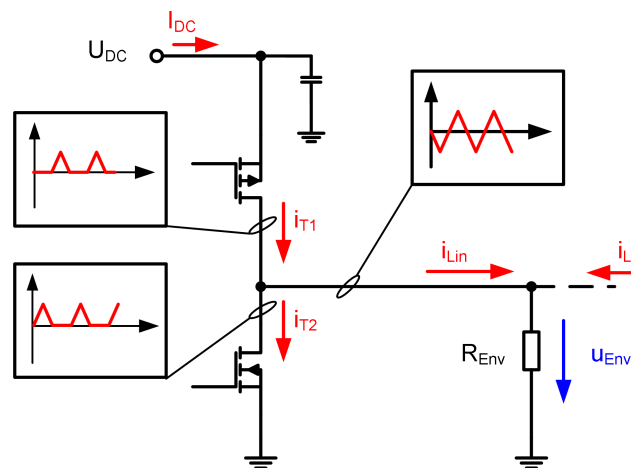


Bild 5.49: Prinzipschaltbild der Ausgangsstufe des linearen Verstärkers. Die Ausgangsstufe muss die Stromänderung des Spulenstroms des Schaltverstärkers ausgleichen.

Effizienz des linearen Verstärkers reduziert.

Verluste im linearen Verstärker Abbildung 5.49 zeigt das Prinzip der Ausgangsstufe eines linearen Verstärkers, bestehend aus einem p-Kanal- und einem n-Kanal-Transistor. Die Ausgangsstufe muss nur die Stromänderung der Spule des Schaltverstärkers ausgleichen. Vereinfacht wird angenommen, dass dieser Strom dreieckförmig mit der Amplitude $\Delta I/2$ ist. Der p-Kanal-Transistor liefert den Strom während der positiven Halbwelle und der n-Kanal-Transistor liefert den Strom für die negative Halbwelle des Stroms I_{Lin} . Damit kann die Verlustleistung in den Transistoren berechnet werden. Diese ergibt sich zu:

$$P_{V.T1} = \overline{I_{T1}} (U_{DC} - U_{Env}), \quad (5.122)$$

$$P_{V.T2} = \overline{I_{T2}} \cdot U_{Env}. \quad (5.123)$$

Der Effektivstrom $\overline{I_{T1}}$ bzw. $\overline{I_{T2}}$ durch die Transistoren ist identisch und berechnet sich zu

$$\overline{I_T} = \frac{1}{\sqrt{24}} \cdot \Delta I_L. \quad (5.124)$$

Die Gesamtverlustleistung ergibt sich damit zu

$$P_{V.Lin} = P_{V.T1} + P_{V.T2} = \frac{1}{\sqrt{24}} \cdot \Delta I_L \cdot U_{DC}. \quad (5.125)$$

Die Ausgangsleistung ergibt sich über die Ausgangsspannung U_{Env} und den Lastwiderstand R_{Env} . Die Effizienz des linearen Verstärkers berechnet sich damit zu

$$\eta_{\text{Lin}}(U_{\text{Env}}) = \frac{1}{1 + \frac{\Delta I_L U_{\text{DC}} R_{\text{Env}}}{\sqrt{24} \cdot U_{\text{Env}}^2}}. \quad (5.126)$$

Für eine hohe Effizienz des Verstärkers muss die Stromdifferenz ΔI_L möglichst gering sein. Dies steht im Widerspruch zu den Schaltverlusten, bei denen die Stromdifferenz möglichst hoch sein sollte, da die Schaltfrequenz mit steigender Stromdifferenz sinkt. In einer realen Schaltung wird die Effizienz durch den Ruhestrom durch die Transistoren und den Strom durch den gesamten linearen Verstärker weiter reduziert.

5.4.4 Gesamteffizienz

Nachdem die Effizienz des HF-Verstärkers und die Effizienz des Spannungsmodulators berechnet worden ist, kann die Gesamteffizienz des Verstärkers bestimmt werden. Diese ergibt sich nach Gleichung (5.69):

$$\eta_{\text{all}} = \frac{P_{\text{Env}}}{P_{\text{DC}}} \cdot \frac{P_{\text{out}}}{P_{\text{Env}}} = \eta_{\text{Mod}} \cdot \eta_{\text{HF}} \quad (5.127)$$

wobei η_{Mod} die Effizienz des Modulators und η_{HF} die Effizienz des Leistungsverstärkers ist. Die Effizienz des Modulators muss folglich möglichst hoch sein, damit die Effizienz des Leistungsverstärkers dominiert. Abbildung 5.50 zeigt die Gesamteffizienz des Verstärkers mit Versorgungsspannungsmodulation mit einem Klasse-B-Verstärker und einem Modulator mit der Effizienz von 90%. Wie in Abbildung 5.37 werden dabei unterschiedliche Bereiche der Spannungsmodulation angenommen. Durch den Modulator wird die Effizienz stark reduziert.

Abbildung 5.51 zeigt die Auswirkung der Effizienz des Modulators auf die Gesamteffizienz des Verstärkers bei einem Regelungsbereich der Versorgungsspannung von $(0.25 \dots 1)U_{\text{E,max}}$. Auch hier ist erkennbar, dass die Effizienz des Modulators möglichst hoch sein muss.

5.4.5 Signaldetektor

Der Spannungsmodulator wird von der Einhüllenden des HF-Signals gesteuert. Die Versorgungsspannung U_{Env} ist proportional zur Amplitude der Einhüllenden am Eingang des Verstärkers. Der Detektor muss daher die Amplitude der Einhüllenden detektieren. Dies ist

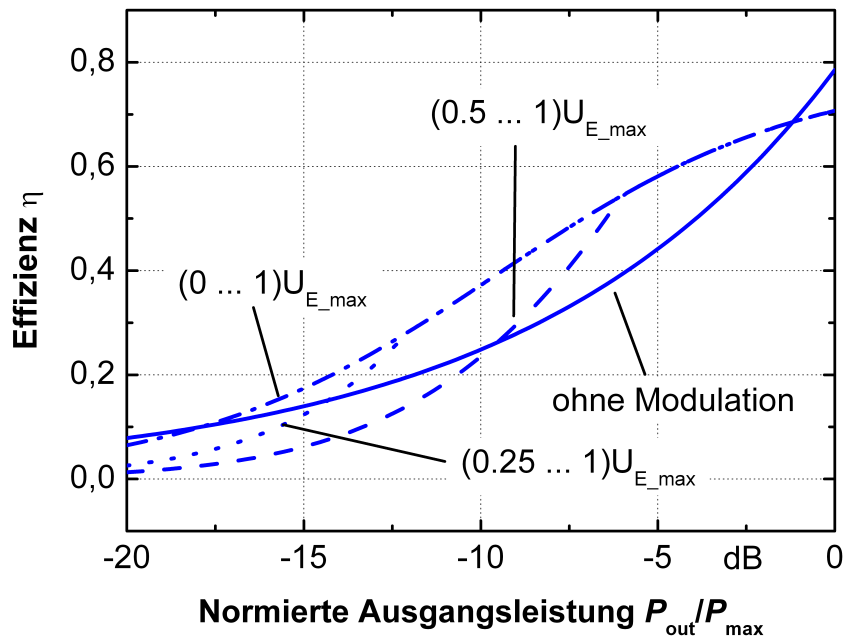


Bild 5.50: Gesamteffizienz der Versorgungsspannungsmodulation mit einem Klasse-B-Verstärker und einem Buck-Modulator mit einer Effizienz von 90%.

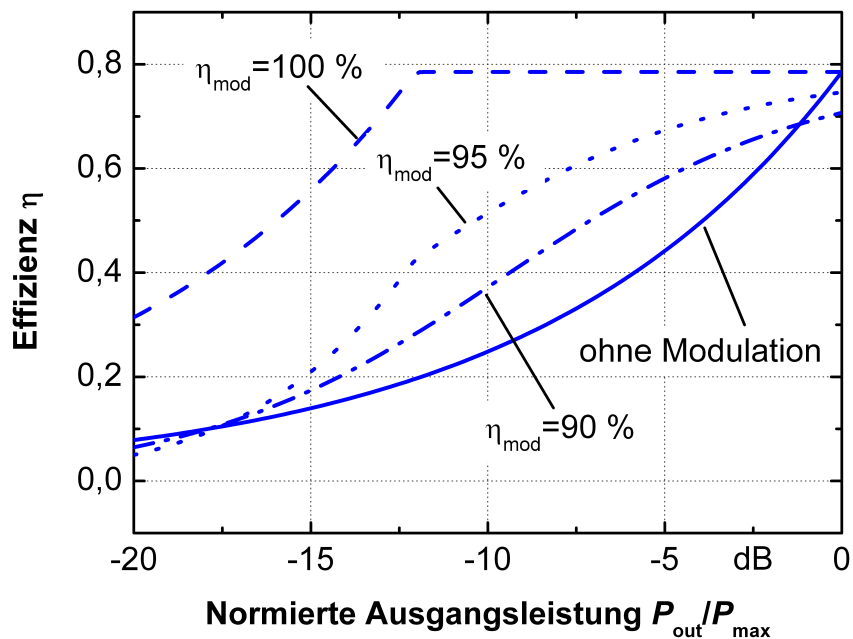


Bild 5.51: Einfluss der Effizienz des Buck-Modulators auf die Effizienz eines idealen Klasse-B-Verstärkers mit einem Regelungsbereich der Versorgungsspannung von $(0.25 \dots 1)U_{E_{\max}}$.

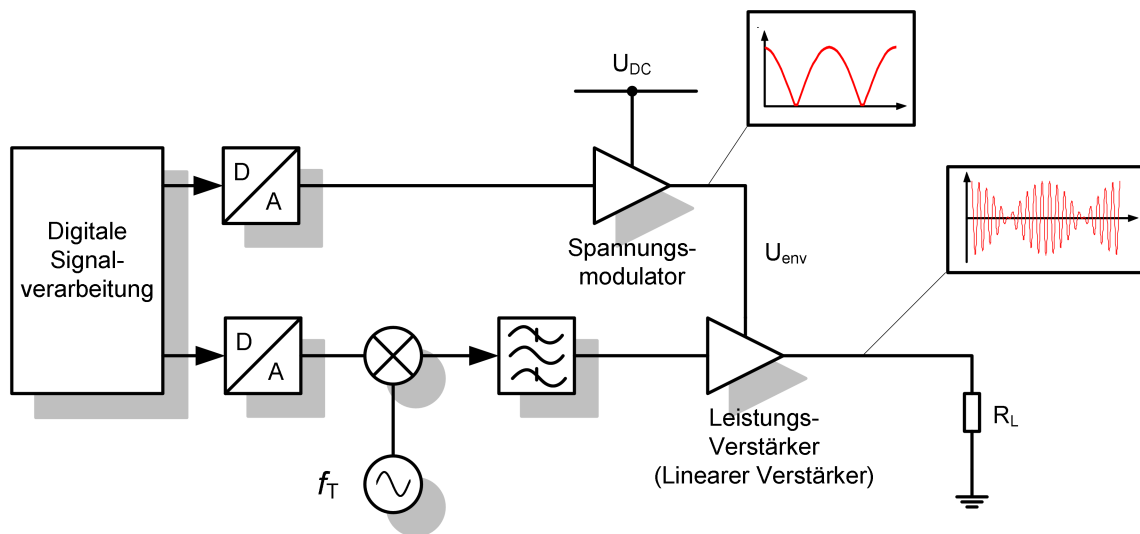


Bild 5.52: Versorgungsspannungsmodulation mit einem HF-Pfad und einem NF-Pfad.

über einen Diodendetektor möglich. Die Detektion und das Einstellen der Versorgungsspannung benötigt Zeit. Das HF-Signal muss um diese Zeit verzögert werden. Daher ist eine Verzögerungsleitung nach dem Detektor und vor dem HF-Verstärker notwendig. Die Verzögerungszeit ist abhängig von dem Aufbau des Modulators. Die Mindestzeit kann über die Bandbreite des Modulators abgeschätzt werden

$$t_{min} = \frac{1}{\omega_{3dB}}. \quad (5.128)$$

Die tatsächliche Zeit kann abhängig vom Modulator höher sein. Der Modulator muss zudem innerhalb der Bandbreite eine konstante Verzögerungszeit aufweisen.

Die Steuerung der Versorgungsspannung über einen Detektor ist unflexibel. Eine bessere Möglichkeit der Steuerung des Modulators zeigt Abbildung 5.52. Der Spannungsmodulator wird dabei über einen separaten Kanal der digitalen Basisbandverarbeitung angesteuert. Diese Art der Ansteuerung weist mehrere Vorteile auf: Die Verzögerungszeit zwischen dem HF-Signal und der Ansteuerung des Spannungsmodulators kann genauer und verlustfrei im Basisband realisiert werden. Eine Verzögerungsleitung im HF-Pfad ist nicht notwendig. Zudem kann eine optimale Abbildungsfunktion zwischen der HF-Leistung und der Versorgungsspannung ermittelt und in einem Speicher abgelegt werden. Diese Abbildungsfunktion kann zudem im laufenden Betrieb aktualisiert und optimiert werden.

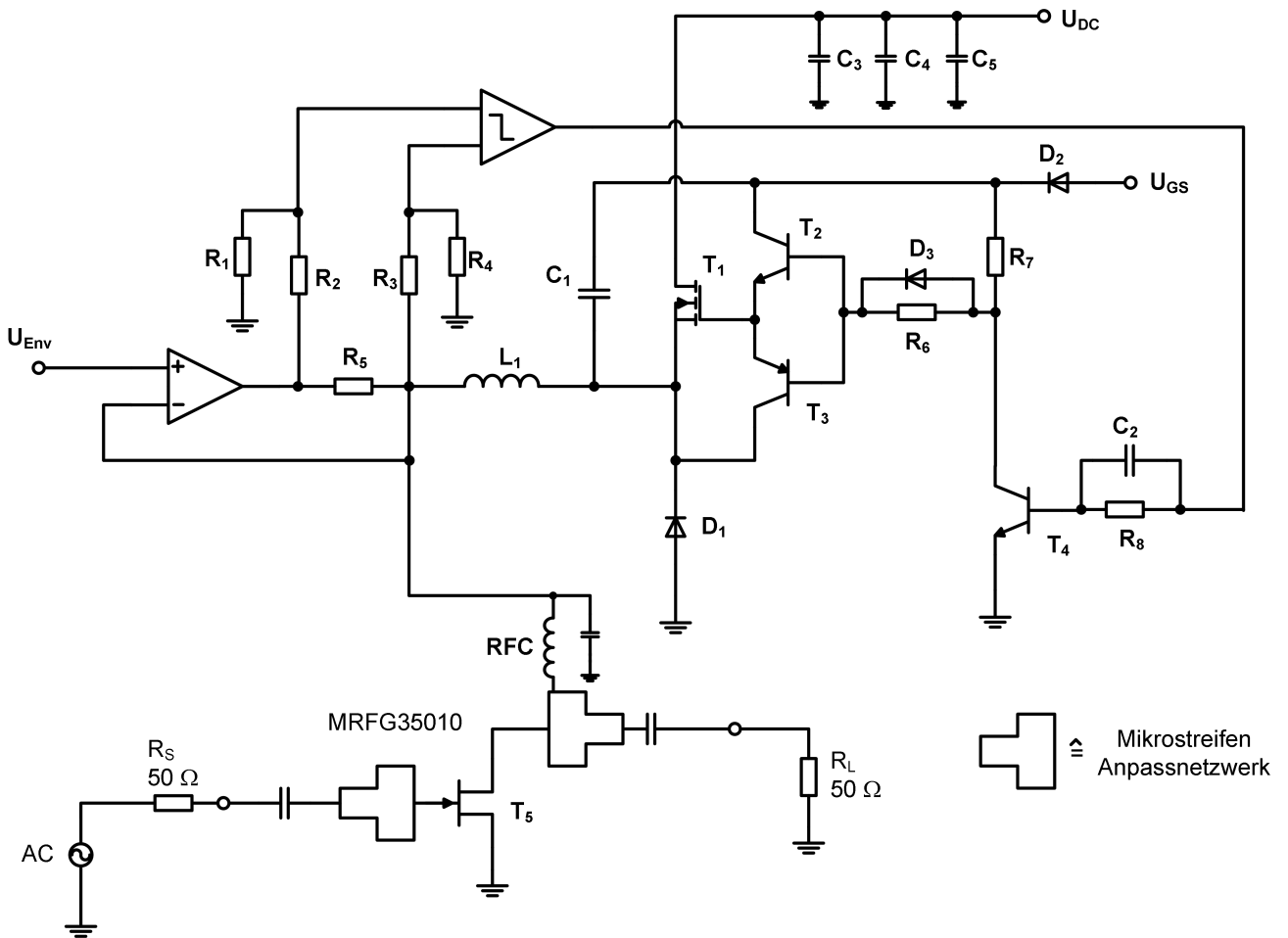
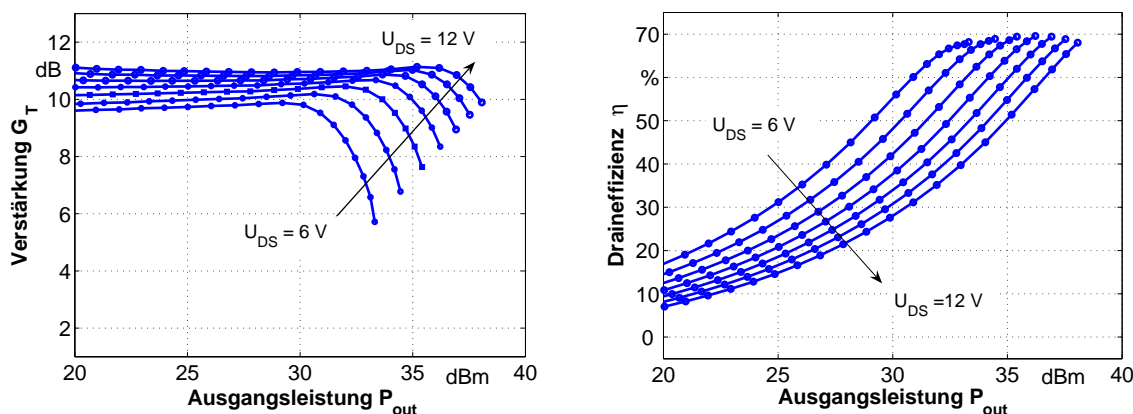


Bild 5.53: Schaltbild des aufgebauten HF-Verstärkers mit einer Versorgungsspannungsmodulation mittels eines Klasse-AD-Verstärkers.



(a) Einfluss auf Verstärkung und Ausgangsleistung

(b) Einfluss auf die Effizienz

Bild 5.54: Ausgangsleistung und Effizienz des MRF35010 in Abhängigkeit der Versorgungsspannung.

5.4.6 Beispiel

Abbildung 5.53 zeigt das Schaltbild eines Verstärkers mit einem Klasse-AD-Verstärker zur Modulation der Versorgungsspannung. Der HF-Verstärker im Klasse-AB-Betrieb basiert auf dem MRF35010 von Freescale und weist eine maximale Ausgangsleistung von ca. 6 W bei einer Versorgungsspannung von 12 V auf. Im folgenden werden zuerst die Eigenschaften des HF-Verstärkers bei variierender Versorgungsspannung betrachtet. Anschließend wird der Modulator untersucht und zum Schluss das Gesamtsystem betrachtet.

5.4.6.1 HF-Verstärker

Abbildung 5.54(a) zeigt den Einfluss auf die Verstärkung und der Ausgangsleistung in Abhängigkeit der Versorgungsspannung. Die Ausgangsleistung geht bei einer Halbierung der Versorgungsspannung um etwa 6 dB zurück, wie es von der Theorie erwartet wird. Gleichzeitig geht allerdings auch die Verstärkung von 11 dB auf 9.5 dB zurück. Ein weiteres Reduzieren der Versorgungsspannung führt zu einem noch größeren Abfall der Verstärkung. Als Regelungsbereich der Versorgungsspannung wird daher der Bereich von 6 V bis 12 V gewählt. Abbildung 5.54(b) zeigt den Verlauf der Effizienz in Abhängigkeit der Versorgungsspannung. Die Effizienz bleibt bei der maximalen Ausgangsleistung konstant hoch zwischen 65% und 70%.

Abbildung 5.55 zeigt den DC-Widerstand R_{Env} in Abhängigkeit der Ausgangsleistung des Verstärkers einmal ohne Regelung der Versorgungsspannung und mit Regelung der Versor-

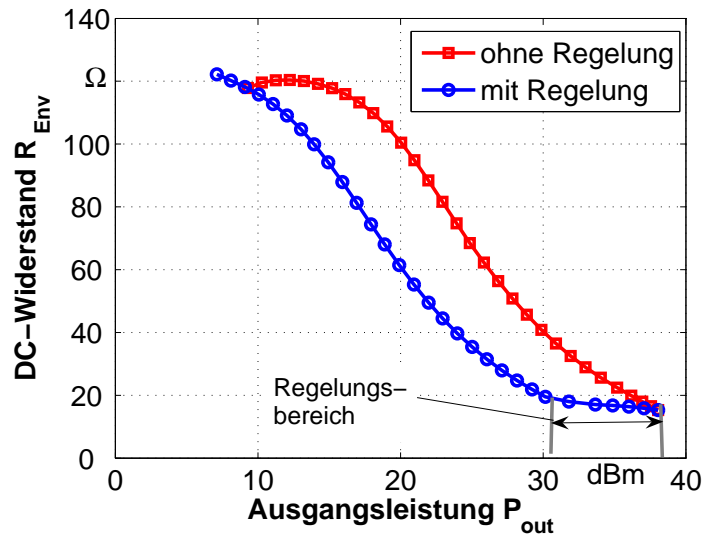


Bild 5.55: DC-Widerstand des HF-Verstärkers mit und ohne Regelung der Versorgungsspannung.

gungsspannung. Gut zu erkennen ist der konstante DC-Widerstand im Bereich der Spannungsregelung, wie es von der Theorie erwartet wird.

5.4.6.2 Modulator

Der lineare Teil des Klasse-AD-Verstärkers besteht aus dem Leistungsoperationsverstärker AD815 von Analog Device. Der Schaltteil basiert auf dem n-Kanal-Leistungstransistor IRLR024 von International Rectifier (T_1). Zur Ansteuerung des n-Kanal-Transistors wird ein Gatetreiber mit festem Bezug auf dem Source von T_1 benötigt. Dieser besteht aus den Transistoren $T_2 - T_4$, der Diode D_2 und dem Kondensator C_2 (Bootstrapschaltung). P-Kanal-Transistoren würden die Ansteuerung der Schaltstufe zwar vereinfachen, diese haben jedoch wesentlich höhere Kapazitäten als ein vergleichbarer n-Kanal-Transistor und damit höhere Verluste. Die Versorgungsspannung der Schaltung beträgt 15 V. Die Gatespannung beträgt 8 V.

Der Transistor hat eine mittlere Ausgangskapazität von 330 pF und eine mittlere Eingangskapazität von 650 pF [55]. Die maximale Verlustleistung durch die Ausgangskapazität beträgt damit 1.1 W und durch die Eingangskapazität 0.64 W. Der Gesamtschaltverlust beträgt damit maximal 1.74 W. Bei einer maximalen Ausgangsleistung sind das etwa 7.5% Verlust. Bei einer Ausgangsspannung von 7.5 V sollte die Effizienz des Modulators bei knapp 80% liegen. Abbildung 5.56 zeigt die gemessene Effizienz des Klasse-AD-Modulators in Abhängigkeit der Ausgangsspannung bei einem Lastwiderstand von 10 Ω sowohl nur für den Schaltteil

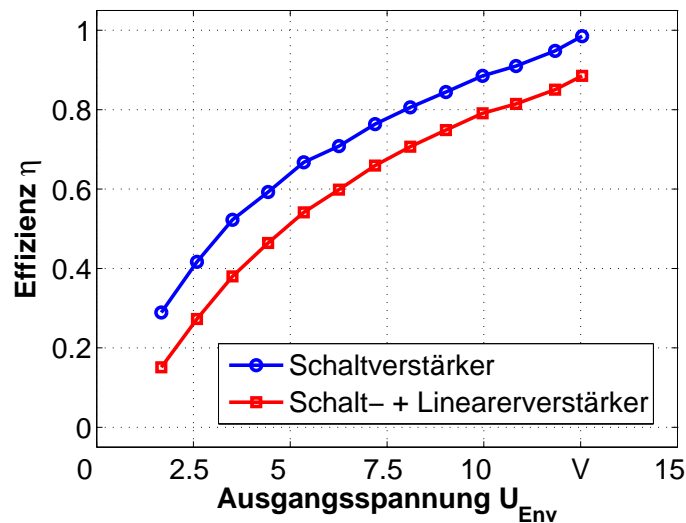


Bild 5.56: Effizienz des Klasse-AD-Modulators in Abhängigkeit der Ausgangsspannung bei einem Lastwiderstand von 10Ω .

als auch für den Gesamtmodulator. Die fast 80% Effizienz bei 7.5 V werden erreicht. Die Effizienz des Gesamtverstärkers wird durch die Effizienz des linearen Verstärkers allerdings weiter verringert.

5.4.6.3 Gesamteffizienz

Abbildung 5.57 zeigt die Gesamteffizienz des Verstärkers bei einer Regelung der Versorgungsspannung von 6 V bis 12 V einmal ohne die Verluste des Modulators und einmal mit den Verlusten des Modulators. Gut zu erkennen ist die konstant hohe Effizienz im Regelungsbereich des Modulators. Bedingt durch die Verlustleistung des Modulators sinkt die Effizienz. 7 dB unter der maximalen Ausgangsleistung steigt die Effizienz trotzdem von 30% auf 43%.

5.4.7 Zusammenfassung der Versorgungsspannungsmodulation

Die Versorgungsspannungsmodulation ermöglicht die Steigerung der Effizienz von allen Betriebsarten, sowohl linearer Verstärker als auch Schaltverstärker. Es wird ein Spannungsmodulator benötigt, dessen Bandbreite in der Größenordnung der Modulationsbandbreite des Signals liegt. Da der Spannungsmodulator die Gleichleistung des Verstärkers liefern muss, ist die Ausgangsleistung des Modulators größer als die des HF-Verstärkers. Aufgrund der im Vergleich zum HF-Verstärker niedrigen Frequenzen kann der Spannungsmodulator sehr effizient realisiert werden.

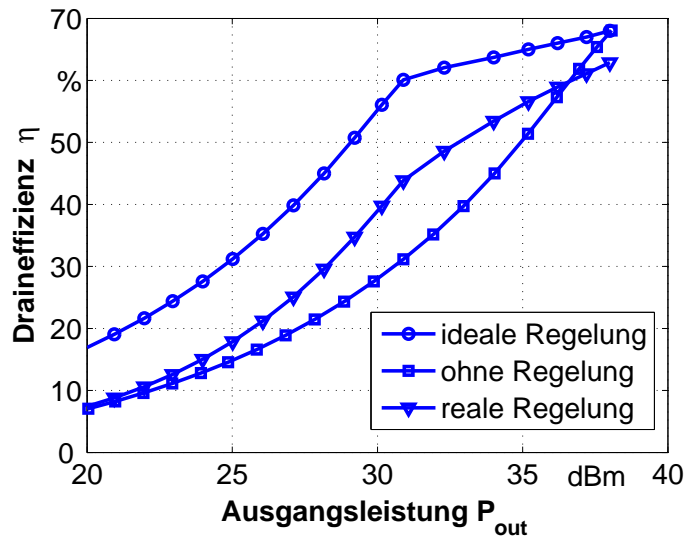


Bild 5.57: Effizienz des aufgebauten Verstärkers mit einer Versorgungsspannungsmodulation zwischen 6 V und 12 V.

Das Konzept bietet den Vorteil, dass die Bandbreite des HF-Verstärkers prinzipiell nicht eingeschränkt wird und daher für Multibandanwendungen gut geeignet ist. Die Ausgangsleistungsfähigkeit bleibt erhalten. Die Lastimpedanz des Verstärkers wird nicht verändert, so dass keine Stabilitätsprobleme zu erwarten sind. Die Linearität von linearen Verstärkern wird durch die Versorgungsspannungsmodulation allerdings verschlechtert, da der Verstärker im Regelungsbereich nahe der maximalen Ausgangsleistung betrieben wird. Um eine hohe Linearität zu erzielen, werden daher weitere Linearisierungsmaßnahmen nötig sein. Da die Verstärkung eine Abhängigkeit von der Versorgungsspannung aufweist, verringert sich die Verstärkung im Gegensatz zu den unmodulierten Verstärkern. Tabelle 5.3 fasst einige veröffentlichte und den in dieser Arbeit entworfenen Verstärker mit Versorgungsspannungsmodulation zusammen. Der Vergleich der Verstärker ist schwierig, da in den meisten Veröffentlichungen nur die Messergebnisse des Gesamtverstärkers unter bestimmten Testbedingungen angegeben werden, die allerdings nicht einheitlich sind. Allerdings ist das Potential der Versorgungsspannungsmodulation gut zu erkennen.

5.5 Bandpass-Klasse-S-Verstärker

Der Klasse-S-Verstärker wird bei der Versorgungsspannungsmodulation verwendet, um die Versorgungsspannung eines Hochfrequenzverstärkers zu modulieren. Klasse-S-Verstärker sind im niederfrequenten Bereich seit längerer Zeit stark vertreten, um Tiefpasssignale wie zum

Tabelle 5.3: Verstärker mit Versorgungsspannungsmodulation aus der Literatur.

Referenz	[56]	[57]	[58]	Diese Arbeit
Jahr	1998	2001	2006	
Modulator:				
Typ	Buck	SEPIC	Klasse-AD	Klasse-AD
Schaltfrequenz	3.3 MHz	20 MHz	k.A.	max. 6 MHz
Bandbreite	150 KHz	1.25 MHz	k.A.	> 3 MHz
Spannungsbereich	0..10 V	15...30 V	3,4...29,4 V	6...12 V
Verstärker:				
PEP	20 W	32 W	100 W	6.3 W
Effizienz (PEP)	65%	k.A.	k.A.	69%
Effizienz (Back-Off)	k.A.	k.A.	k.A.	30% (7 dB)
Betriebsart	Klasse-B	k.A.	k.A	Klasse-AB
Technologie	GaAs	LDMOS	LDMOS	GaAs
Frequenz	L-Band	881.5 MHz	2.14 GHz	2 GHz
Modulator+Verstärker:				
Testsignal	Zweiton	IS-95 CDMA	WCDMA	Einton
Mittlere Ausgangsleistung	-	-	27 W	-
Effizienz mit VSM	-	32%	k.A	-
Effizienz ohne VSM	-	20%	40.4%	-
Effizienz (PEP)	57%	-	-	62%
Effizienz (Back-Off)	35% (18 dB)	-	-	43% (7 dB)
Linearisierung	-	k.A.	ja	-

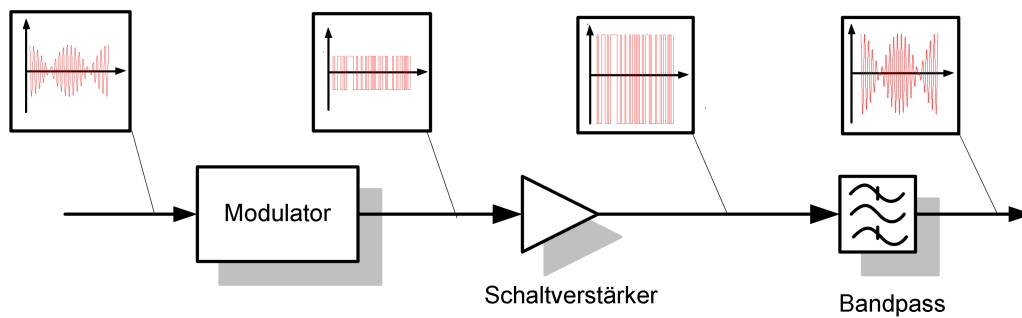


Bild 5.58: Blockschaltbild des digitalen Verstärkers.

Beispiel Audiosignale hocheffizient zu verstärken [59]. Es ist auch möglich, den Leistungsverstärker im Hochfrequenzbereich als Klasse-S-Verstärker zu entwerfen. Im Hochfrequenzbereich liegt das Signal allerdings oft als Bandpasssignal vor. Der Klasse-S-Verstärker im Hochfrequenzbereich muss daher kein Tiefpasssignal, sondern ein Bandpasssignal verstärken. Zur Unterscheidung wird die Konfiguration daher Bandpass-Klasse-S-Verstärker genannt.

Abbildung 5.58 zeigt das Blockschaltbild eines Bandpass-Klasse-S-Verstärkers. Der Aufbau ist fast identisch zum Klasse-S-Verstärker aus Abbildung 5.39, welcher als Spannungsmodulator für die Versorgungsspannungsmodulation verwendet wird. Der Demodulator ist hier jedoch ein Bandpassfilter. Das analoge Eingangssignal wird durch den Bandpass-Modulator in eine binäre Pulsfolge umgewandelt. Diese Pulsfolge wird durch einen Schaltverstärker verstärkt. Anschließend wird die Pulsfolge durch ein Filter wieder demoduliert. Theoretisch ist die Effizienz des Bandpass-Klasse-S-Verstärkers 100%, da der Schaltverstärker in der Theorie keine Verluste aufweist. Aufgrund von resistiven Verlusten und Schaltverlusten kann diese Effizienz aber nicht erreicht werden. Weitere effizienzminderende Einflüsse sind der Leistungsverbrauch des Modulators und die Verluste im Filter.

Das Prinzip, mittels einer Pulsmodulation Bandpasssignale hocheffizient zu verstärken, wurde 1973 von F.H. Raab veröffentlicht [60], basierend auf [61]. Die hohen Abstraten und die damit verbundenen technologischen Anforderungen sowohl an den Modulator als auch an den Leistungsverstärker sind die größten Hindernisse für den Einsatz im Hochfrequenzbereich. Die ständige technologische Entwicklung zu schnelleren Schaltungen hin ermöglicht jedoch den Einsatz von pulsmodulierten Verstärkern bei immer höheren Frequenzen. Der Bandpass-Klasse-S-Verstärker mittels der Delta-Sigma-Modulation wurde 1998 von A. Jayaraman [62] aufgegriffen und geht zurück auf die Idee der Bandpass-Delta-Sigma Modulation [63].

Der Klasse-S-Verstärker ist in der Theorie perfekt linear. In der Realität wird die Linearität durch alle drei Komponenten beeinflusst.

Im folgenden wird zuerst auf die Funktionsweise und den Aufbau des Modulators sowie dessen Eigenschaften eingegangen. Aufbauend darauf wird der Entwurf des Schaltverstärkers behandelt und die Effizienz des Bandpass-Klasse-S-Verstärkers abgeschätzt.

5.5.1 Modulatoren

Der Modulator wandelt das Eingangssignal in eine binäre Pulsfolge. Wie beim Spannungsmodulator bei der Versorgungsspannungsmodulation werden zwei Prinzipien angewandt, um die Pulsfolge zu erzeugen: Die Pulsweitenmodulation und die Delta-Sigma-Modulation. Ein Nachteil der Pulsweitenmodulation ist die fixe Schaltfrequenz der Pulsfolge, welche durch die Frequenz des Dreiecksignals festgelegt ist. Diese Frequenz muss wiederum größer sein als die Trägerfrequenz, was zu hohen Verlusten durch das Umladen von parasitären Kapazitäten bei einem realen Schaltverstärker führt. Zudem kann die Pulsweite der Pulsfolge sehr kurz werden, so dass hohe Anforderungen an die obere Grenzfrequenz des Verstärkers gestellt werden. Bei Delta-Sigma-Modulatoren ist die Schaltfrequenz der Pulsfolge geringer als die Abtastfrequenz, da nicht bei jeder Abtastung geschaltet wird. Die minimale Pulsdauer wird zudem durch die Abtastfrequenz festgelegt. Der Delta-Sigma-Modulator ist daher bezüglich der Effizienz aussichtsreicher als ein Pulsweitenmodulator. Im folgenden soll die Delta-Sigma-Modulation genauer untersucht werden. Delta-Sigma-Modulatoren können als überabgetastete A/D- bzw. D/A-Wandler betrachtet werden. Deshalb wird zuerst das Signal-zu-Rauschverhältnis bei überabgetasteten Wandlern betrachtet.

Um ein Signal hochauflösend durch einen 1-bit Datenstrom darzustellen, muss es überabgetastet werden. Das durch den Quantisierer erzeugte Rauschen wird dabei über einen größeren Frequenzbereich verteilt. Durch anschließendes Filtern wird das Rauschen außerhalb der Signalbandbreite unterdrückt. Die Erhöhung des Signal-zu-Rauschverhältnisses ist abhängig von der Überabtastung und von den Eigenschaften des Signals. Das Signal-zu-Rauschverhältnis wird definiert als

$$\text{SNR} = \frac{\sigma_s^2}{\int_{-f_B}^{f_B} S_{ee}(f) df} \quad (5.129)$$

mit der Leistung des Signals σ_s^2 , dem Rauschleistungsdichtespektrum $S_{ee}(f)$ und der Bandbreite f_B . Wird das Rauschen als gleichverteiltes Rauschen angenommen, so ergibt sich für das SNR

$$\text{SNR} = \frac{12}{q^2} \cdot \sigma_s^2 \cdot \frac{f_S}{2f_B} \quad (5.130)$$

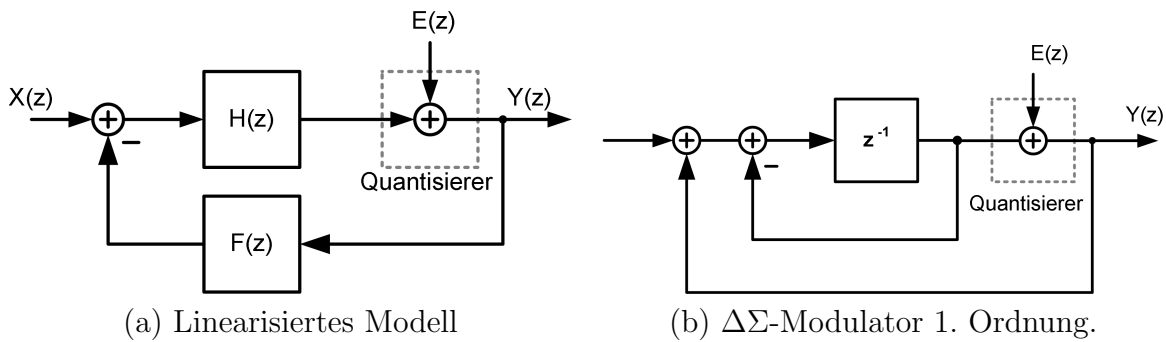


Bild 5.59: Linearisiertes Modell eines Delta-Sigma-Modulators und Blockschaltbild eines Delta-Sigma-Modulators 1. Ordnung.

wobei q die Amplitude des Quantisierers und f_s die Abtastfrequenz ist. Für ein Sinussignal mit der Amplitude q ergibt sich ein Signal-zu-Rauschverhältnis von

$$\frac{\text{SNR}}{\text{dB}} = 7.78 + 10 \log_{10}(\text{OSR}) \quad \text{mit} \quad \text{OSR} = \frac{f_s}{2f_B}. \quad (5.131)$$

Eine Verdopplung der Abtastfrequenz bringt ein 3 dB höheres Signal-zu-Rauschverhältnis. Für manche Anwendungen sind die erforderlichen Abtastfrequenzen allerdings noch zu hoch.

Eine Möglichkeit, das Signal-zu-Rauschverhältnis bei gleichbleibender Überabtastung zu verbessern, sind rauschformende Modulatoren, welche das Rauschen innerhalb des Durchlassbereichs unterdrücken. Je nach Entwurf weisen diese Modulatoren Tiefpass- oder Bandpassverhalten auf. Aufgrund der begrenzten Bandbreite des Trägersignals eignen sich Modulatoren mit Bandpassverhalten. Diese können mittels einer Bandpass-Tiefpass-Transformation aus Modulatoren mit Tiefpassverhalten gewonnen werden.

5.5.1.1 Delta-Sigma-Modulator

Der Delta-Sigma-Modulator ist aus dem Sigma-Modulator hervorgegangen, bei dem nicht das Signal selber, sondern die Differenz zu dem vorherigen Signal übertragen wird.

Die generelle Struktur eines Delta-Sigma-Modulators ist in Abbildung 5.59(a) zu sehen. Im linearisierten Modell wird der Quantisierer als eine additive Störquelle angenommen, welches ein weißes Rauschen erzeugt. Die rauschformenden Eigenschaften des Modulators rühren von den unterschiedlichen Übertragungsfunktionen für das Signal (*Signal Transfer Function, STF*) und das Rauschen (*Noise Transfer Function*) her. Mittels des Überlagerungssatzes ergibt sich für die Signal- bzw. Rauschübertragungsfunktion des Modulators aus Abbildung

5.59(b)

$$\text{STF}(z) = \frac{Y(z)}{X(z)} = \frac{H(z)}{1 + H(z)F(z)}, \quad (5.132)$$

$$\text{NTF}(z) = \frac{Y(z)}{E(z)} = \frac{1}{1 + H(z)F(z)}. \quad (5.133)$$

Für die Struktur aus Abbildung 5.59(b) ergibt sich

$$\text{STF}(z) = z^{-1}, \quad (5.134)$$

$$\text{NTF}(z) = 1 - z^{-1}. \quad (5.135)$$

Mittels der Transformation $z = e^{j2\pi \frac{f}{f_s}}$ erfolgt der Übergang in den Frequenzbereich. Mit Hilfe der Euleridentität ergibt sich für den Betrag der Rauschübertragungsfunktion

$$|\text{NTF}(f)| = 2 \left| \sin \left(\pi \frac{f}{f_s} \right) \right|. \quad (5.136)$$

Eine Kaskadierung von M Grundsaltungen erzeugt einen Modulator M -ter Ordnung. Für die Rauschübertragungsfunktion ergibt sich

$$|\text{NTF}(f)| = 2^M \left| \sin \left(\pi \frac{f}{f_s} \right) \right|^M. \quad (5.137)$$

Bedingt durch die Sinusfunktion weist die Rauschübertragungsfunktion Hochpassverhalten auf. Die Signalübertragungsfunktion STF stellt lediglich eine Verzögerung dar, das Signal bleibt ansonsten unverändert. Durch das Hochpassverhalten der Rauschübertragungsfunktion wird die spektrale Verteilung des Quantisierungsrauschens verändert. Die Rauschleistung bei niedrigen Frequenzen wird reduziert, bei hohen Frequenzen hingegen verstärkt. Das Signal-zu-Rauschverhältnis wird daher zu niedrigen Frequenzen hin erhöht. Das Signal-zu-Rauschverhältnis ist abhängig von der Überabtastung, der Modulatorordnung und der Leistung des Eingangssignals. Für ein sinusförmiges Signal mit der Amplitude q ergibt sich ein Signal zu Rauschverhältnis von (Anhang C)

$$\frac{\text{SNR}}{\text{dB}} = 7.78 + 10 \log_{10} \left(\frac{2M + 1}{\pi^{2M}} \text{OSR}^{2M+1} \right). \quad (5.138)$$

Eine Verdoppelung der Abtastfrequenz bringt ein um $(2M + 1) \cdot 3$ dB höheres Signal-zu-Rauschverhältnis.

Die Berechnung geht von der Annahme aus, dass das Quantisierungsrauschen gleichverteilt

ist. Diese Annahme ist allerdings nur unter bestimmten Voraussetzungen richtig, wie zum Beispiel einen mehrstufigen Quantierer [64]. Diese Voraussetzung ist bei einem 1-bit Delta-Sigma Modulator grundsätzlich verletzt. Bei Modulatoren mit mindestens zweiter Ordnung kann das Quantisierungsrauschen trotzdem als gleichverteilt angenommen werden [65].

5.5.1.2 Bandpass-Delta-Sigma-Modulator

Die Rauschübertragungsfunktion von Bandpass-Delta-Sigma-Modulatoren weist Bandsperverhalten auf. Das Rauschen innerhalb eines Bandes wird minimiert. Bandpassmodulatoren können mithilfe der Tiefpass-Bandpass-Transformation in der z -Ebene synthetisiert werden. Eine mögliche Transformation ist: $z \rightarrow -z^2$. Für die Signal- und Rauschübertragungsfunktion im z -Bereich ergibt sich für einen kaskadierten Bandpass Delta-Sigma-Modulator M -ter Ordnung:

$$STF = (-z^{-2})^{\frac{M}{2}}, \quad (5.139)$$

$$NTF = (1 + z^{-2})^{\frac{M}{2}}. \quad (5.140)$$

Die entsprechende Rauschübertragungsfunktion im Frequenzbereich ergibt sich zu

$$|NTF| = 2^{\frac{M}{2}} \cdot \cos\left(2\pi \frac{f}{f_s}\right)^{\frac{M}{2}} \quad \text{mit } M = 2, 4, \dots \quad (5.141)$$

Die Signalübertragungsfunktion stellt wiederum nur eine Verzögerung dar. Die Rauschübertragungsfunktion stellt nun bedingt durch die Kosinusfunktion eine Bandsperre da. Die Rauschübertragungsfunktion wird Null für $f = \frac{f_s}{4}$. Die Abtastfrequenz des Bandpass Delta-Sigma-Modulators entspricht der vierfachen Trägerfrequenz. Bei einer Trägerfrequenz von 2.14 GHz ergibt sich eine Abtastfrequenz 8.56 GHz. Für ein sinusförmiges Signal mit der Amplitude q am Eingang des Modulators ergibt sich für den Signal-zu-Rauschabstand

$$\frac{\text{SNR}}{\text{dB}} = 7.78 + 10 \log_{10}\left(\frac{M+1}{\pi^M} \text{OSR}^{M+1}\right) \quad \text{mit } M = 2, 4, \dots \quad (5.142)$$

Die Transformation $z \rightarrow -z^2$ ist zwar einfach, hat aber Nachteile. Es ist eine viermal höhere Abtastfrequenz nötig. Nach dem Abtasttheorem reicht aber die doppelte Abtastfrequenz aus. Ein mögliche andere Abbildung beträgt $z \rightarrow -z^p$. Das Minimum liegt dann bei der Frequenz $\frac{f_s}{2p}$. Weitere Abbildungsfunktionen werden in [66] beschrieben.

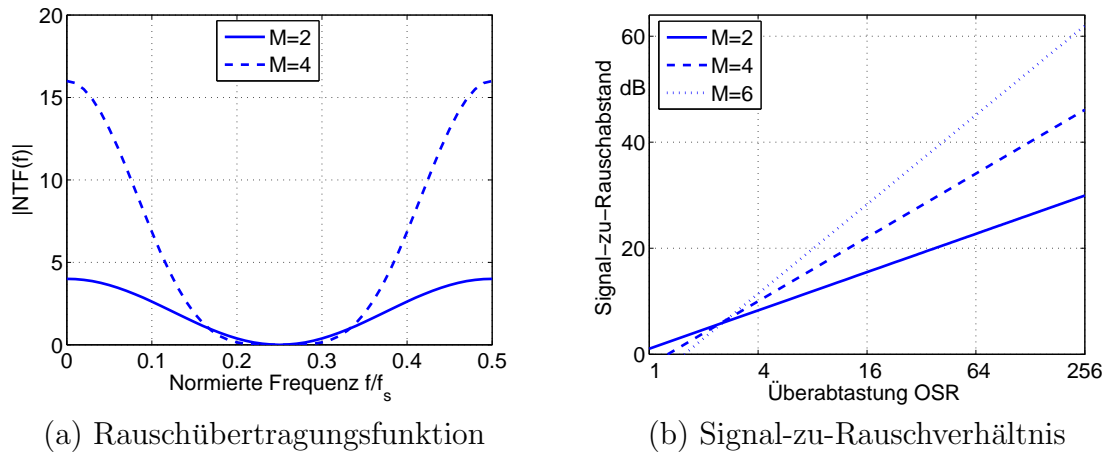


Bild 5.60: Rauschübertragungsfunktion und Signal-zu-Rauschverhältnis für einen kaskadierten Bandpass-Delta-Sigma-Modulator M -ter Ordnung

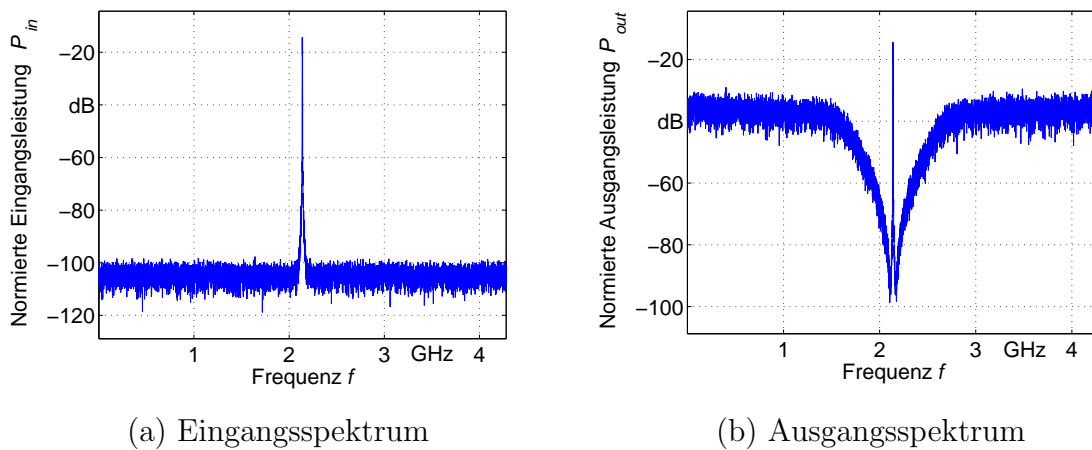


Bild 5.61: Simuliertes Ein- und Ausgangsspektrum eines Delta-Sigma-Modulators 4. Ordnung mit einem QPSK-modulierten Eingangssignal.

Abbildung 5.60(a) zeigt die Rauschübertragungsfunktion eines $f_s/4$ Bandpass-Delta-Sigma Modulators für unterschiedliche Ordnungen. Abbildung 5.60(b) zeigt das erreichbare Signal-zu-Rauschverhältnis in Abhängigkeit der Überabtastung. Abbildung 5.61(a) und 5.61(b) Spektrum eines QPSK-Modulierten Signals vor und nach einem Delta-Sigma Modulator 4. Ordnung. Die Rauschformung außerhalb der Signalbandbreite ist deutlich zu erkennen.

5.5.2 Eigenschaften der Delta-Sigma-Pulsfolge

5.5.2.1 Mittlere Schaltfrequenz

Mit die größten Verluste treten bei Schaltverstärkern durch das Umladen von parasitären Kapazitäten und Induktivitäten auf. Delta-Sigma-Pulsfolgen sind irregulär und Umladeverluste lassen sich durch stromloses- bzw. spannungsloses Schalten, wie beim Klasse-D-Verstärker im optimalen Arbeitspunkt, nicht vermeiden. Um die Verluste durch Umladevorgänge abschätzen zu können, wird die mittlere Frequenz der Delta-Sigma-Pulsfolge bestimmt. Die mittlere Frequenz f_{avg} entspricht der Anzahl der Pegelwechsel der Delta-Sigma-Pulsfolge im Verhältnis zu den Pegelwechseln des Takts, multipliziert mit der Taktfrequenz:

$$f_{\text{avg}} = \frac{\sum N_{\Delta\Sigma}}{\sum N_{\text{Clk}}} \cdot f_s. \quad (5.143)$$

Die mittlere Frequenz ist abhängig von der Eingangsamplitude und der Modulatorstruktur. Um Verluste durch Umladevorgänge zu minimieren, sollte die mittlere Frequenz möglichst niedrig sein. Die mittlere Schaltfrequenz kann durch Simulation oder Messung bestimmt werden. Abbildung 5.62(a) zeigt die mittlere Schaltfrequenz eines Delta-Sigma-modulierten Signals in Abhängigkeit der Leistung des Sinussignals für einen $f_s/4$ -Modulator 4. Ordnung.

5.5.2.2 Codeeffizienz

Für den Entwurf von Schaltverstärkern ist der maximale Strom durch den Transistor und die maximale Spannung am Transistor ein wichtiges Kriterium. Um diese Parameter bestimmen zu können, wird die Codeeffizienz der Delta-Sigma-Pulsfolge bestimmt. Die Codeeffizienz ist das Verhältnis der kodierte Signalleistung in der Pulsfolge zur Gesamtleistung der Delta-Sigma-Pulsfolge [67]:

$$\eta_c = \frac{\text{Kodierte Signalleistung in der Pulsfolge}}{\text{Gesamtleistung in der Pulsfolge}}. \quad (5.144)$$

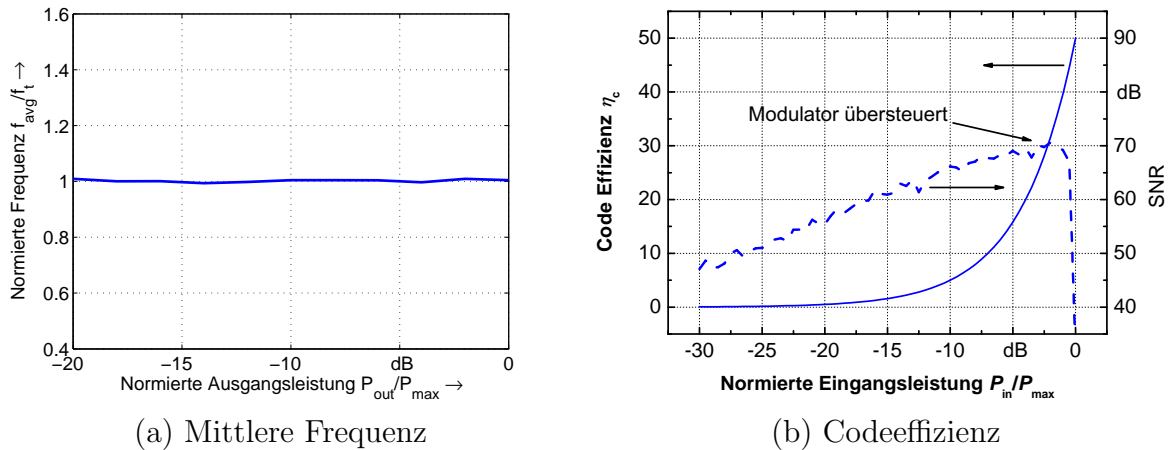


Bild 5.62: Simulierte mittlere Frequenz, Codeeffizienz und Signal-zu-Rauschverhältnis bei einem sinusförmigen Eingangssignal und einem Bandpass Delta-Sigma-Modulator 4. Ordnung mit einem Rauschminimum bei $f_s/4$.

Die Codeeffizienz ist abhängig vom Modulator und vom Signal. Der Anteil der Signalleistung des Eingangssignals am Modulatorausgang berechnet sich zu

$$\sigma_{out}^2 = \int_{f_B} S_{in}(f) |STF(f)|^2 df. \quad (5.145)$$

Ist die Signalübertragungsfunktion STF gleich eins, so passiert das abgetastete Signal den Modulator unverändert. Der Anteil der Signalleistung am Ausgang des Modulators entspricht der Signalleistung am Eingang des Modulators. Die Ausgangsspannung des Modulators ist rechteckförmig mit der Quantisierungsamplitude q . Für die Codeeffizienz ergibt sich damit

$$\eta_c = \frac{\sigma_s^2}{q^2}. \quad (5.146)$$

wobei σ_s die Varianz des abgetasteten Signals am Eingang des Modulators und q der Quantisierungspegel ist. Mithilfe der Codeeffizienz kann die Leistung am Lastwiderstand nach dem Bandpass bestimmt werden. Die Rauschleistung innerhalb der Signalbandbreite f_B ist, bedingt durch das Design des Modulators, gegenüber der Signalleistung gering. Die Ausgangsleistung an einem Widerstand nach einem Filter mit der Bandbreite f_B ist daher

$$P_{out} = \eta_c \cdot \frac{\hat{U}^2}{R_L}. \quad (5.147)$$

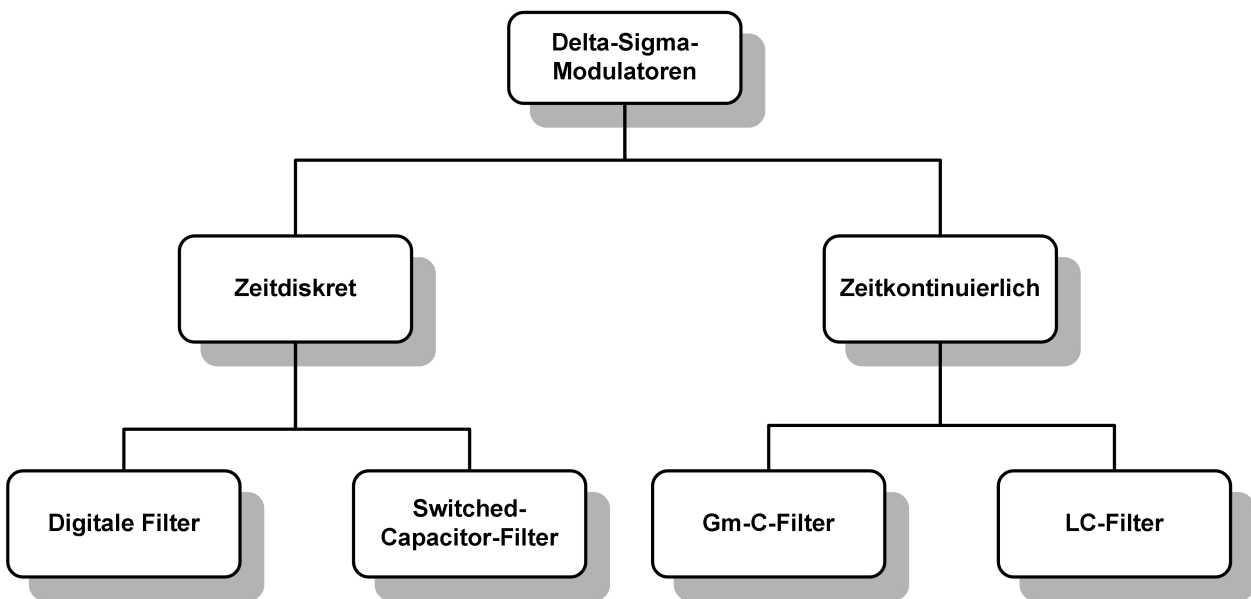


Bild 5.63: Realisierungsmöglichkeiten für Delta-Sigma-Modulatoren.

wobei \hat{U} die Spannungsamplitude der mittelwertfreien Pulsfolge ist. Alternativ kann die Ausgangsleistung über die Stromamplitude und die Codeeffizienz angegeben werden:

$$P_{\text{out}} = \eta_c \cdot \hat{I}^2 \cdot R_L. \quad (5.148)$$

So wie die mittlere Schaltfrequenz kann die Codeeffizienz über Simulation oder Messung bestimmt werden. Abbildung 5.62(b) zeigt die Codeeffizienz und die normierte Ausgangsleistung über der normierten Eingangsleistung. Es wird eine maximale Codeeffizienz von etwa 40% erreicht. Bei höheren Eingangsleistungen wird der Modulator übersteuert und das Signal-zu-Rauschverhältnis sinkt.

5.5.3 Realisierungsmöglichkeiten für Delta-Sigma-Modulatoren

Die Modulatoren können schaltungstechnisch unterschiedlich realisiert werden. Abbildung 5.63 zeigt eine Einordnung der Realisierungsmöglichkeiten. Grundsätzlich kann der Modulator als zeitdiskrete Schaltung oder als zeitkontinuierliche Schaltung realisiert werden. Bei der zeitdiskreten Realisierung erfolgt die Abtastung des Signals vor dem eigentlichen Modulator. Bei der zeitkontinuierlichen Realisierung erfolgt die Abtastung am Quantisierer und am D/A-Wandler in der Rückkopplung. Wird von der Abtastung vor dem Modulator abgesehen, sind zeitdiskrete Realisierungen wegen der Abtastung aller Komponenten unempfindlicher gegen Jitter im Taktsignal. Den einzelnen Komponenten wird genügend Zeit gelassen, sich

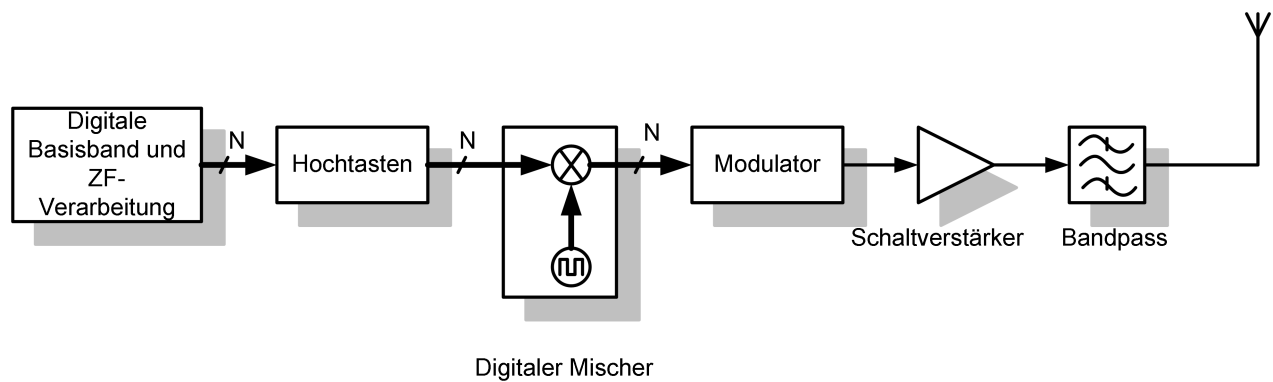


Bild 5.64: Blockschaltbild eines digitalen Senders.

auf die Werte einzustellen. Zeitkontinuierliche Schaltungen sind dagegen empfindlich gegen Taktjitter, insbesondere der A/D-Wandler in der Rückkopplung, da dieser nicht durch die Rauschübertragungsfunktion gefiltert wird [68].

Zeitdiskrete Modulatoren werden je nach Realisierungsform des Filters weiter unterteilt. Bei einer rein digitalen Realisierung wird das Filter durch eine digitale Struktur realisiert. Dies erfordert, dass auch die Daten in digitaler Form vorliegen. Neben der zeitdiskreten Eigenschaft des Eingangssignals muss das Signal auch wertediskret sein. Für einen Transmitter ist das eine attraktive Konfiguration. Die Daten liegen im Basisband im allgemeinen digital vor. Ist es möglich, diese Daten über einen digitalen Mischer auf die Sendefrequenz hochzumischen, kann ein voll digitaler Sender aufgebaut werden, bei dem der Übergang zur analogen Welt erst nach dem Leistungsverstärker erfolgt. Der digitale Modulator erzeugt zudem kein zusätzliches Rauschen. Das Signal-zu-Rauschverhältnis wird vorwiegend durch den Modulator und das Quantisierungsrauschen durch die wertediskrete Darstellung des Signals bestimmt. Der digitale Modulator erzielt damit das höchst mögliche Signal-zu-Rauschverhältnis. Abbildung 5.64 zeigt das Blockschaltbild eines solchen digitalen Transmitters. Zeitdiskrete Modulatoren können auch mittels geschalteter Kapazitäten realisiert werden (*switched capacitor filter*). Das Eingangssignal ist ein analoges, wertekontinuierliches Signal.

Die Filter von zeitkontinuierlichen Modulatoren können mittels Transkonduktanz-Kapazitäts-Filtern (Gm-C-Filtern) oder LC-Filtern realisiert werden. Mit LC-Filtern sind die höchsten Geschwindigkeiten erzielbar. Durch die Anfälligkeit gegen Jitter sind die erzielbaren Signal-zu-Rauschverhältnisse jedoch geringer als bei den zeitdiskreten Modulatoren.

Im folgenden werden der spannungsgesteuerte Klasse-D-Verstärker und der stromgesteuerte Klasse-D-Verstärker bei Ansteuerung mit Delta-Sigma-modulierten Signalen untersucht.

Tabelle 5.4: Delta-Sigma-Modulatoren aus der Literatur.

Referenz	[69]	[70]	[71]	[72]
Jahr	1997	1998	1998	2000
SNR	66 dB	57 dB	53 dB	40 dB
Abtastfrequenz	3.2 GHz	3.8 GHz	4 GHz	4 GHz
Mittelfrequenz	0.8 GHz	0.95 GHz	1 GHz	1 GHz
Bandbreite	100 kHz	200 kHz	4 MHz	20 MHz
Architektur	4. Ordnung	2. Ordnung	4. Ordnung	4. Ordnung
Realisierung	LC	LC	LC	LC
Leistung	1.8 W	135 mW	350 mW	450 mW
Technologie	GaAs HBT	0.5 μm bipolar	0.5 μm SiGe	0.5 μm SiGe

5.5.4 Spannungsgesteuerter Klasse-D-Verstärker

Spannungsgesteuerte Klasse-D-Verstärker können zur Verstärkung von Bandpass-Delta-Sigma-modulierten Signalen verwendet werden. Die Spannung am LC-Resonator entspricht der verstärkten Delta-Sigma-Pulsfolge, welche durch den Resonator gleichzeitig demoduliert wird.

Abbildung 5.65 zeigt das Schaltbild eines spannungsgesteuerten Klasse-D-Verstärkers für Delta-Sigma-modulierte Signale. Da die Delta-Sigma-Pulsfolge irregulär ist, treten negative Ströme durch den jeweils leitenden Transistor auf und müssen durch schnelle Schottkydioden antiparallel zu den Transistoren geschützt werden.

Die Delta-Sigma-Pulsfolge ist breitbandig. Daher müssen zur Ansteuerung breitbandige Verstärker wie zum Beispiel Wanderwellenverstärker verwendet werden.

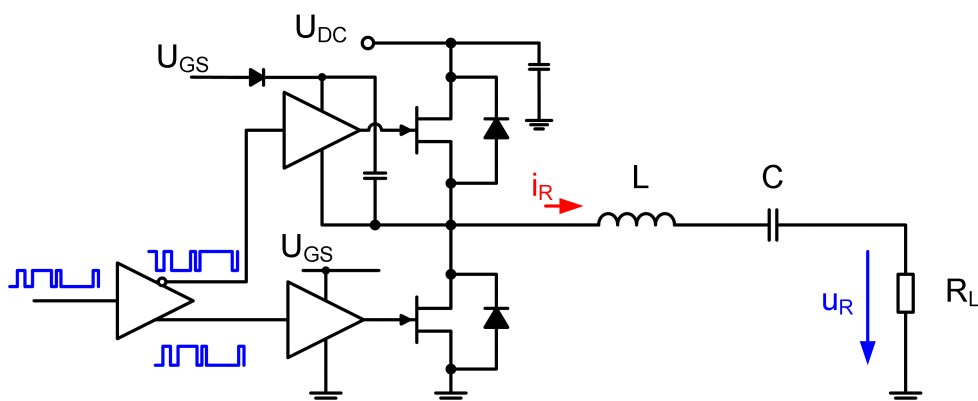


Bild 5.65: Spannungsgesteuerter Klasse-D-Verstärker für Delta-Sigma-modulierte Signale.

Ein prinzipielles Problem ergibt sich bei der Ansteuerung des oberen Transistors. Im Hochfrequenzbereich stehen bei Leistungen von mehreren Watt praktisch nur n-Kanal-Transistoren zur Verfügung. Es wird daher für den oberen Transistor ein Treiber zur Ansteuerung des Gates gegenüber dem wechselnden Source-Potential benötigt. Solche Treiber sind zwar prinzipiell möglich und werden vor allem bei niedrigen Frequenzen eingesetzt, sind aber bei hohen Frequenzen und hohen Leistungen schwer zu realisieren.

Im folgenden wird zuerst die Ausgangsleistung und der optimale Lastwiderstand bestimmt. Anschließend wird auf die Verlustmechanismen eingegangen.

5.5.4.1 Ausgangsleistung und optimaler Lastwiderstand

Die Ausgangsleistung über der Codeeffizienz ergibt sich über Gleichung (5.147) zu

$$P_{\text{out}}(\eta_c) = \frac{1}{4} \cdot \frac{U_{\text{DC}}^2}{R_{\text{L}}} \cdot \eta_c. \quad (5.149)$$

Die Amplitude I_R des Stroms durch den Lastwiderstand ergibt sich mittels $P = \frac{1}{2} \cdot I^2 \cdot R_{\text{L}}$ zu

$$I_R(\eta_c) = \frac{1}{2} \cdot \frac{U_{\text{DC}}}{R_{\text{L}}} \cdot \sqrt{2\eta_c}. \quad (5.150)$$

Damit ist es möglich, den optimalen Lastwiderstand R_{opt} für maximale Ausgangsleistung zu berechnen:

$$R_{\text{opt}} = \frac{U_{\text{DC}}}{2I_{\text{max}}} \cdot \sqrt{2\eta_c} \quad (5.151)$$

Die Ausgangsleistung bezogen auf die Transistorparameter U_{DC} und I_{max} ergibt sich zu

$$P_{\text{out}}(\eta_c) = \frac{1}{4} \cdot U_{\text{DC}} \cdot I_{\text{max}} \cdot \sqrt{2\eta_c}. \quad (5.152)$$

Hiermit berechnet sich die Ausgangsleistungsfähigkeit C_{P} zu:

$$C_{\text{P}} = \frac{P_{\text{out}}}{2U_{\text{DC}}I_{\text{max}}} = \frac{1}{8} \cdot \sqrt{2\eta_c}. \quad (5.153)$$

Abbildung 5.66 zeigt die Ausgangsleistungsfähigkeit C_{P} in Abhängigkeit der Codeeffizienz η_c . Die Codeeffizienz eines Delta-Sigma-modulierten Signals liegt maximal bei ca. 40%. Höhere Codeeffizienzen führen zur Übersteuerung des Modulators. Für die Ausgangsleistungsfähigkeit ergibt sich ein Wert von $C_{\text{P}} \approx 0.12$. Dies ist deutlich niedriger als für einen Klasse-

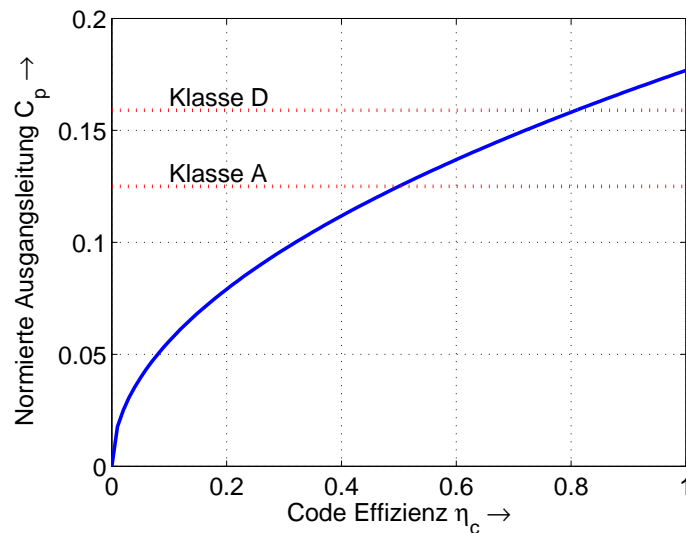


Bild 5.66: Ausgangsleistungsfähigkeit des spannungsgesteuerten Klasse-D-Verstärkers in Abhängigkeit der Codeeffizienz.

D-Verstärker bei einem Tastverhältnis von 50% und auch etwas niedriger als ein Klasse-A-Verstärker. Verstärker für Delta-Sigma modulierte-Signale benötigen daher tendenziell größere Transistoren im Vergleich zu linearen Verstärkern gleicher Ausgangsleistung.

5.5.4.2 Effizienzminderung

Die Effizienz des Schaltverstärkers ist theoretisch 100%. Es treten jedoch Verluste durch Umladevorgänge und resistive Elemente auf. Die Umladevorgänge sind abhängig von der mittleren Schaltfrequenz f_{avg} . Im folgenden werden die Verlustleistungen und Effizienzfaktoren für die dominanten Verlustmechanismen berechnet, wobei das gleiche Ersatzschaltbild wie beim spannungsgesteuerten Klasse-D-Verstärker in Kapitel 4.3.1.4 herangezogen wird. Die Gesamteffizienz lässt sich wie beim spannungsgesteuerten Klasse-D-Verstärker in Kapitel 4.3.1.4 über die Multiplikation der Einzeleffizienzen berechnen, solange die jeweiligen Verluste wesentlich kleiner als die Ausgangsleistung sind.

Verluste durch die Ausgangskapazität Die Verluste durch das Umladen der Ausgangskapazität C_{out} für beide Transistoren ergibt sich über Gleichung (4.56) zu:

$$P_{V_Cout} = 2 \cdot C_{out} \cdot U_{DS}^2 \cdot f_{avg}. \quad (5.154)$$

Die Effizienz η_{Cout} ergibt sich dadurch zu

$$\eta_{\text{Cout}}(\eta_c) = \frac{1}{1 + \frac{8 \cdot C_{\text{out}} \cdot f_{\text{avg}} \cdot R_L}{\eta_c}}. \quad (5.155)$$

Die Verlustleistung ist unabhängig von der Ausgangsleistung des Verstärkers. Der Effizienzfaktor η_{Cout} wird daher für geringere Ausgangsleistungen kleiner.

Verluste durch die Eingangskapazität Die Verlustleistung durch das Umladen der Eingangskapazität C_{in} ergibt sich zu

$$P_{V_{\text{Cin}}} = 2 \cdot C_{\text{in}} \cdot \Delta U_{\text{GS}}^2 \cdot f_{\text{avg}}. \quad (5.156)$$

Der Effizienzfaktor η_{Cin} berechnet sich zu

$$\eta_{\text{Cin}}(\eta_c) = \frac{1}{1 + \frac{8 \cdot C_{\text{in}} \cdot \Delta U_{\text{GS}}^2 \cdot f_{\text{avg}} \cdot R_L}{U_{\text{DC}}^2 \cdot \eta_c}}. \quad (5.157)$$

Die mittlere Schaltfrequenz ist weitgehend unabhängig von der Ausgangsleistung. Die Schaltverluste sind daher ebenfalls unabhängig von der Ausgangsleistung. Die Effizienz über der Ausgangsleistung lässt sich daher abschätzen, wenn beim Entwurf des Schaltverstärkers ein bestimmter Prozentsatz der maximalen Ausgangsleistung als Schaltverlust zugelassen wird. Abbildung 5.67 zeigt die Effizienz in Abhängigkeit der prozentualen Leistung der Schaltverluste. Um Schaltverluste zu minimieren, müssen die Kapazitäten möglichst gering sein. Die Transitfrequenz der Transistoren sollte daher so hoch wie möglich sein. Die Versorgungsspannung sollte eher niedrig sein. Die Schaltverluste können reduziert werden, indem Totzeiten eingefügt werden. Dazu werden beim Umschalten beide Transistoren kurz ausgeschaltet. Das Auf- bzw. das Entladen der Ausgangskapazität erfolgt dabei über dem Lastwiderstand. Durch diese Technik werden zwar Schaltverluste minimiert, aber auch die Linearität degradiert, da kurzzeitig der Resonator verändert wird.

Verluste durch den Leitwiderstand Neben den Schaltverlusten treten Verluste durch den Leitwiderstand R_{on} auf.

$$P_{V_{\text{Ron}}} = \frac{1}{2} \cdot I_R(\eta_c) \cdot R_{\text{on}}. \quad (5.158)$$

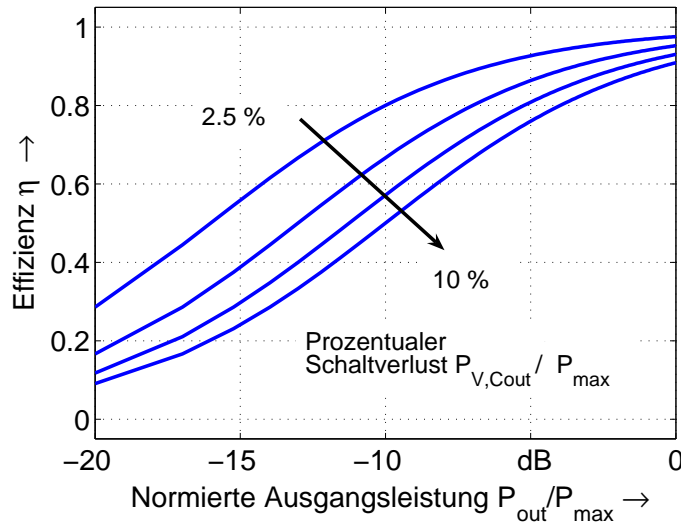


Bild 5.67: Effizienz in Abhängigkeit der Schaltverluste.

Damit berechnet sich der Effizienzfaktor η_{Ron} zu

$$\eta_{Ron} = \frac{1}{1 + \frac{R_{on}}{R_L}}. \quad (5.159)$$

Da die Verlustleistung durch den Leitwiderstand mit der Ausgangsleistung skaliert, ist der Effizienzfaktor η_{Ron} unabhängig von der Aussteuerung des Verstärkers.

Verluste durch die Serieninduktivität Bei Transistoren mit großer Gateweite sind die Serieninduktivitäten nicht vernachlässigbar. Beim spannungsgesteuerten Klasse-D-Verstärker im optimalen Arbeitspunkt werden die Verluste durch das Umladen der Serieninduktivität durch das Nullstromschalten vermieden. Delta-Sigma-modulierte Signale sind irregulär und eine Nullstromschaltung kann nicht realisiert werden.

$$P_{V_{Ls}} = 2 \cdot I_R(\eta_c)^2 \cdot L_s \cdot f_{avg} = \frac{U_{DC}^2 \eta_c L_s f_{avg}}{R_L^2}. \quad (5.160)$$

Der Effizienzfaktor η_{Ls} berechnet sich damit zu

$$\eta_{Ls} = \frac{1}{1 + \frac{4L_s f_{avg}}{R_L}}. \quad (5.161)$$

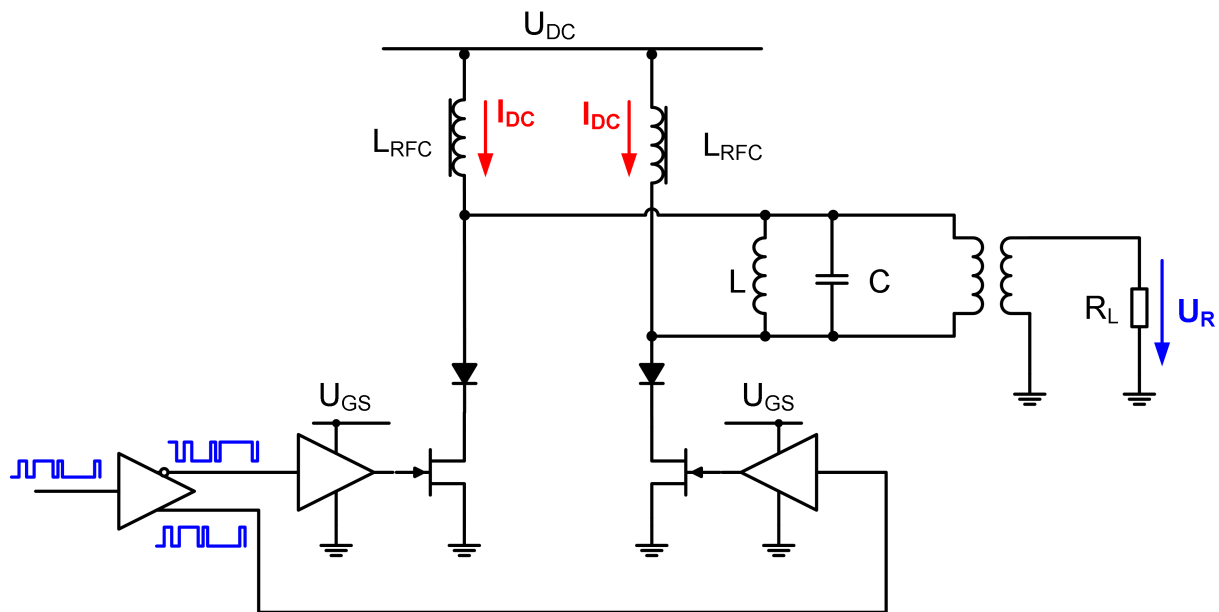


Bild 5.68: Stromgesteuerter Klasse-D-Verstärker mit Schutzdioden, um negative Spannungen über den Transistoren zu vermeiden.

Die Verluste sind proportional zur Ausgangsleistung. Daher ist der Effizienzfaktor η_{LS} unabhängig von der Aussteuerung des Verstärkers.

5.5.5 Stromgesteuerter Klasse-D-Verstärker

Stromgesteuerte Klasse-D-Verstärker können wie spannungsgesteuerte Klasse-D-Verstärker zur Verstärkung von Bandpass-Delta-Sigma-Signalen verwendet werden, da diese mittwertfrei sind. Der Strom durch den LC-Resonator entspricht der Delta-Sigma-Pulsfolge am Eingang des Verstärkers. Ein Vorteil des stromgesteuerten Klasse-D-Verstärkers gegenüber dem spannungsgesteuerten Klasse-D-Verstärker ist die einfachere Ansteuerung der Transistoren, da beide Transistoren gegenüber Masse angesteuert werden. Abbildung 5.68 zeigt den prinzipiellen Aufbau des stromgesteuerten Klasse-D-Verstärkers für Delta-Sigma-modulierte Signale. Da die Pulsfolge irregulär ist, treten negative Spannungen an dem jeweils sperrenden Transistor auf. Die Transistoren müssen durch in Serie geschaltete schnelle Schottkydioden geschützt werden. Diese Dioden reduzieren durch ihre Kniespannung und parasitären Elemente die Effizienz des Verstärkers. Wie beim spannungsgesteuerten Klasse-D-Verstärker müssen breitbandige Verstärker, wie zum Beispiel Wanderwellenverstärker, zur Ansteuerung der Schalttransistoren verwendet werden.

Im Folgenden wird zuerst die Ausgangsleistung und der optimale Lastwiderstand bestimmt. Anschließend wird auf die Verlustmechanismen eingegangen.

5.5.5.1 Ausgangsleistung und optimaler Lastwiderstand

Die Amplitude des rechteckförmigen Stroms durch den Resonator entspricht I_{DC} . Die Ausgangsleistung über der Codeeffizienz berechnet damit sich zu

$$P_{\text{out}}(\eta_c) = \eta_c \cdot I_{\text{DC}}^2 \cdot R_L. \quad (5.162)$$

Der Strom I_{DC} ist vorerst noch unbekannt, kann jedoch über die Leistungsbilanz berechnet werden. Die Gleichstromleistung berechnet sich über die Gleichspannung U_{DC} und den Gleichstrom I_{DC} , der durch beide HF-Drosseln fließt, zu

$$P_{\text{DC}}(\eta_c) = U_{\text{DC}} \cdot 2 \cdot I_{\text{DC}}. \quad (5.163)$$

Beim idealen Klasse-D-Verstärker ist die Effizienz 100%, das heißt das Verhältnis von Ausgangsleistung zu Gleichstromleistung ist eins. Damit läßt sich I_{DC} über die Gleichspannung U_{DC} ausdrücken:

$$I_{\text{DC}}(\eta_c) = \frac{2 \cdot U_{\text{DC}}}{\eta_c \cdot R_L}. \quad (5.164)$$

Damit berechnet sich die Ausgangsleistung zu

$$P_{\text{out}} = \frac{4}{\eta_c} \cdot \frac{U_{\text{DC}}^2}{R_L}. \quad (5.165)$$

Das Ergebnis zeigt ein Problem des stromgesteuerten Verstärkers: Die Ausgangsleistung ist umgekehrt proportional zur Codeeffizienz. Steigt die Codeeffizienz, also steigt die Leistung im Signal, so fällt die Ausgangsleistung ab und umgekehrt. Das resultiert aus der Verwendung der HF-Drosseln L_{RFC} als Stromquellen. Der Mittelwert der Spannung am Drain muss der Gleichspannung U_{DC} entsprechen. Dies spricht auf den ersten Blick nicht für die Funktionalität des Verstärkers. Der Verstärker kann jedoch trotzdem eingesetzt werden, solange die Codeeffizienz, also der Mittelwert des Signals, konstant bleibt.

Um den optimalen Lastwiderstand zu bestimmen, muss der Spitzen-zu-Mittelwert ρ des modulierten Signals berücksichtigt werden. Die Spitzenausgangsleistung berechnet sich zu

$$P_{\text{out,pk}} = \rho \cdot P_{\text{out}} = \rho \cdot \eta_c \cdot I_{\text{DC}}^2 \cdot R_L. \quad (5.166)$$

Der Lastwiderstand über der Codeeffizienz berechnet sich zu

$$R_L = \frac{P_{\text{out,pk}}}{\rho \cdot I_{\text{DC}}^2 \cdot \eta_c} = \frac{U_{\text{max}}}{2 \cdot R_L} \cdot \frac{1}{\rho I_{\text{DC}}^2 \eta_c}. \quad (5.167)$$

Aufgelöst nach R_L und unter Berücksichtigung, dass $I_{\text{DC}} = I_{\text{max}}/2$ ist, ergibt sich damit der optimale Lastwiderstand zu

$$R_{\text{opt}} = \frac{U_{\text{max}}}{I_{\text{max}}} \cdot \sqrt{\frac{2}{\rho \cdot \eta_c}}. \quad (5.168)$$

Über Gleichung (5.164) lässt sich damit der Zusammenhang zwischen der Versorgungsspannung U_{DC} und der maximalen Spannung U_{max} am Transistor berechnen:

$$U_{\text{DC}} = \frac{\eta_c \cdot R_{\text{opt}}}{2} \cdot \frac{I_{\text{max}}}{2} = \frac{U_{\text{max}}}{2} \cdot \sqrt{\frac{\eta_c}{2 \cdot \rho}}. \quad (5.169)$$

Die maximale Ausgangsleistung ergibt sich damit zu

$$P_{\text{out}} = \frac{1}{4} \cdot U_{\text{max}} \cdot I_{\text{max}} \cdot \sqrt{\frac{2\eta_c}{\rho}}. \quad (5.170)$$

Die Ausgangsleistungsfähigkeit berechnet sich zu

$$C_P = \frac{P_{\text{out}}}{2 \cdot U_{\text{max}} I_{\text{max}}} = \frac{1}{8} \sqrt{\frac{2\eta_c}{\rho}}. \quad (5.171)$$

Dies ist die gleiche Ausgangsleistungsfähigkeit wie beim spannungsgesteuerten Klasse-D-Verstärker. Damit sind auch beim stromgesteuerten Klasse-D-Verstärker tendenziell größere Transistoren notwendig wie bei einem linearen Verstärker gleicher Ausgangsleistung.

5.5.5.2 Effizienzmindering

Die Effizienz des stromgesteuerten Klasse-D-Verstärkers ist theoretisch 100%. Die Effizienz wird jedoch von den parasitären Elementen der Transistoren und der Schutzdioden verringert. Im folgenden werden analog zu der Berechnung für den spannungsgesteuerten Klasse-D-Verstärker in Kapitel 4.3.2.4 die Verlustleistungen und Effizienzfaktoren für den stromgesteuerten Klasse-D-Verstärker berechnet.

Verluste durch die Serieninduktivität Die Verluste durch das Umladen der Serieninduktivität ergibt sich für beide Transistoren zusammen zu

$$P_{V_{Ls}} = 8 \cdot L_s \cdot I_{DC}^2 \cdot f_{avg}. \quad (5.172)$$

Der Effizienzfaktor η_{Ls} ergibt sich mittels der Gleichung (5.162) zu

$$\eta_{Ls}(\eta_c) = \frac{1}{1 + \frac{8 \cdot f_{avg} \cdot L_s}{\eta_c \cdot R_L}}. \quad (5.173)$$

Die Verlustleistung durch das Umladen der Serieninduktivität wirkt sich mit am stärksten aus, da diese unabhängig von der Ausgangsleistung ist. Die Serieninduktivität der Transistoren sollte daher möglichst verringert werden. Es ergibt sich der gleiche Verlauf der Effizienz wie in Abbildung 5.67 in Abhängigkeit des auf die maximale Ausgangsleistung bezogenen Schaltverlusts.

Verluste durch den Leitwiderstand Die Verlustleistung durch den Leitwiderstand berechnet sich zu

$$P_{V_{Ron}} = 4 \cdot I_{DC} R_{on}. \quad (5.174)$$

Mittels der Gleichung (5.162) berechnet sich der Effizienzfaktor η_{Ron} zu

$$\eta_{Ron}(\eta_c) = \frac{1}{1 + \frac{4 \cdot R_{on}}{\eta_c \cdot R_L}}. \quad (5.175)$$

Die Verlustleistung durch den Leitwiderstand ist unabhängig von der Ausgangsleistung, da immer der maximale Strom $2I_{DC}$ durch die Transistoren fließt. Dies steht im Gegensatz zum spannungsgesteuerten Verstärker, bei dem die Verlustleistung durch den Leitwiderstand mit der Ausgangsleistung skaliert. Der Leitwiderstand wirkt sich beim stromgesteuerten Verstärker daher stärker aus. Um den Effekt durch den Leitwiderstand zu verringern, sollte der Strom durch die Transistoren möglichst gering sein. Für hohe Ausgangsleistungen sollten daher Technologien verwendet werden, die eine hohe Durchbruchspannung aufweisen.

Verluste durch die Kniespannung Alternativ zum Leitwiderstand können auch die Verluste durch eine konstante Kniespannung bestimmt werden. Die gleichen Verluste werden auch durch den Spannungsabfall der Dioden erzeugt. Die Verluste durch die Kniespannung

berechnen sich zu

$$P_{V_Knee} = 2 \cdot U_K \cdot I_{DC}. \quad (5.176)$$

Der Effizienzfaktor η_{Knee} berechnet sich damit zu

$$\eta_{Knee}(\eta_c) = \frac{1}{1 + \frac{2 \cdot U_K}{\eta_c \cdot R_L \cdot I_{DC}}}. \quad (5.177)$$

Verluste durch die Ausgangskapazität Beim idealen stromgesteuerten Klasse-D-Verstärker werden im optimalen Arbeitspunkt Verluste durch die Ausgangskapazität C_{out} durch spannungsloses Schalten vermieden. Durch die irreguläre Delta-Sigma-Pulsfolge lassen sich diese Verluste jedoch nicht vermeiden. Die Spannungsamplitude in Abhängigkeit der Ausgangsleistung berechnet sich zu

$$U_{out} = \sqrt{2 \cdot P_{out} \cdot R_L}. \quad (5.178)$$

Damit lässt sich die Verlustleistung durch das Umladen der Ausgangskapazitäten berechnen:

$$P_{V_Cout} = 2 \cdot C_{out} \cdot U_{out}^2 \cdot f_{avg}. \quad (5.179)$$

Der Effizienzfaktor η_{Cout} durch das Umladen der Ausgangskapazität ergibt sich damit zu

$$\eta_{Cout} = \frac{1}{1 + 4 \cdot f_{avg} C_{out} R_L}. \quad (5.180)$$

Die Verluste durch die Ausgangskapazität skalieren mit der Ausgangsleistung. Der Effizienzfaktor η_{Cout} ist daher über der Ausgangsleistung konstant.

5.5.6 Zusammenfassung Bandpass-Klasse-S-Verstärker

Bandpass-Klasse-S-Verstärker verwenden Schaltverstärker, um ein analoges Signal effizient zu verstärken. Dafür wird das analoge Eingangssignal über einen Modulator in eine binäre Pulsfolge umgewandelt. Diese wird über einen Schaltverstärker effizient verstärkt und mittels eines Filters anschließend wieder demoduliert.

Als Betriebsarten für Bandpass-Klasse-S-Verstärker kommen sowohl spannungsgesteuerte als auch stromgesteuerte Klasse-D-Verstärker in Betracht. Die Effizienz beider Verstärker ist

theoretisch 100%. Sie wird jedoch durch die Umladeverluste der parasitären Elemente der Transistoren verringert. Durch die irreguläre Pulsfolge lassen sich zudem Umladeverluste durch stromloses und spannungsloses Schalten, wie beim spannungsgesteuerten bzw. stromgesteuerten Klasse-D-Verstärker im optimalen Betriebspunkt, nicht vermeiden. Da im Gigahertzbereich bei Ausgangsleistungen im Wattbereich ausschließlich n-Kanal-Transistoren zur Verfügung stehen, ist die Realisierung von spannungsgesteuerten Klasse-D-Verstärkern aufgrund der Ansteuerung des oberen Transistors schwierig. Beim stromgesteuerten Klasse-D-Verstärker ist die Ansteuerung der Transistoren einfacher, da beide auf ein festes Potential bezogen sind. Der stromgesteuerte Klasse-D-Verstärker ist daher bei hohen Ausgangsleistungen einfacher zu realisieren. Dieser benötigt jedoch ein zusätzliches Symmetrierglied, da der Lastwiderstand bei dieser Architektur differentiell betrieben wird. Zudem können nur Signale mit einem konstanten Mittelwert verstärkt werden, solange HF-Drosseln als Stromquellen verwendet werden. Änderungen des zeitlichen Mittelwerts führen zu einer Erhöhung der Spannung am Transistor oder einer Erhöhung des Stroms durch den Transistor und kann damit zur Zerstörung des Bauelements führen. Dies ist vor allem problematisch in Systemen, die über ein Energiemanagement verfügen, bei dem sich die Signalstatistik mit den Randbedingungen verändert.

Als Modulator kommen vor allem Bandpass-Delta-Sigma-Modulatoren in Betracht. Durch die Rauschformung erreichen diese Modulatoren eine hohe Dynamik. Durch die Modulation wird allerdings die Ausgangsleistungsfähigkeit der Transistoren verringert, so dass beim Klasse-S-Verstärker tendenziell größere Transistoren nötig sind als bei einem vergleichbaren Klasse-AB-Verstärker. Der Delta-Sigma-Modulator erzeugt abhängig vom Eingangssignal eine breitbandige Pulsfolge. Die minimale Periodendauer entspricht der doppelten Periodendauer der Abtastfrequenz. Die maximale Periodendauer ist abhängig von der Signalstatistik. Je geringer die Amplitude ist, desto größer ist die maximale Periodendauer.

Aufgrund der hohen Schaltfrequenzen werden Transistortechnologien mit einer hohen Transitfrequenz benötigt, wie zum Beispiel GaAs- und GaN-Transistoren. LDMOS Transistoren kommen aufgrund ihrer geringen Transitfrequenz nicht in Betracht.

5.6 Vergleich der Architekturen

Der Doherty-Verstärker ist am besten in bestehende Systeme integrierbar, da dieser keine zusätzlichen Modulatoren wie die anderen Architekturen benötigt. Zudem sind die zwei benötigten Transistoren in Endstufen von Basisstationen oft schon vorhanden, so dass durch einen Neuentwurf der Anpassnetzwerke und der Arbeitspunkteinstellung des bestehenden

Verstärkers dieser in einen Doherty-Verstärker umgewandelt werden kann. Soll jedoch das volle Potential der Transistoren ausgenutzt werden, so muss beim Doherty-Verstärker der Arbeitspunkt des Spitzenverstärkers nachgeregelt werden, welches den Aufwand erhöht. Bei der optimalen Architektur wird der Arbeitspunkt von der Basisbandverarbeitung gesteuert. Bei den anderen Verstärkerarchitekturen wie der Versorgungsspannungsmodulation, dem Chireix-Verstärker und dem Bandpass-Klasse-S-Verstärker sind tiefgreifende Eingriffe in das System nötig und erfordern deshalb oft einen kompletten Neuentwurf des Senders.

Die Linearität der Verstärker wird beim Doherty-Verstärker und bei der Versorgungsspannungsmodulation gegenüber einem Klasse-AB-Verstärker verringert, da die Konzepte den Verstärker nahe der maximalen Ausgangsleistung betreiben, um die Effizienz zu erhöhen. Nahe der maximalen Ausgangsleistung sind jedoch auch die Intermodulationsprodukte am höchsten. Für diese Verstärkerarchitekturen sind daher zusätzliche Linearisierungsverfahren notwendig, um die Spezifikationen des Kommunikationsstandards einhalten zu können. Der Doherty-Verstärker bietet die Möglichkeit, durch geeignete Arbeitspunktwahl des Spitzenverstärkers die Linearität gegenüber der Versorgungsspannungsmodulation zu verbessern. Der Chireix-Verstärker stellt prinzipbedingt schon eine Linearisierung dar. Die Dynamik wird allerdings durch die Genauigkeit des Phasenmodulators und den Phasenjitter zwischen den beiden HF-Pfaden begrenzt. Die Linearität des Bandpass-Klasse-S-Verstärkers ist theoretisch sehr hoch, wird aber wie beim Chireix-Verstärker durch die Genauigkeit des Modulators beschränkt. Rein digitale Modulatoren lassen hier die höchste Genauigkeit erwarten, sind aber im Gigahertzbereich aufgrund der hohen Frequenz schwer zu realisieren. Neben dem Modulator beeinflusst jedoch auch der Schaltverstärker durch endliche Anstiegs- und Abfallszeiten, nichtlineare Leitwiderstände und Totzeiten zwischen dem Schalten die Linearität. Beim stromgesteuerten Verstärker mit HF-Drosseln beeinflussen diese Drosseln die Linearität, da sie keinen absolut konstanten Strom liefern können.

Der Trend bei Basisstationen geht hin zu Multiband- und Multistandard-Basisstationen. Für die Multibandfähigkeit werden breitbandige Leistungsverstärker benötigt. Nur bei der Versorgungsspannungsmodulation wird die Bandbreite des HF-Verstärkers nicht eingeschränkt, solange der Spannungsmodulator der Einhüllenden des HF-Trägers folgen kann. Alle anderen Architekturen benötigen Filter oder $\lambda/4$ -Leitungen, welche die Bandbreite beschränken. Prinzipiell kann durch das Umschalten von Anpassnetzwerken am Ausgang die Bandbreite erhöht werden. Dies führt jedoch zu Verlusten im Ausgangsnetzwerk des Verstärkers, was wiederum die Effizienz verringert.

Als einzige Architektur kann die Versorgungsspannungsmodulation auch mit allen Betriebsarten eingesetzt werden. Doherty-Verstärker benötigen lineare Verstärker. Der Chireix-Ver-

Tabelle 5.5: Vergleich der effizienzsteigernden Verstärkerarchitekturen.

Eigenschaft	Doherty	Chireix	VSM	Klasse-S
Mögliche Betriebsarten	AB,B,C	B,AB,D,F	alle	D
Mögliche Technologien	LDMOS GaAs GaN	LDMOS GaAs GaN	LDMOS GaAs GaN	GaAs GaN
Ausgangsleistungsfähigkeit	verringert	unverändert	unverändert	verringert
Bandbreite	eingeschränkt	eingeschränkt	unverändert	eingeschränkt
Modulatoren	Keine	Phase	DC/DC	Delta-Sigma PWM
Optimierte Architektur	1 HF-Pfad 1 NF-Pfad	2 HF-Pfade	1 HF-Pfad 1 NF-Pfad	Digitale Architektur
Intergration in bestehende Systeme	Ja	Nein	Nein	Nein

stärker funktioniert am besten, wenn der Einzelverstärker sich als Spannungsquelle verhält. Der Bandpass-Klasse-S-Verstärker benötigt Schaltverstärker.

Die Effizienz wird unterhalb der maximalen Ausgangsleistung mit allen Konzepten gegenüber einem Klasse-AB-Verstärker erhöht. Die Effizienz wird jedoch bei allen Verstärkern durch nichtideale Elemente beeinflusst. So ergibt sich bei der Versorgungsspannungsmodulation die Gesamteffizienz als Produkt der Effizienzen des HF-Verstärkers und des Spannungsmodulators. Bei der maximalen Ausgangsleistung wird daher die Effizienz immer niedriger sein, da die Effizienz des Spannungsmodulators immer geringer ist als 100%. Beim Klasse-S-Verstärker wird die Effizienz durch die Umladeverluste der parasitären Elemente bestimmt. Durch das irreguläre Schalten können diese Verluste nicht vermieden werden. Durch die hohen Frequenzen und die für Leistungsverstärker benötigten hohen Ströme oder Spannungen bewirken schon geringe parasitäre Kapazitäten und Induktivitäten einen hohen Verlust und damit eine verringerte Effizienz.

Tabelle 5.5 fasst die Verstärkerarchitekturen nochmals zusammen. Am aussichtsreichsten für hohe Ausgangsleistungen von mehreren Watt ist die Versorgungsspannungsmodulation. Die Effizienz ist zwar bei der maximalen Ausgangsleistung geringer als bei einem vergleichbaren Klasse-AB-Verstärker, die Gesamteffizienz wird allerdings von der Effizienz um die mittlere

Ausgangsleistung dominiert. Zudem können hier die gewohnten Entwurfstechniken eingesetzt werden, so dass HF-Verstärker mit hoher Effizienz aufgebaut werden können. Attraktiv ist auch der Bandpass-Klasse-S-Verstärker, insbesondere da dieser Sender ermöglicht, die bis zum Verstärker rein digital sind. Bei einem solchen Konzept entfallen damit die üblichen analogen Komponenten wie A/D-Wandler, Mischer und Spiegelfrequenzfilter. Dies erlaubt sehr kompakte, störunanfällige Sender. Klasse-S-Verstärker benötigen allerdings Transistoren mit geringen parasitären Elementen. Diese sind jedoch vor allem bei hohen Ausgangsleistungen unvermeidbar. Der Klasse-S-Verstärker ist daher vor allem bei geringen bis mittleren Ausgangsleistungen bis zu wenigen Watt attraktiv. Für hohe Ausgangsleistungen sind effiziente Verstärker aufgrund der parasitären Elemente schwer zu realisieren.

6 Zusammenfassung

Heutige Kommunikationsstandards erfordern Modulationsverfahren, welche die Information sowohl in der Phase als auch in der Amplitude des Trägers modulieren, um die steigenden Anforderungen an die Übertragungsbandbreite erfüllen zu können. Die daraus resultierenden Signale weisen hohe Amplitudenschwankungen auf, die linear verstärkt werden müssen. Die dafür notwendigen linearen Leistungsverstärker zeigen jedoch geringe Effizienzen. Die Effizienz von Verstärkern spielt allerdings eine immer größere Rolle beim Entwurf des Gesamtsystems, da niedrige Effizienzen hohe Verlustleistungen verursachen. Die Verstärker müssen daher aufwändig gekühlt werden, was die Gesamtkosten des Systems erhöht.

In der vorliegenden Arbeit werden zunächst die Anforderungen an Leistungsverstärker diskutiert und der Einfluss der Modulations- und Zugriffsverfahren untersucht. Modulationsverfahren mit hohen Übertragungsraten erzeugen Trägersignale mit stark schwankender Einhüllender. Der Leistungsverstärker muss dieser Einhüllenden folgen können, ohne sie zu verzerren, und muss daher entsprechend linear sein.

Anschließend werden die Anforderungen an den Transistor definiert und die Anforderungen an die Technologie formuliert. Es werden die drei am häufigsten verwendeten Technologien für Leistungsverstärker miteinander verglichen: LDMOS-Transistoren, GaAs-HEMTs und GaN-HEMTs. Die LDMOS-Technologie zeichnet sich dabei durch eine hohe Durchbruchspannung, aber eine geringe Stromdichte aus. GaAs-HEMTs zeigen dagegen eine hohe Stromdichte und eine geringe Durchbruchspannung. GaN hat durch die hohe Bandlücke des Materials eine hohe Durchbruchspannung und wegen der hohen Ladungsträgerdichte eine hohe Stromdichte.

Es folgt eine Untersuchung der Betriebsarten von Verstärkern, welche die Grundlage für effizienzsteigernde Verstärkerarchitekturen bilden. Lineare Verstärker wie Klasse-A-, -AB- und -B-Verstärker zeigen eine hohe Linearität, die Effizienz fällt aber unterhalb der maximalen Ausgangsleistung schnell ab. Die Effizienz von linearen Verstärkern kann zwar mittels des Abschlusses von Harmonischen verbessert werden, diese Verbesserung wirkt sich allerdings nur im Bereich der maximalen Ausgangsleistung aus. Der ideale Arbeitspunkt für lineare

Verstärker ist der Klasse-AB-Verstärker nahe dem B-Betrieb, der einen guten Kompromiss zwischen Effizienz, Verstärkung und Linearität darstellt. Allerdings halbiert sich die Effizienz etwa alle 6 dB-Schritte unterhalb der maximalen Ausgangsleistung. Schaltverstärker wie Klasse-D- und -E-Verstärker sind zwar sehr effizient, können aber keine amplitudenmodulierten Signale verstärken.

In dieser Arbeit werden vier Methoden diskutiert, um die Effizienz unterhalb der maximalen Ausgangsleistung zu erhöhen, ohne die Linearität wesentlich zu verringern: Der Doherty-Verstärker, der Chireix-Verstärker, die Versorgungsspannungsmodulation und der Bandpass-Klasse-S-Verstärker. Die Effizienz soll dabei vor allem im Bereich der mittleren Ausgangsleistung erhöht werden, welche die Effizienz dominierend beeinflusst.

Der Doherty-Verstärker bietet eine einfache Möglichkeit, die Effizienz auch unterhalb der maximalen Ausgangsleistung zu erhöhen. Das Prinzip beruht auf der Variation der Lastimpedanzen. Zwei Verstärker - ein Hauptverstärker und ein Spitzenverstärker - treiben dabei den gleichen Lastwiderstand. Der Spitzenverstärker wird nur bei hohen Ausgangsleistungen eingeschaltet und verändert das Kompressionsverhalten des Hauptverstärkers. Durch die endlichen Ausgangsimpedanzen der Transistoren wird allerdings die Verstärkung reduziert, und das Potential der verwendeten Transistoren bezüglich der Ausgangsleistung kann nur durch zusätzliche aufwändigere Maßnahmen wie zum Beispiel einer adaptiven Arbeitspunktregelung ausgenutzt werden. Beim entworfenen Doherty-Verstärker, basierend auf dem LDMOS-Transistor MRF21045 von Freescale, erhöht sich die Effizienz 7 dB unterhalb der maximalen Ausgangsleistung von 15% auf etwas über 27%. Die maximale Ausgangsleistung reduziert sich allerdings von 85 W auf 56 W. Durch eine adaptive Arbeitspunktregelung des Spitzenverstärkers kann die Ausgangsleistung wieder auf 85 W erhöht werden. Die Effizienz steigt dabei nochmals um 5% auf 32%. Dies stellt zum Zeitpunkt der Arbeit die beste Effizienzsteigerung unterhalb der maximalen Ausgangsleistung dar. Der Chireix-Verstärker basiert auf dem Prinzip der linearen Verstärkung durch nichtlineare Komponenten. Das zu verstärkende amplituden- und phasenmodulierte Signal wird durch einen Phasenmodulator in zwei gegenphasige Signale mit konstanter Amplitude aufgeteilt. Diese beiden Signale werden über hocheffiziente Verstärker verstärkt. Das ursprüngliche Signal wird durch Summation der beiden Signale wieder demoduliert. Schlüsselkomponente zur Steigerung der Effizienz ist der Summierer. Bei Verwendung von isolierenden Summierern wie zum Beispiel Hybridkopplern wird die nicht an die Last abgegebene Leistung am isolierten Tor absorbiert und es erfolgt keine Effizienzsteigerung. Eine Effizienzsteigerung erfolgt erst unter Verwendung von nichtisolierenden Summierern, so dass die Verstärker miteinander agieren können. Die Effizienzsteigerung beruht dabei auf der Variation der Lastgeraden. Werden gesättigte Klasse-B-Verstärker verwendet, so müssen Kompensationselemente am Summierer einge-

fügt werden, um eine Effizienzsteigerung zu erhalten. Das Verhalten der Effizienz unterhalb der maximalen Ausgangsleistung kann mit diesen Elementen weitgehend gesteuert werden. Werden Klasse-D-Verstärker verwendet, so sind diese Kompensationselemente nicht notwendig. Die Effizienz wird weitgehend von den Umladevorgängen der parasitären Kapazitäten bestimmt. Erstmals werden in dieser Arbeit genaue analytische Untersuchungen bei Verwendung von Klasse-D-Verstärkern durchgeführt. Der aufgebaute Chireix-Verstärker basiert auf dem GaAs-Transistor MRF35010 von Freescale. Die Einzelverstärker werden im Klasse-B-Betrieb betrieben und haben eine maximale Ausgangsleistung von 5 W bei einer Frequenz von 2 GHz. Die Gesamtleistung ergibt sich damit zu 10 W. Die Effizienz beträgt maximal 52%. Die Effizienz beim Chireix-Verstärker erhöht sich 7 dB unter der maximalen Ausgangsleistung von 25% auf 32% und bei 5 dB unter der maximalen Ausgangsleistung von 33% auf 44%. Dies entspricht dem Stand der Technik zum Zeitpunkt der Arbeit.

Die Versorgungsspannungsmodulation variiert die Drain- bzw Kollektorspannung eines Verstärkers in Abhängigkeit der Aussteuerung des Transistors. Es ist das einzige untersuchte Verstärkerkonzept, welches mit allen Verstärkerklassen funktioniert. Es ist auch das einzige Konzept, welches die Bandbreite des HF-Verstärkers nicht einschränkt, solange der erforderliche Spannungsmodulator der Einhüllenden des HF-Signals folgen kann. Die Effizienz berechnet sich aus der Verkettung der Effizienzen des HF-Verstärkers und des Spannungsmodulators. Die Effizienz des Spannungsmodulators muss daher so hoch wie möglich sein. Klasse-S-Verstärker bieten die Möglichkeit einer hohen Effizienz, da diese auf Schaltverstärkern basieren. Die Effizienz der Spannungsmodulatoren wird maßgeblich von der Schaltfrequenz beeinflusst. Beim Buck-Modulator ist diese Schaltfrequenz fest und etwa 8 bis 10 mal höher als die Bandbreite des Modulators, um Störungen zu minimieren. Schaltunterstützte lineare Verstärker reduzieren die Anforderungen an die Schaltfrequenz, so dass effiziente Schaltverstärker aufgebaut werden können. Ein Verstärker auf Basis des GaAs-Transistors MRF350101 wurde aufgebaut, dessen Versorgungsspannung über einen Klasse-AD-Verstärker geregelt wird. Die maximale Ausgangsleistung des Verstärkers beträgt 6.3 W bei einer Effizienz von 67%. Die Versorgungsspannung wird im Bereich von 6 V - 12 V geregelt, da unter 6 V die Verstärkung rasch abfällt. Die Effizienz 7 dB unter der maximalen Ausgangsleistung steigt dabei von 30% auf 44%. Die Bandbreite des Modulators ist dabei größer als 3 MHz. Diese Ergebnisse gehören zum Zeitpunkt der Arbeit zu den besten, insbesondere unter Berücksichtigung der erzielten Bandbreite.

Bandpass-Klasse-S-Verstärker verwenden Schaltverstärker, um ein analoges Signal hocheffizient zu verstärken. Das analoge Eingangssignal wird über einen Modulator in eine binäre Pulsfolge gewandelt, welche über einen Schaltverstärker effizient verstärkt wird. Anschließend wird das verstärkte Signal wieder demoduliert. Dabei werden Modulationsverfahren

verwendet, bei denen die Demodulation durch eine einfache Filterung erfolgt. Pulsmodulatoren, welche eine binäre Pulsfolge erzeugen, erfordern Schaltfrequenzen, die höher sind als die maximal auftretende Frequenz. Die Schaltfrequenz muss allerdings so gering wie möglich sein, da die Effizienz des Schaltverstärkers durch die Schaltfrequenz stark beeinflusst wird. Aufgrund der hohen Schaltfrequenzen kommen im Gigahertzbereich nur Transistoren basierend auf der GaAs- oder GaN-Technologie in Frage, da diese über eine ausreichend hohe Transitfrequenz verfügen. Bandpass-Delta-Sigma-Modulatoren stellen ein vielversprechendes Modulationsverfahren dar. Bei einem Bandpass-Delta-Sigma-Modulator entspricht die Schaltfrequenz des Modulators typischerweise dem Vierfachen der Trägerfrequenz, da bei dieser Frequenz sich die Struktur des Modulators vereinfacht. Die mittlere Schaltfrequenz entspricht der Trägerfrequenz. Als Schaltverstärker können sowohl spannungsgesteuerte Klasse-D- als auch stromgesteuerte Klasse-D-Verstärker verwendet werden. Beim spannungsgesteuerten Klasse-D-Verstärker ist die Ansteuerung der Transistoren schwierig, da bei hohen Frequenzen nur n-Kanal-Transistoren zur Verfügung stehen. Beim stromgesteuerten Klasse-D-Verstärker werden beide Transistoren gegen Masse betrieben, so dass die Ansteuerung dieser Transistoren einfacher ist. Durch das irreguläre Schalten der Transistoren treten beim spannungsgesteuerten Klasse-D-Verstärker negative Ströme und beim stromgesteuerten Klasse-D-Verstärker negative Spannungen auf. Diese reduzieren die Effizienz des Verstärkers, da parasitäre Elemente umgeladen werden müssen. In beiden Fällen müssen die Transistoren zusätzlich durch Dioden geschützt werden. Die Ausgangsleistungsfähigkeit liegt für beide Verstärker unter der eines Klasse-B-Verstärkers, so dass bei gleicher Ausgangsleistung größere Transistoren verwendet werden müssen. Erstmals werden in dieser Arbeit analytische Untersuchungen zur Effizienz von sowohl nichtinvertierten als auch invertierten Klasse-D-Verstärkern bei Ansteuerung mit Bandpass-Delta-Sigma-Modulierten Signalen durchgeführt. Dies erlaubt eine Abschätzung der Effizienz von Bandpass-Klasse-S-Verstärkern unter Verwendung von Klasse-D-Verstärkern.

Weiterführende Arbeiten sollten den Einfluss des Schaltverstärkers auf die Linearität des Bandpass-Klasse-S-Verstärkers untersuchen. Dieser ändert durch nichtideales Schaltverhalten die Form der Pulsfolge und damit auch dessen Informationsinhalt.

A Abschätzung der Effizienz bei Schaltverstärkern

Um die Effizienz eines Schaltverstärkers abzuschätzen, werden in dieser Arbeit die einzelnen Verlustmechanismen getrennt betrachtet. Dabei werden folgende Verlustmechanismen betrachtet

- Verluste durch das Umladen der Ausgangskapazität.
- Verluste durch das Umladen der Eingangskapazität.
- Verluste durch das Umladen der Serieninduktivität.
- Verluste durch den endlichen Leitwiderstand des Transistors.
- Verluste durch einen konstanten Spannungsabfall, zum Beispiel bei Schutzdioden.

Generell kann dann die Effizienz durch die Verlustleistung berechnet werden:

$$\eta_{\text{all}} = \frac{P_{\text{out}}}{P_{\text{out}} + \sum_i P_{V_i}} = \frac{1}{1 + \sum_i \frac{P_{V_i}}{P_{\text{out}}}} \quad (\text{A.1})$$

Je nach Anzahl der betrachteten Verlustmechanismen wird der Ausdruck sehr unübersichtlich. Wird das Produkt der Einzeleffizienzen betrachtet, so ergibt sich:

$$\prod_i \eta_i = \prod_i \frac{1}{1 + P_{V_i}} = \frac{1}{1 + \sum_i P_{V_i}/P_{\text{out}} + P_{V_1}P_{V_2}/P_{\text{out}}^2 + P_{V_1}P_{V_3}/P_{\text{out}}^2 + \dots} \quad (\text{A.2})$$

Die Terme höherer Ordnung können vernachlässigt werden, wenn die Einzelverluste gering gegenüber der Ausgangsleistung sind. Damit ergibt sich für das Produkt der Effizienzen

$$\prod_i \eta_i \approx \frac{1}{1 + \sum_i \frac{P_{V_i}}{P_{\text{out}}}} = \eta_{\text{all}} \quad (\text{A.3})$$

Die Effizienz kann daher über das Produkt der Einzeleffizienzen abgeschätzt werden. Für die Gesamteffizienz η_{all} ergibt sich damit mittels der Effizienzfaktoren

$$\eta_{\text{all}} \approx \eta_{\text{Cout}} \cdot \eta_{\text{Cin}} \cdot \eta_{\text{Ls}} \cdot \eta_{\text{Knee}} \tag{A.4}$$

B Anpassnetzwerke für Doherty- und Chireix-Verstärker

B.1 Notwendigkeit einer Verzögerungsleitung

Effizienzsteigernde Architekturen, die auf Änderung der Lastgeraden beruhen, benötigen Anpassnetzwerke, bei denen das Transformationsverhältnis unabhängig vom Lastwiderstand ist. Dies ist bei einem Anpassnetzwerk im allgemeinen nicht gegeben. Durch das Einfügen einer zusätzlichen Transformationsleitung kann jedoch jedes beliebige reziproke, verlustlose Anpassnetzwerk so verändert werden, dass das Transformationsverhältnis bei sich variierender Lastimpedanz konstant bleibt.

Das Anpassnetzwerk aus Abbildung B.1(a) soll die Impedanz Z_0 auf einen Wert $Z_{\text{in}} = (1/m) \cdot Z_0$ transformieren. Für den Eingangsreflexionsfaktor $\underline{r}_{\text{in}}$ ergibt sich aufgrund der Anpassung

$$\underline{r}_{\text{in}} = \frac{1 - m}{1 + m} = \underline{S}_{11} \quad \text{mit} \quad m = \frac{Z_0}{Z_{\text{in}}}. \quad (\text{B.1})$$

Im folgenden wird angenommen, dass das Netzwerk reziprok und verlustlos ist. Für ein verlustloses Netzwerk gilt

$$\underline{S}_{12} = \underline{S}_{21} = |\underline{S}_{21}| e^{j \arg(\underline{S}_{21})} \quad (\text{B.2})$$

Für ein reziprokes Netzwerk ergeben sich zusätzlich folgende Zusammenhänge

$$|\underline{S}_{11}|^2 + |\underline{S}_{21}|^2 = 1 \xrightarrow{\text{verlustlos}} |\underline{S}_{21}| = |\underline{S}_{12}| = 1 - \left(\frac{1 - m}{1 + m} \right)^2, \quad (\text{B.3})$$

$$\underline{S}_{11} \underline{S}_{21}^* + \underline{S}_{21} \underline{S}_{22}^* = 0 \Rightarrow \underline{S}_{22} = \frac{m - 1}{m + 1} \cdot e^{j 2 \arg(\underline{S}_{21})}. \quad (\text{B.4})$$

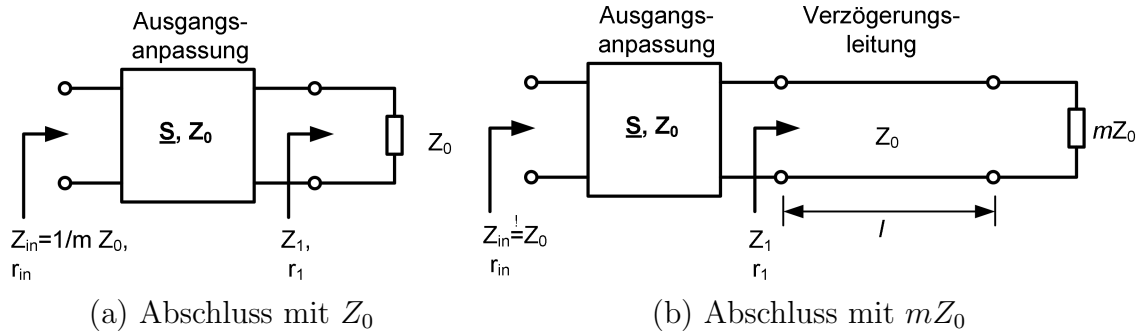


Bild B.1: Die Ausgangsanpassung transformiert den Lastwiderstand Z_0 auf eine Impedanz $Z_{\text{in}} = 1/m \cdot Z_0$ (a). Bei einem Lastwiderstand $m \cdot Z_0$ muss eine Verzögerungsleitung mit der Impedanz Z_0 und der Länge l zwischen Anpassnetzwerk und Lastwiderstand geschaltet werden, damit sich für die Eingangsimpedanz Z_{in} ergibt: $Z_{\text{in}} = 1/m \cdot mZ_0 = Z_0$ (b).

Der Abschlusswiderstand Z_0 wird nun um den Faktor m auf mZ_0 erhöht. Zwischen dem Anpassnetzwerk und dem Abschlusswiderstand wird eine Leitung mit der Impedanz Z_0 und der Länge l geschaltet (Abbildung B.1(b)). Diese Leitung soll nun so dimensioniert werden, dass die Gesamtanordnung den Lastwiderstand wieder um den Faktor m transformiert. Für die Eingangsimpedanz gilt dann

$$Z_{\text{in}} \stackrel{!}{=} \frac{1}{m} \cdot mZ_0 = Z_0. \quad (\text{B.5})$$

Unter der Annahme, dass das Anpassnetzwerk reziprok und verlustlos ist, ergibt sich der Zusammenhang

$$e^{-j\beta l} = e^{-j^2 \arg(S_{21})}. \quad (\text{B.6})$$

Die Leitung muss folglich die Phasenverschiebung des Anpassnetzwerks aufheben.

Wird nun der Lastwiderstand Z_0 auf einen beliebigen Lastwiderstand \underline{Z}_L geändert, so ergibt sich für den Eingangsreflexionsfaktor:

$$r_{\text{in}} = \underline{S}_{11} + \frac{\underline{S}_{12}\underline{S}_{21}r_1}{1 - \underline{S}_{22}r_1} \quad \text{mit} \quad r_1 = \frac{\underline{Z}_L - Z_0}{\underline{Z}_L + Z_0} e^{j\beta l}. \quad (\text{B.7})$$

Unter der Annahme eines reziproken, verlustlosen Netzwerks ergibt sich für den Eingangsreflexionsfaktor und Eingangswiderstand Z_{in}

$$r_{\text{in}} = \frac{\underline{Z}_L/m - Z_0}{\underline{Z}_L/m + Z_0} \quad Z_{\text{in}} = \frac{\underline{Z}_L}{m}. \quad (\text{B.8})$$

Durch Einfügen einer Verzögerungsleitung mit einer bestimmten Länge l kann folglich jedes reziproke, verlustlose Netzwerk, welches eine Impedanz Z_0 mit dem Faktor $1/m$ transformiert, so modifiziert werden, dass alle Lastimpedanzen \underline{Z}_L mit diesem Faktor transformiert werden.

B.2 Bestimmung der Verzögerungsleitung

Bei einem Leistungsverstärker muss das Anpassnetzwerk den optimalen Widerstand R_{opt} an den Lastwiderstand \underline{Z}_L anpassen. Das Anpassnetzwerk besteht dabei aus drei Teilen (Abbildung B.2): Ein internes Netzwerk, bestehend aus den parasitären Elementen des Transistors und des Gehäuses, ein externes Anpassnetzwerk und einer Verzögerungsleitung. Das interne Netzwerk transformiert den optimalen Widerstand R_{opt} auf die Impedanz Z_{in} . Diese Impedanz muss über ein externes Netzwerk auf den Lastwiderstand \underline{Z}_L angepasst werden. Das interne Netzwerk ist im allgemeinen nicht bekannt. Der Lastwiderstand Z_{in} für maximale Ausgangsleistung wird oft messtechnisch ermittelt. Es ist daher schwierig, die erforderliche Leitungslänge l der Offsetleitung direkt zu bestimmen damit das Anpassnetzwerk für alle Lastimpedanzen \underline{Z}_L proportional ist. Einfacher ist es, die Leitungslänge l messtechnisch oder über eine Simulation zu bestimmen. Dazu wird zuerst ein Anpassnetzwerk für maximale Ausgangsleistung mit einem Lastwiderstand \underline{Z}_L entworfen. Schließlich wird bei angeschlossenem Transistor der Ausgangsreflexionsfaktor \underline{S}_{22} bestimmt. Es wird am Ausgang eine Leitung mit der Impedanz \underline{Z}_L eingefügt, so dass die Ausgangsimpedanz reell und maximal wird. In diesem Punkt wird der hohe Innenwiderstand R_{DS} des Transistors wieder in einen reellen Widerstand transformiert und die Laufzeit des gesamten Anpassnetzwerks wird ausgeglichen.

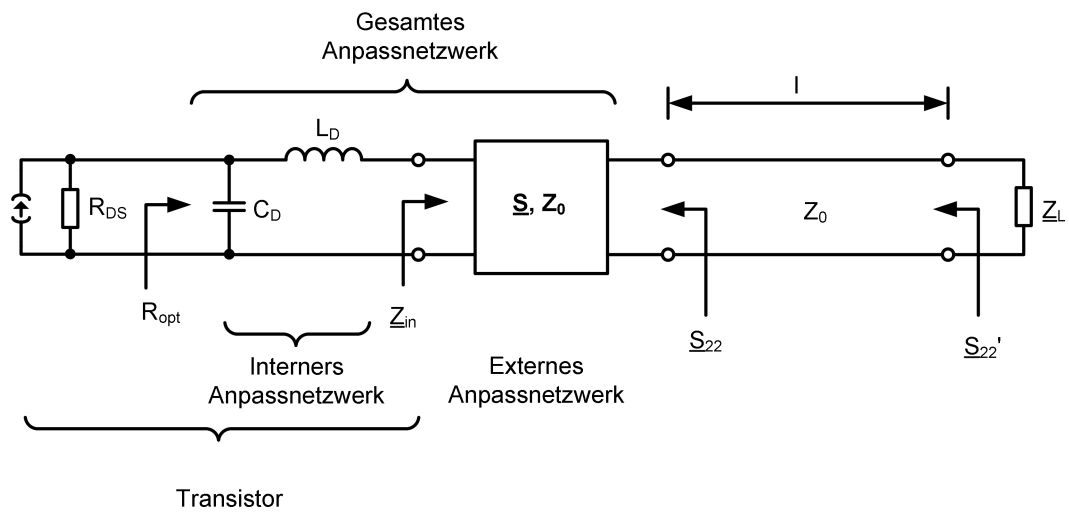


Bild B.2: Anpassnetzwerk für einen Leistungsverstärker mit variierender Lastimpedanz. Das Anpassnetzwerk besteht aus drei Teilen: Einem internen Netzwerk, einem externen Anpassnetzwerk und einer Verzögerungsleitung.

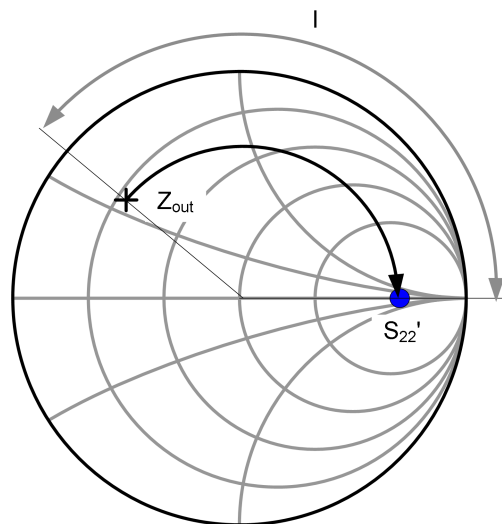


Bild B.3: Bestimmung der Länge der Verzögerungsleitung: S_{22} des Anpassnetzwerks muss in einen hohen, reellen Widerstand transformiert werden.

C Signal-zu-Rauschverhältnis bei Delta-Sigma-Modulatoren

Die am Ausgang eines Delta-Sigma-Modulators auftretende Rauschleistung $\sigma_{e,HP}^2$ innerhalb der Bandbreite f_B kann über die Wiener-Lee-Beziehung berechnet werden:

$$\sigma_{e,HP}^2 = \int_{-f_B}^{f_B} S_{ee}(f) |NTF(f)|^2 df \quad (C.1)$$

Unter der Annahme, dass das Rauschen gleichverteilt ist und mit der Rauschübertragungsfunktion NTF eines Delta-Sigma-Modulators M -ter Ordnung ergibt sich die Rauschleistung zu

$$\sigma_{e,HP}^2 = \int_{-f_B}^{f_B} \sigma_e^2 \frac{1}{f_S} \cdot 2^{2M} \sin\left(\pi \frac{f}{f_S}\right)^{2M} df. \quad (C.2)$$

Für geringe Bandbreiten f_B um null kann die Sinusfunktion in eine Taylorreihe entwickelt werden. Für den Sinusterm ergibt sich dann

$$\sin\left(\pi \frac{f}{f_S}\right)^{2M} \approx \left(\pi \frac{f}{f_S}\right)^{2M}. \quad (C.3)$$

Mit dieser Näherung berechnet sich die Rauschleistung innerhalb der Bandbreite f_B

$$\sigma_{e,HP}^2 = \sigma_e^2 \frac{\pi^{2M}}{2M+1} \left(\frac{2f_B}{f_S}\right)^{2M+1}. \quad (C.4)$$

Mit diesem Ergebniss kann nun das Signal-zu-Rauschverhältnis berechnet werden. Dieses ergibt sich zu

$$\text{SNR} = \frac{\sigma_s^2}{\sigma_{e,HP}^2} = \frac{\sigma_s^2}{\sigma_e^2} \cdot \frac{2M+1}{\pi^{2M}} \left(\frac{f_S}{2f_B}\right)^{2M+1}. \quad (C.5)$$

Die Leistung eines Sinussignals mit der Amplitude q berechnet sich zu $\sigma_s^2 = \frac{1}{2}q^2$. Die Rauschleistung berechnet sich zu $\sigma_e^2 = \frac{1}{12}q^2$. Damit ergibt sich ein Signal-zu-Rauschverhältnis von

$$\text{SNR} = 6 \cdot \frac{2M+1}{\pi^{2M}} \left(\frac{f_S}{2f_B} \right)^{2M+1}, \quad (\text{C.6})$$

$$\frac{\text{SNR}}{\text{dB}} = 7.78 + 10 \log_{10} \left(\frac{2M+1}{\pi^{2M}} \text{OSR}^{2M+1} \right). \quad (\text{C.7})$$

Die Berechnung des Signal-zu-Rauschverhältnisses wird damit über zwei Näherungen erreicht:

- Das Rauschleistungsdichtespektrum wird als weißes Rauschen angenommen.
- Das Rauschleistung wird über der Frequenz linearisiert.

Literatur

- [1] H. Drüke, D. Henckel, M. Reidenbach, and A. Seidel-Schulze, "Verbesserung der Kooperation mit den Kommunen beim Aufbau von Mobilfunknetzen. Gutachten im Auftrag des Informationszentrums für Mobilfunk," Deutsches Institut für Urbanistik, Tech. Rep., 2003.
- [2] D. Gavert, "Minimierung elektromagnetischer Felder des Mobilfunks, UMTS, DECT, Powerline und Induktionsfunkanlagen," Studie im Auftrag des Bundesministeriums für Wirtschaft und Technologie, Tech. Rep., 2006.
- [3] "Datasheet MRF5S21090HSR3: 19 W Avg. 28 V, 2 x W-CDMA Lateral N-Channel RF Power MOSFET," Freescale Semiconductor.
- [4] N. Lashkarian, H. Tarm, and C. Dick, "Crest Factor Reduction in Multi-Carrier WCDMA Transmitter," *IEEE 16th Symposium on Personal, Indoor and Mobile Radio Communications*, pp. 321 – 325, 2005.
- [5] B. Kim, J. Kim, I. Kim, and J. Cha, "The Doherty Amplifier," *IEEE Microwave Magazine*, vol. 7, no. 5, pp. 42 – 50, October 2006.
- [6] J. C. Pedro and J. Perez, "Accurate Simulation of GaAs MESFET's Intermodulation Distortion Using a New Drain-Source Current Model," *IEEE Transactions on Microwave Theory and Techniques*, vol. 42, no. 1, pp. 25 – 33, January 1994.
- [7] J. Vuolevi and T. Rahkonen, *Distortion in RF Power Amplifiers*. Artech House, 2003.
- [8] S. Dimitrijević, *Understanding Semiconductor Devices*. Oxford University Press, 2000.
- [9] I. Robertson and S. Lucyszyn, Eds., *RFIC and MMIC design technology*. The Institution of Electrical Engineers, 2001.
- [10] F. Schwier, "Wide Bandgap and Other Non-III-V RF Transistors: Trends and Prospects," *ASU Tempe*, 2004.
- [11] J. Olsson, N. Rorsman, L. Vestling, C. Fager, J. Ankarcrona, H. Zirath, and K. Eklund, "1 W/mm RF Power Density at 3.2 GHz for a Dual-Layer RESURF LDMOS Transistor," *IEEE Electron Device Letters*, vol. 23, pp. 206–208, April 2002.
- [12] B. Green, E. Lan, P. Li, O. Hartin, C. Gaw, M. C. deBaca, E. Johnson, L. Klingbeil, P. Fisher, J. Kim, D. Maurer, B. Knappenberger, M. Miller, and C. Weitzel, "A High Power Density 26 V GaAs pHEMT Technology," *IEEE MTT-S International Microwave Symposium Digest*, pp. 817 – 820, 2004.

- [13] K. Inoue, M. Nagahara, N. Ui, H. Maemitsu, and S. S. an J. Fukaya, "A High Gain L-Band GaAs FET Technology for 28 V Operation," *IEEE MTT-S International Microwave Symposium Digest*, pp. 821 – 824, 2004.
- [14] H. Xu, S. Gao, S. Heikamn, I. Long, U. K. Mishra, and R. A. York, "A High-Efficiency Class-E GaN HEMT Power Amplifier at 1.9 GHz," *IEEE Microwave and Wireless Components Letters*, vol. 16, no. 1, pp. 22 – 24, January 2006.
- [15] J. Lutz, *Halbleiter-Leistungsbaulemente*. Springer Verlag, 2006.
- [16] S. C. Cripps, *RF Power Amplifier for Wireless Communications*. Artech House, Inc., 1999.
- [17] H. Kobayashi, J. M. Hinrichs, and P. Asbeck, "Current-Mode Class-D Power Amplifiers for High Efficiency RF Applications," *IEEE Transactions on Microwave Theory and Techniques*, vol. 49, no. 12, pp. 2480 – 2485, December 2001.
- [18] A. Long, J. Yao, and S. I. Long, "A 13 W Current Mode Class D High Efficiency 1 GHz Power Amplifier," in *45th Midwest Symposium on Circuit and Systems*, 2002, pp. I–33 – I–36.
- [19] T.-P. Hung, A. G. Metzger, P. J. Zampardi, M. Iwamoto, and P. M. Asbeck, "Design of High-Efficiency Current-Mode Class-D Amplifiers for Wireless Handsets," *IEEE Transactions on Microwave Theory and Techniques*, vol. 53, no. 1, pp. 144 – 152, January 2005.
- [20] H. M. Nemati, C. Fahe, and H. Zirath, "High Efficiency LDMOS Current Mode Class-D Power Amplifier at 1 GHz," in *Proceedings of the 36th European Microwave Conference*, 2006.
- [21] V. Tyler, "A new high-efficiency high power amplifier," *Marconi Rev.*, vol. 2, no. 130, pp. 96–109, Fall 1958.
- [22] D. M. Snider, "A Theoretical Analysis and Experimental Confirmation of the Optimally Loaded and Overdriven RF Power Amplifier," *IEEE Transactions on Electron Devices*, vol. 14, pp. 851–857, June 1967.
- [23] F. H. Raab, "Maximum Efficiency and Output of Class-F Power Amplifiers," *IEEE Transactions on Microwave Theory and Techniques*, vol. 49, no. 6, pp. 1162–1166, June 2001.
- [24] P. M. White, "Effect on Input Harmonic Terminations on High Efficiency Class-B and Class-F Operation on pHEMT Devices," *Microwave Symposium Digest, 1998 IEEE MTT-S International*, pp. 1611–1614, 1998.
- [25] N. O. Sokal, "RF Power amplifiers-classes from A through S," *Electro/95 International Professional Program Proceedings*, pp. 335 – 400, 1995.
- [26] F. Lépine, A. Adahl, and H. Zirath, "L-Band LDMOS Power Amplifiers Based on Inverse Class-F Architecture," *IEEE Transactions on Microwave Theory and Techniques*, vol. 53, no. 6, pp. 2007 – 2012, June 2005.

- [27] Allam-Quyahia, C. Duperrier, C. Tolant, F. Temcamani, and P. Eudeline, "A 71.9% power-added-efficiency inverse class-f ldmos," *IEEE MTT-S International Microwave Symposium*, pp. 1542 – 1545, 2006.
- [28] W. Gerhard and R. Knöchel, "A 2.14 GHz inverse class-F SI-LDMOS power amplifier with voltage second harmonic peaking," *German Microwave Conference 2006*, 2006.
- [29] S. Gao, P. Butterworth, A. Sambell, C. Sanabria, H. Xu, S. Heikman, U. Mishra, and R. York, "Microwave Class-F and Inverse Class-F Power Amplifiers Designs using GaN Technology and GaAs pHEMT," *1st European Microwave Integrated Circuits Conference*, pp. 493 – 496, 2006.
- [30] D. Schmelzer and S. I. Long, "A GaN HEMT Class F Amplifier at 2 GHz with > 80% PAE," in *Microwave Symposium Digest, 2006, IEEE MTT-S International*, 2006, pp. 96 –99.
- [31] N. O. Sokal and A. D. Sokal, "Class E - A New Class of High-Efficiency Tuned Single-Ended Switching Power Amplifiers," *IEEE Journal of Solid-State Circuits*, vol. SC-10, no. 3, pp. 168–176, June 1975.
- [32] M. Albulet, *RF Power Amplifiers*. Noble Publishing Corporation, 2001.
- [33] P. Colantonio, F. Giannini, R. Giofre, M. Y. Medina, D. Schreurs, and B. Nauwelaers, "High Frequency Class E Design Methodologies," *13th GaAs Symposium*, pp. 329 – 332, 2005.
- [34] A. Adahl and H. Zirath, "A 1 GHz Class E LDMOS Power Amplifier," *European Microwave Conference*, 2003.
- [35] N. Ui and S. Sano, "A 100 W Class-E GaN HEMT with 75% Drain Efficiency at 2 GHz," *European Microwave Conference*, 2006.
- [36] W. H. Doherty, "A new High Efficiency Amplifier for Modulated Waves," *Proceedings of the IRE*, vol. 24, no. 9, pp. 1163–1182, 1936.
- [37] Y. Yang, Jeonghyeon, B. Shin, and B. Kim, "A Microwave Doherty Amplifier Employing Envelope Tracking Technique for High Efficiency and Linearity," *IEEE Microwave and Wireless Components Letters*, vol. 13, no. 9, pp. 370 – 372, September 2003.
- [38] J. R. Gajadharsing, O. Bosama, and P. van Westen, "Analysis and Design of a 200 W LDMOS Based Doherty Amplifier for 3G Base Stations," *IEEE MTT-S International Microwave Symposium Digest*, pp. 529 – 532, 2004.
- [39] J. E. James Crescenzi, R. S. Pengelly, S. M. Wood, and R. E. Buss, "60 Watt Doherty Amplifiers Using Gain 2-Stage Hybrid Amplifier Modules," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1383–1386, 2005.
- [40] K.-J. Cho, W.-J. Kim, J.-H. Kim, and S. P. Stapleton, "40 W Gallium Nitride Microwave Doherty Power Amplifier," in *Microwave Symposium Digest. IEEE MTT-S International*, 2006, pp. 1895–1898.

- [41] H. Chireix, "High Power Outphasing Modulation," *Proceedings of the IRE*, vol. 23, no. 11, pp. 1370–1392, November 1935.
- [42] D. C. Cox, "Linear Amplification with Nonlinear Components," *IEEE Transactions on Communications*, vol. Comm-22, pp. 1942–1945, December 1974.
- [43] P. M. A. Robert Langridge, Todd Thornton and L. E. Larson, "A Power Re-Use Technique for Improved Efficiency of Outphasing Microwave Amplifiers," *IEEE Transactions on Microwave Theory and Techniques*, vol. 47, no. 8, pp. 1467–1470, August 1999.
- [44] I. Hakala, D. K. Choi, L. Gharavi, N. Kajakine, J. Koskela, and R. Kaunisto, "A 2.14-GHz Chireix Outphasing Transmitter," *IEEE Transactions on Microwave Theory and Techniques*, vol. 53, no. 6, pp. 2129 – 2138, June 2005.
- [45] J. Gründlingh, K. Parker, and G. Rabjohn, "A High Efficiency Chireix Out-phasing Power Amplifier for 5 GHz WLAN Applications," *Microwave Symposium Digest*, pp. 1535–1538, 2004.
- [46] A. A. M. Saleh and D. C. Cox, "Improving the Power-Added Efficiency of FET Amplifiers Operating with Varying-Envelope Signals," *IEEE Transactions on Microwave Theory and Techniques*, vol. 31, no. 1, pp. 51–56, January 1983.
- [47] L. R. Kahn, "Single sideband transmission by envelope elimination and restoration," *Proceedings of the IRE*, vol. 40, no. 7, pp. 803–806, July 1952.
- [48] T. L. Skvarenina, *The Power Electronics Handbook*. CRC Press Inc, 2001.
- [49] F. H. Raab, "Split-band modulator for Kahn-technique transmitters," *International Microwave Symposium*, pp. 887–890, 2004.
- [50] G. Yundt, "Series- or parallel-connected composite amplifiers," *IEEE Transactions on Power Electronics*, vol. 1, no. 1, pp. 48–54, 1986.
- [51] H. Ertl, J. W. Kolar, and F. C. Zach, "Basic Considerations and Topologies of Switched-Mode Assisted Linear Power Amplifiers," *IEEE Transactions on Industrial Electronics*, vol. 44, no. 1, pp. 116 – 123, February 1997.
- [52] E. A. v. T. Ronan A.R. van der Zee, "A Power-Efficient Audio Amplifier Combining Switching and Linear Techniques," *IEEE Journal of Solid-State Circuits*, vol. 34, no. 7, pp. 985 – 991, July 1999.
- [53] G. R. Walker, "A Class B Switched-Mode Assisted Linear Amplifier," *IEEE Transactions on Power Electronics*, vol. 18, no. 6, pp. 1278 – 1285, November 2003.
- [54] A. E. Ginart, R. M. Bass, W. M. L. Jr., and T. G. Habetler, "Analysis of the Class AD Audio Amplifier Including Hysteresis Effects," *IEEE Transactions on Power Electronics*, vol. 18, no. 2, pp. 679 – 685, March 2003.
- [55] *IRLR024N HEXFET Power MOSFET*, International Rectifier, 2000, Datasheet.
- [56] F. H. Raab, B. E. Sigmon, R. G. Myers, and R. M. Jackson, "L-Band Transmitter Using Kahn EER Technique," *IEEE Transactions on Microwave Theory and Techniques*, vol. 46, no. 12, pp. 2220 – 2225, December 1998.

- [57] D. R. Anderson and W. H. Cantrell, "High-Efficiency High-Level Modulator for Use in Dynamic Envelope Tracking CDMA RF Power Amplifier," *IEEE MTT-S International Microwave Symposium*, pp. 1509 – 1512, 2001.
- [58] P. Draxler, S. Lanfranco, D. Kimaball, C. Hsia, J. Jeong, J. va de Sluis, and P. Asbeck, "High Efficiency Envelope Tracking LDMOS Power Amplifier for W-CDMA," *International Microwave Symposium*, p. 1534 . 1537, 2006.
- [59] H. R. Camenzind, "Modulated Pulse Audio Amplifiers for Integrated Circuits," *IEEE Transactions on Audio and Electroacoustics*, vol. AU-14, no. 3, pp. 136–140, September 1966.
- [60] F. Raab, "Radio Frequency Pulsewidth Modulation," *IEEE Transactions on Communications*, vol. 21, no. 8, pp. 958–966, August 1973.
- [61] P. Besslich, "Device for amplitude-modulating a high frequency carrier wave," U.S. Patent 3 363 199, Januar 1968.
- [62] A. Jayaraman, P. Chen, G. Hannigton, L. Larson, and P. Asbeck, "Linear High-Efficiency Microwave Power Amplifiers Using Bandpass Delta-Sigma Modulators," *IEEE Microwave and Guided Wave Letters*, vol. 8, no. 3, pp. 121–123, March 1998.
- [63] R. Schreier and M. Snelgrove, "Bandpass delta-sigma modulation," *Electronic Letters*, vol. 25, no. 23, pp. 1560–1561, 9th November 1989.
- [64] W. Bennett, "Spectra of quantized signals," *Bell Journal*, pp. 446–472, 1948.
- [65] R. Schreier and G. C. Temes, *Understanding Delta-Sigma Data Converters*. John Wiley & Sons , Inc., 2005.
- [66] R. Sobot, "Design Methodology for Continuous-Time Bandpass Sigma-Delta Modulators," Ph.D. dissertation, Simon Fraser University, 2005.
- [67] T. Johnson and S. Stapleton, "Available Load Power in a RF Class D Amplifier with a Sigma-Delta Modulator Driver," *IEEE Radio and Wireless Conference*, pp. 439 – 442, 2004.
- [68] P. Benabes and R. Kielbasa, "Fast clock-jitter Simulation in continuous-time Delta-Sigma modulators," *IEEE Instrumentation and Measurement Technology Conference*, pp. 1587 – 1590, 2001.
- [69] A. Jayaraman, P. Asbeck, K. Nary, S. Beccue, and K.-C. Wang, "Bandpass Delta-Sigma Modulator with 800 MHz Center Frequency," *19th Annual Gallium Arsenide Integrated Circuit (GaAs IC) Symposium*, pp. 95 – 98, 1997.
- [70] W. Gao and W. M. Snelgrove, " A 950-MHz IF Second-Order Integrated LC Bandpass Delta-Sigma Modulator," *IEEE Journal of Solid-State Circuits*, vol. 33, no. 5, pp. 723–732, May 1998.
- [71] W. Gao, J. A. Cherry, and W. M. Snelgrove, "A 4 GHz Fourth-Order SiGe HBT Band Pass $\Delta\Sigma$ Modulator," *Symposium on VLSI Circuits*, pp. 174 – 175, 1998.

-
- [72] J. A. Cherry, W. M. Snelgrove, and W. Gao, "On the Design of a Fourth-Order Continuous-Time LC Delta-Sigma Modulator for UHF A/D Conversion," *IEEE Transactions on Circuit and Systems-II: Analog and Digital Signal Processing*, vol. 47, no. 6, pp. 518 – 530, June 2000.

Lebenslauf

Name	Ingo Dettmann
Geburtsdatum	20. November 1969
Geburtsort	Friedrichshafen
Juni 1987	Theodor-Schüz-Realschule Realschulabschluss
Aug. 1987 - Jan. 1991	Telenorma GmbH Ausbildung zum Kommunikationselektroniker Fachrichtung Telekommunikationstechnik
Feb. 1991 - Sept. 1991	Telenorma GmbH Technischer Mitarbeiter
Okt. 1991 - Juni 1993	Technische Oberschule Stuttgart Abschluss: Fachgebundene Hochschulreife
Juli 1993 - Aug. 1993	Telenorma GmbH Technischer Mitarbeiter
Okt. 1993 - Sept. 1994	Grundwehrdienst
Okt. 1994 - Juni 2000	Universität Stuttgart Studium der Elektrotechnik, Fachrichtung Nachrichtentechnik Abschluss: Diplomingenieur
Juli 2000 - April 2002	Agilent Technologies, Böblingen Projektingenieur
Okt. 2001 - Sept. 2007	Universität Stuttgart Institut für Elektrische und Optische Nachrichtentechnik Wissenschaftlicher Mitarbeiter
seit Okt 2007	ROHDE & SCHWARZ GmbH & Co. KG Entwicklungsingenieur

Danksagung

Die vorliegende Arbeit entstand während meiner Tätigkeit als wissenschaftlicher Mitarbeiter am Institut für Elektrische und Optische Nachrichtentechnik der Universität Stuttgart.

Ich danke Herrn Prof. Berroth für die wissenschaftliche Betreuung und für das mir entgegengebrachte Vertrauen.

Herrn Prof. Roth-Stielow danke ich für die freundliche Übernahme des Mitberichtes.

Allen Kolleginnen und Kollegen am Institut danke ich für die vielen wertvollen Diskussionen, die Zusammenarbeit und die Unterstützung im Laufe dieser Arbeit.

Ein großer Dank an alle von mir betreuten Studenten und die daraus resultierenden Beiträge zu dieser Arbeit.

Danke an alle, die mich während der Zeit an der Universität Stuttgart begleitet haben und mich auch hoffentlich weiter begleiten werden. Die Zeit bei Wanderungen, Spaziergängen und beim Philosophieren haben viele Dinge relativiert.

Danke an meine Eltern für die Unterstützung und dass sie mir immer den Rücken freigehalten haben.