Institut für Leistungselektronik
und Elektrische Antriebe

Prof. Dr.-Ing. J. Roth-Stielow

Masterarbeit

SiC-basierte Leistungselektronik unter dem Einfluss hoher Lastwechsel

Universität Stuttgart

An der Universität Stuttgart vorgelegt von:

Andre Michelberger

Matrikelnummer: 2870636

Betreuer: Maximilian Nitzsche

Prüfungsdatum: 22.12.2020

Erklärung

Ich versichere,

dass ich die Arbeit selbstständig verfasst habe,

dass ich keine anderen als die angegebenen Quellen benutzt habe und ich alle wörtlich oder sinngemäß aus anderen Werken übernommenen Aussagen als solche gekennzeichnet habe,

dass die eingereichte Arbeit weder vollständig noch in wesentlichen Teilen Gegenstand eines anderen Prüfungsverfahrens gewesen ist,

dass ich die Arbeit noch nicht veröffentlicht habe und

dass das elektronische Exemplar mit dem gedruckten Exemplar übereinstimmt.

Stuttgart, 21. Dezember 2020 _____

Andre Michelberger

Inhaltsverzeichnis

1. Motivation 11
2. Grundlagen 14
   2.1. Degradation von Leistungshalbleitern 14
   2.2. Lebensdauertests 16
   2.3. Power-Cycling 17
3. Kühlkörpercharakterisierung 20
   3.1. Design 20
   3.2. Messungen 21
   3.3. Thermische Modellierung 24
      3.3.1. Thermische Ersatzschaltbilder 24
      3.3.2. Bestimmung des thermischen Ersatzschaltbilds 29
      3.3.3. Validierung der Modelle 33
      3.3.4. Physikalische Schlüsse aus Parametern 35
      3.3.5. Reproduzierbarkeit der Ergebnisse 36
      3.3.6. Fazit 42
4. Kühlsystem 43
   4.1. Gesteuerter Kühlwasserfluss 43
      4.1.1. Prinzip 43
      4.1.2. Messungen 44
      4.1.3. Anmerkungen 45
      4.1.4. Fazit 47
   4.2. Aufbau des Kühlsystems 47
   4.3. Überprüfung der Symmetrie (TSEP Messung) 50
5. Entwurf eines Gatetreibers 55
      5.1.1. Anforderungen 55
      5.1.2. Wahl eines Gatetreibers 56
      5.1.3. Schaltungsdesign 57
      5.1.4. Layout 58
6. Systemaufbau 60
   6.1. Hardware 60
   6.2. Software 63
7. Zusammenfassung 65
8. Ausblick 66
9. Literaturverzeichnis 67

Abbildungsverzeichnis

Abbildung 1.1: ROHM SiC-Halbbrückenmodul mit Treiberschaltung 12
Abbildung 1.2: Leistungsmodul mit SiC-Halbleitern in Embedding-Technologie [3] ... 12
Abbildung 1.3: Schematischer Aufbau gekoppelter Wechselrichter [10] 13
Abbildung 2.1: Schematischer Aufbau eines Moduls 14
Abbildung 2.2: Abgelöste Bondverbindung [12] 15
Abbildung 2.3: Riss in einem Bonddraht [12] 15
Abbildung 2.4: Riss in Bodenplattenlötung [13] 15
Abbildung 2.5: Belastung eines Bonddrahts [11, S.125] 15
Abbildung 2.6: Strom- und Temperaturverläufe beim Lastwechseltest 17
Abbildung 2.7: Anzahl möglicher Lastwechsel in Abhängigkeit von ΔT und Tm [11, S.127] 19
Abbildung 3.1: 3D-gedruckter Kühlkörper mit montiertem SiC-Modul [6] 20
Abbildung 3.2: CAD Modell des 3D-gedruckten Kühlkörpers [6] 21
Abbildung 3.3: Austerlitz Kühlkörper 21
Abbildung 3.4: geöffnetes SiC-Halbbrückenmodul 22
Abbildung 3.5: Messaufbau zum Aufzeichnen der Sprungantwort 23
Abbildung 3.6: Temperaturverlauf bei Lastsprung 23
Abbildung 3.7: Ersatzschaltbild Cauer-Netzwerk 26
Abbildung 3.8: Ersatzschaltbild Foster-Netzwerk 27
Abbildung 3.9: Aufgezeichnete Abkühlkurven 30
Abbildung 3.10: Zeitlicher Verlauf der thermischen Impedanz $Zth, messt$ 31
Abbildung 3.11: Annäherung Messung $Ztht$ des Austerlitz-Kühlkörper mit Foster-Netzwerk 3. Grades 32
Abbildung 3.12: Annäherung Messung $Ztht$ des Austerlitz-Kühlkörper mit Foster-Netzwerk 4. Grades 32
Abbildung 3.13: Vergleich Messung & Simulation, 3D-Kühlkörper, Lastprofil 1 34
Abbildung 3.14: Vergleich Messung & Simulation, 3D-Kühlkörper, Lastprofil 2 34
Abbildung 3.15: Vergleich Messung & Simulation, 3D-Kühlkörper, Lastprofil 3 34
Abbildung 3.16: Vergleich Messung & Simulation, 3D-Kühlkörper, Lastprofil 4 34
Abbildung 3.17: Vergleich Messung & Simulation, Austerlitz Kühlkörper, Lastprofil 1 34
Abbildung 3.18: Vergleich Messung & Simulation, Austerlitz Kühlkörper, Lastprofil 2 34
Abbildung 3.19: Vergleich Messung & Simulation, Austerlitz Kühlkörper, Lastprofil 3 35
Abbildung 3.20: Vergleich Messung & Simulation, Austerlitz Kühlkörper, Lastprofil 4 35
Abbildung 3.21: Übersicht Parameter Cauer-Netzwerk des Austerlitz-Kühlkörper von verschiedenen Messungen 37
Abbildung 3.22: Messbereich Thermokamera klein 38
Abbildung 3.23: Messbereich Thermokamera mittel 38
Abbildung 3.24: Messbereich Thermokamera groß 38
Abbildung 3.25: Übersicht Parameter Cauer-Netzwerk des Austerlitz-Kühlkörper bei verschiedenen Messbereichen 38
Abbildung 3.26: Abkühlkurve und thermische Impedanz des Austerlitz-Kühlkörpers bei unterschiedlichen Abtastbedingungen 39
Abbildung 3.27: Übersicht Parameter Cauer-Netzwerk des Austerlitz-Kühlkörper bei unterschiedlichen Abtastbedingungen 40

Abbildung 3.28: Vergleich Parameter Cauer-Netzwerk zweier verschiedener Messungen 41
Abbildung 3.29: Vergleich Abkühlkurve zwei verschiedener thermischer Modelle 41
Abbildung 4.1: Phasen des gesteuerten Kühlwasserflusses im Temperaturverlauf ... 43
Abbildung 4.2: Übersicht der einzelnen Phasen des gesteuerten Kühlwasserflusses 43
Abbildung 4.3: Vergleich der Temperaturverläufe zwischen konstantem und gesteuertem Kühlwasserfluss 44
Abbildung 4.4: Vergleich Temperaturverläufe bei gesteuertem Kühlwasserfluss 45
Abbildung 4.5: Temperaturunterschied zwischen Bodenplatte und Chip beim Power-Cycling 46
Abbildung 4.6: Schematischer Aufbau des Kühlsystems 48
Abbildung 4.7: Magnetventil 48
Abbildung 4.8: Kühlsystem (Draufsicht) ohne Zwischenkreis 49
Abbildung 4.9: Kühlsystem (Untersicht) 50
Abbildung 4.10: TSEP Messung 52
Abbildung 4.11: TSEP Kalibrierungsmessung 53
Abbildung 5.1: Beispielhafter Verlauf der Gatespannung [29] 55
Abbildung 5.2: Schaltung Gatespannungsregler 58
Abbildung 5.3: Gatetreiber Low-Side 59
Abbildung 6.1: Gesamtübersicht des Systemaufbaus 60
Abbildung 6.2: Power-Cycling Prüfstand 63

Tabellenverzeichnis

Tabelle 3.1: Analogie zwischen thermischen und elektrischen Größen 25
Tabelle 3.2: Parameter Foster-Netzwerk des 3D-gedruckten Kühlkörpers 32
Tabelle 3.3: Parameter Foster-Netzwerk des Austerlitz Kühlkörpers 32
Tabelle 3.4: Parameter Cauer-Netzwerk des 3D-gedruckten Kühlkörpers 33
Tabelle 3.5: Parameter Cauer-Netzwerk des Austerlitz Kühlkörpers 33
Tabelle 3.6: Lastprofile zur Validierung der Systemmodelle 33
Tabelle 5.1: Eigenschaften ROHM BSM120D12P2C005 [29] 56

Abkürzungen

Abkürzung	*Erklärung*
SiC	Siliziumcarbid
MOSFET	Metall-Oxid-Halbleiter-Feldeffekttransistor
IGBT	Insulated Gate Bipolar Transistor
ILEA	Institut für Leistungselektronik und Elektrische Antriebe
TSEP	Temperatursensitive elektrische Parameter
DSEP	Degradationssensitive elektrische Parameter
SPI	Serial Peripheral Interface
PWM	Pulsweitenmodulation
FPGA	Field Programmable Gate Array
ZK	Zwischenkreis
TTL	Transistor-Transistor-Logik
IPM	Intelligentes Power Modul

Symbolverzeichnis

Symbol	*Einheit*	*Beschreibung*
U	V	elektrische Spannung
I	A	elektrischer Strom
R	Ω	elektrischer Widerstand
C	F	elektrische Kapazität
T	°C, K	Temperatur
Q	W	Wärmestrom
R_{th}	$\frac{\mathrm{K}}{\mathrm{W}}$	thermischer Widerstand
C_{th}	$\frac{\mathrm{Ws}}{\mathrm{K}}$	thermische Kapazität
$Z_{th}(t)$	$\frac{\mathrm{K}}{\mathrm{W}}$	thermische Impedanz
$Z_{th,mess}(t)$	$\frac{\mathrm{K}}{\mathrm{W}}$	thermische Impedanz, aus Messung bestimmt
τ	s	Zeitkonstante
U_{DS}	V	Drain-Source Spannung
$U_{DS,max}$	V	maximale Drain-Source Spannung
U_{GS}	V	Gate-Source Spannung
$U_{GS,min}$, $U_{GS,max}$	V	minimale/maximale Gate-Source Spannung
$U_{GS,min,surge}$, $U_{GS,max,surge}$	V	minimale/maximale Gate-Source Spannung (kurzzeitig)
$U_{GS,on}$	V	positive Gatespannung (Gate Einschaltspannung)
$U_{GS,off}$	V	negative Gatespannung (Gate Ausschaltspannung)
U_{TOT}	V	Gate-Versorgungsspannung
U_{EE*}	V	Spannung des virtuellen Massepunkts (unbelastbar)
U_{EE}	V	Spannung des virtuellen Massepunkts (belastbar)

$U_{EE,min}$, $U_{EE,max}$	V	minimale/maximale Spannung des virtuellen Massepunkts
$U_{SS'}$, $U_{S'S}$	V	Spannungsabfall zwischen Power-Source und Kelvin-Source
U_{DC}	V	DC-Spannung
I_{DS}	A	Drain-Source Strom
$I_{DS,max}$	A	maximaler Drain-Source Strom
I_L	A	Laststrom
I_{max}	A	Stromamplitude
P_{loss}	W	Verlustleistung
ΔP	W	Leistungssprung
T_{chip}	°C, K	Oberflächentemperatur auf Halbleiterchip
T_j	°C, K	Temperatur am p-n-Übergang
T_{max}	°C, K	maximale Temperatur
T_{min}	°C, K	minimale Temperatur
ΔT	°C, K	Temperaturhub
T_m	°C, K	mittlere Temperatur
t_{on}	s	Einschaltzeit
t_{off}	s	Ausschaltzeit
T_{water}	°C, K	Kühlwassertemperatur
Q_{water}	$\frac{l}{min}$	Kühlwasserfluss (Volumenstrom)
Q_U, Q_V, Q_W	$\frac{l}{min}$	Kühlwasserfluss pro Kühlstrang (Volumenstrom)
$V_{heatsink}$	cm^3	Volumen des Kühlkörpers
$\rho_{AlSi10Mg}$	$\frac{g}{cm^3}$	Dichte von AlSi10Mg
$m_{heatsink}$	g	Messe des Kühlkörpers
$c_{AlSi10Mg}$	$\frac{J}{g \cdot K}$	spezifische Wärmekapazität von AlSi10Mg

C_{iss}	F	Gate-Kapazität
$R_{G,int}$	Ω	interner Gate-Widerstand
$R_{G,ext}$	Ω	externer Gatewiderstand
$R_{G,on}$	Ω	externer Gate-Einschaltwiderstand
$R_{G,off}$	Ω	externer Gate-Ausschaltwiderstand
$\hat{\mathrm{I}}_{OUT}$	A	Treiber-Ausgangsstrom
U_{ISO}	V	Isolationsspannung
f_{MAX}	Hz	maximale Schaltfrequenz

1. Motivation

Die Elektromobilität gilt als Zukunftsträger für eine umweltfreundliche und nachhaltige Fortbewegung. Auch wenn rein elektrisch betriebene PKW schon seit einigen Jahren ihren Weg auf die Straßen gefunden haben, ist das Ende der Entwicklung in diesem Bereich noch lange nicht erreicht. Eine der großen Herausforderungen an die Technik der Elektromobilität stellt noch immer die geringe Reichweite gegenüber mit Benzin oder Diesel betriebenen Fahrzeugen dar. Um diese weiter zu erhöhen müssen zum einen Fortschritte in der Speichertechnik gemacht werden, zum anderen muss aber auch die gespeicherte Energie möglichst effizient in Bewegung umgewandelt werden. An dieser Stelle verspricht der Einsatz von Siliziumkarbid-Halbleitern für die Leistungselektronik im Fahrzeug Vorteile gegenüber klassischen siliziumbasierten IGBTs, welche die Effizienz des Antriebsstrangs erhöhen und somit zur Reichweitesteigerung beitragen.

Der Hauptvorteil von Siliziumkarbid-Halbleitern in diesem Einsatzgebiet liegt in geringeren Schalt- und Durchlassverlusten sowie kürzeren Schaltdauern und daraus resultierenden schnelleren Schaltfrequenzen gegenüber Silizium-IGBTs. Siliziumkarbid verfügt außerdem über eine höhere Sperrspannungsfestigkeit pro Materialdicke und über eine bessere Wärmeleitfähigkeit, wodurch trotz kleinerer Baugröße die Wärme gut abgeführt werden kann und so lokale Temperatur-Hotspots vermieden werden. Damit kann Leistungselektronik nicht nur effektiver betrieben werden, sondern durch die höhere Schaltfrequenz auch passive Komponenten kleiner ausgeführt werden, um somit Gewicht, Bauraum und nicht zuletzt Kosten zu senken. [1], [2]

Das Forschungsprojekt „Siliziumcarbid-basierte Leistungsmodule zur Effizienz- und Reichweitensteigerung von Elektrofahrzeugen“ (kurz: SiCeffizient), gefördert vom Bundesministerium für Bildung und Forschung, beschäftigt sich genau mit dieser Thematik und strebt eine Reichweitesteigerung von 6% durch den Einsatz von Siliziumkarbidhalbleitern zur Ansteuerung des Antriebs von Elektrofahrzeugen an. Die Erkenntnisse aus diesem Projekt sollen darüber hinaus auch als Grundlage für eine spätere Industrialisierung von SiC-basierten Leistungsmodulen zum Einsatz kommen und die Wettbewerbsfähigkeit nachhaltig stärken. [3]

Eine Besonderheit im Forschungsprojekt ist der Einsatz neuartiger Aufbau- & Verbindungstechniken, wie das sogenannte „Chip Embedding“. Bei diesem werden die Leistungstransistor-Chips nicht mehr in diskreten Bauteilen oder Modulen verbaut (siehe Abbildung 1.1), sondern in das Platinenmaterial der zugehörigen Treiber- und Ansteuerungsschaltung eingearbeitet (siehe Abbildung 1.2). Ziel hiervon ist eine Miniaturisierung der Leistungselektronik, wodurch parasitäre Induktivitäten und Kapazitäten in Leiterbahnen und Zuleitungen minimiert werden, welche bei den möglichen schnellen Schaltfrequenzen und hohen Stromanstiegs- und Abfallzeiten von SiC-MOSFETs eine dominante Rolle spielen. Zudem besteht die Aussicht darauf, dass durch die neuen Aufbau- und Verbindungstechniken Ausfallmechanismen eliminiert und damit eine hohe Zuverlässigkeit erreicht wird. [4, S.1], [5] Um dies zu untersuchen und gleichzeitig neue Probleme durch das Chip-Embedding aufzudecken, sind ausführliche Lebensdaueruntersuchungen notwendig. [6, S.2] Hierzu hat die Universität

Stuttgart im Projekt die Aufgabe, sich mit Lebensdauertests an SiC-Halbleitern zu beschäftigen. [7] Als einer der Projektschritte soll dafür ein Lebensdauerprüfstand in Form von zwei gekoppelten Wechselrichtern entstehen, in dem neue Testverfahren für ein anwendungsorientierteres Power-Cycling erprobt und gleichzeitig Lebensdauertests an SiC-Halbbrückenmodulen durchgeführt werden können.

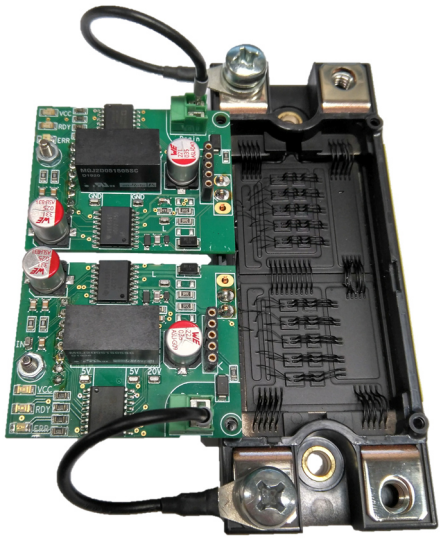


Abbildung 1.1: ROHM SiC-Halbbrückenmodul mit Treiberschaltung

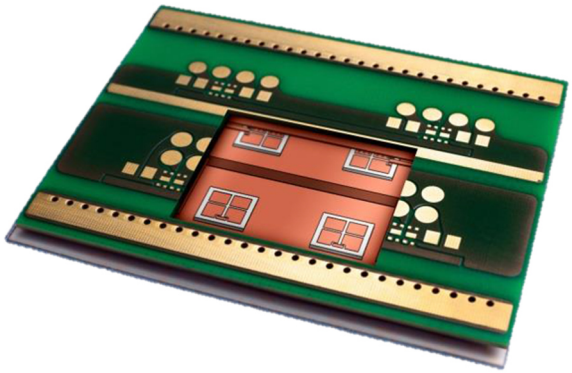


Abbildung 1.2: Leistungsmodul mit SiC-Halbleitern in Embedding-Technologie [3]

Um das Power-Cycling möglichst anwendungsorientiert durchzuführen, soll sogenanntes AC Power-Cycling zum Einsatz kommen. Dabei werden die zu untersuchenden Leistungshalbleiter gegenüber dem klassischen Power-Cycling nicht mit einem DC Laststrom beaufschlagt, sondern schaltend betrieben, um einen AC Laststrom einzustellen, wodurch sich zu den Durchlassverlusten auch Schaltverluste in den Halbleitern ergeben. Der Einfluss der Schaltverluste im Power-Cycling wird beim Einsatz effizienter Halbleitertechnologien wie Siliziumkarbid unter Umständen auch zwingend benötigt, um ausreichend hohe Temperaturen im Halbleiter erzeugen zu können, ohne die vom Hersteller vorgegebenen maximalen Betriebsparameter überschreiten zu müssen.

Zudem soll das Power-Cycling mit gekoppelten Wechselrichtern durchgeführt werden. Dabei werden die zu testenden Leistungshalbleiter in einem dreiphasigen Wechselrichter eingebaut, welcher mit einem weiteren Wechselrichter als Last betrieben wird. Beide Wechselrichter sind eingangs- und ausgangsseitig gekoppelt. Der schematische Aufbau eines solchen gekoppelten Betriebs ist in Abbildung 1.3 dargestellt und wird in [8] und [9] näher beschrieben. Der Vorteil eines gekoppelten Aufbaus besteht darin, dass die Leistung, die mit den zu testenden Modulen geschaltet wird, nicht in Wärme umgewandelt wird und verloren geht, sondern in das System zurückgespeist wird. Somit muss die Spannungsversorgung lediglich die Verlustleistung des Gesamtsystems bereitstellen und kann verhältnismäßig kompakt und günstig ausfallen. Zudem muss keine immense Menge an Verlustwärme abgeführt

werden.
Durch einen dreiphasigen Aufbau werden außerdem Leistungsrippel auf der DC-Seite minimiert. Zudem ermöglicht dies auch den Test von Halbbrückenmodulen oder Six-Packs im Wechselrichter. Ebenso können die Halbleiter inklusive zugehöriger Treiberschaltung getestet werden, was das Power-Cycling von sogenannten Intelligenten Power Modulen (IPM) mit integrierter Treiberschaltung erlaubt und für den späteren Verlauf des Projekts beim Testen der Leistungsmodule mit Chip Embedding wichtig wird. [6, S.2]

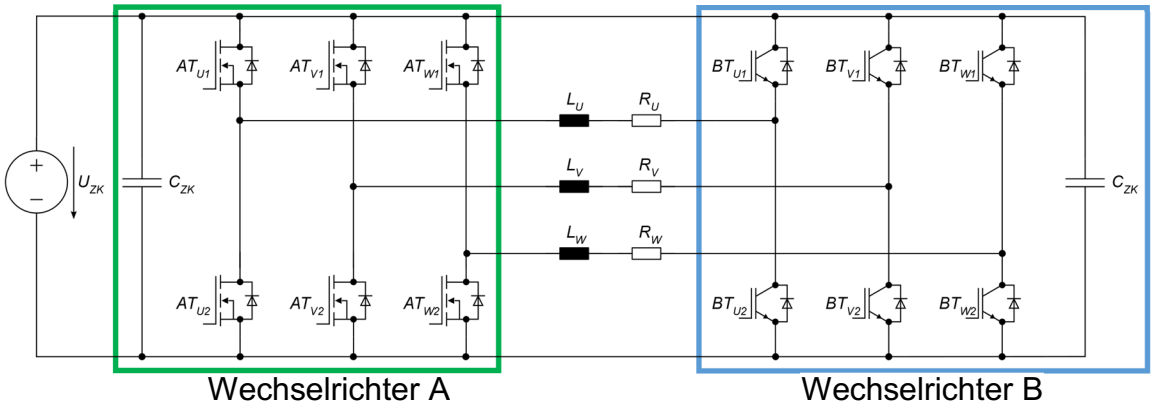


Abbildung 1.3: Schematischer Aufbau gekoppelter Wechselrichter [10]

Auf thermischer Seite sollen ebenfalls Neuerungen zum Einsatz kommen. Ein spezielles Kühlkonzept soll den Temperaturhub beim Power-Cycling erhöhen, indem der Kühlwasserfluss nicht konstant eingeschaltet ist, sondern während dem Power-Cycling zu- und abgeschaltet wird.

Um hierfür noch bessere Voraussetzungen zu schaffen, wurde außerdem ein neuartiger Kühlkörper speziell für den Einsatz beim Power-Cycling entwickelt, welcher schnelle Temperaturzyklen in einem solchen Aufbau erlauben soll.

Diese Arbeit befasst sich mit den thermischen Aspekten innerhalb des Projekts. Im ersten Schritt wird der neuartige Kühlkörper untersucht und auf seine Eignung im Hinblick auf den Einsatz in einem Power-Cycling Prüfstand bewertet. Anschließend wird das Prinzip des geschalteten Kühlwasserflusses beim Power-Cycling näher betrachtet. Im letzten Schritt wird damit das Kühlsystem für einen der Wechselrichter des Prüfstands entworfen und aufgebaut.
Das Durchführen und die Auswertung des eigentlichen Power-Cyclings ist nicht Teil der Arbeit.

2. Grundlagen

Im Rahmen der Arbeit kommen SiC-Halbbrückenmodule des Typs „BSM120D12P2C005“ von ROHM mit einer maximalen Drain-Source Spannung von $U_{DS,max} = 1200V$ und einem maximalen Drain-Source Strom von $I_{DS,max} = 134A$ zum Einsatz (siehe Abbildung 1.1). Aus Gründen der Übersichtlichkeit beziehen sich die im Folgenden beschriebenen Grundlagen speziell auf SiC-Leistungsmodule. Für andere Technologien und Bauformen (z.B. IGBT-Module, SiC-MOSFETs in TO-Gehäusen oder Scheibenzellen) können diese geringfügig abweichen.

2.1. Degradation von Leistungshalbleitern

Der Ausfall von Leistungshalbleitern kann aus vielen Fehlerursachen resultieren. Ausfälle, die aus einer falschen Handhabung bzw. Überschreiten der Betriebsparameter des Halbleiters entstehen, wie z.B. eine Zerstörung durch Überstrom oder Übertemperatur, sollen im Rahmen dieser Arbeit nicht betrachtet werden. Zur Lebensdaueruntersuchung werden lediglich Degradationsprozesse im Leistungshalbleiter betrachtet.

Der schematische Aufbau des in dieser Arbeit verwendeten Siliziumkarbid-Moduls ist in Abbildung 2.1 dargestellt. Es besteht aus einer Bodenplatte aus Kupfer, auf der ein Substrat aus Aluminiumnitrid und Kupfer aufgelötet ist. Auf dem Substrat sind die eigentlichen Siliziumkarbid-Chips aufgelötet. Die Oberseite eines Chips ist mit Bonddrähten aus Aluminium kontaktiert. Das gesamte Modul ist mit einem Silikongel vergossen.

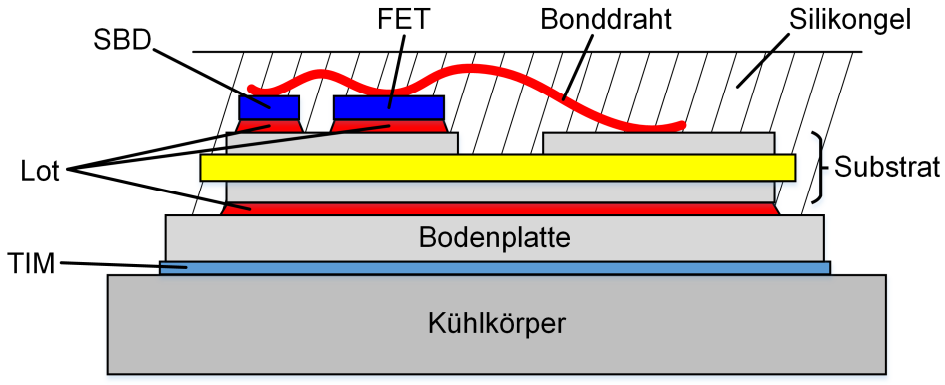


Abbildung 2.1: Schematischer Aufbau eines Moduls

Der maßgebliche Degradationsprozess in einem Halbleitermodul ist die mechanische Zerstörung des Moduls durch thermo-mechanische Spannungen, welche durch Temperaturzyklen verursacht werden. Im Betrieb erwärmt sich der Leistungshalbleiter durch Durchlass- und Schaltverluste und dehnt sich dadurch aus. Durch unterschiedliche Ausdehnungskoeffizienten der verschiedenen Materialien, aus denen

das Leistungsmodul aufgebaut ist, entstehen so mechanische Spannungen zwischen diesen, sodass Temperaturänderungen auf Dauer zu einer Materialermüdung der Verbindungen zwischen einzelnen Materialien führen. [11, S.122, 126] Das Ablösen oder Brechen von Bondverbindungen (siehe Abbildung 2.2 und Abbildung 2.3) sowie die Ermüdung von Lötverbindungen zwischen den einzelnen Materialschichten (siehe Abbildung 2.4) sind die daraus resultierenden häufigsten Ausfallmechanismen bei Standard-Modulen.

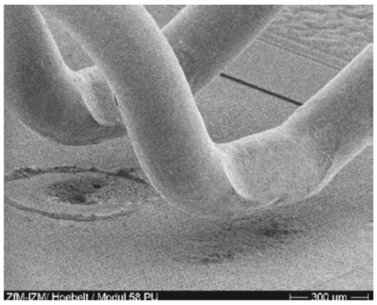


Abbildung 2.2: Abgelöste Bondverbindung [12]

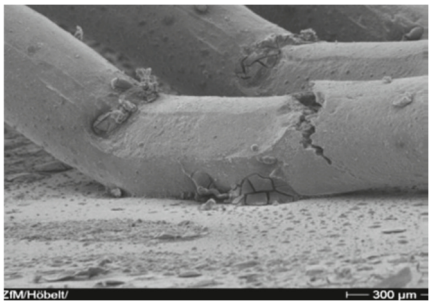


Abbildung 2.3: Riss in einem Bonddraht [12]

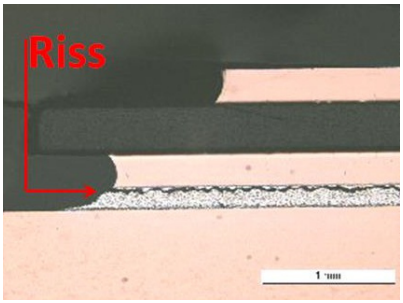


Abbildung 2.4: Riss in Bodenplattenlötung [13]

Durch den relativ hohen Wärmeausdehnungskoeffizienten von Aluminium im Vergleich zu Silizium oder Kupfer unterliegen insbesondere die Bonddrähte großen Belastungen (siehe Abbildung 2.5). Sie werden bei jedem Temperaturzyklus des Moduls gestaucht und gestreckt. Dadurch werden sowohl die Knickstellen am Bondfuß, als auch die Schweißverbindung geschädigt. Meist sind für eine höhere Stromtragfähigkeit mehrere Bonddrähte parallel angebracht, daher führt der Defekt eines Bonds noch nicht direkt zum Ausfall des Moduls. Die noch intakten Bonddrähte müssen in diesem Fall aber den zusätzlichen Stromfluss mittragen, wodurch der Alterungsprozess weiter beschleunigt wird, bis es zum vollständigen Ausfall des Bauelements kommt. [11, S.124]

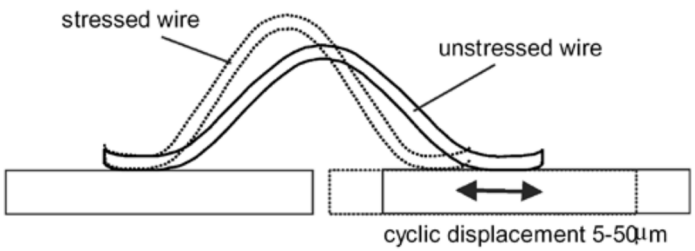


Abbildung 2.5: Belastung eines Bonddrahts [11, S.125]

Die großflächige Lötverbindung zwischen Bodenplatte und Substrat wird vor allem bei langsameren Erwärmungsvorgängen belastet. Durch die stetige Belastung kann es zu einem allmählichen Ablösen der Verbindung an den Ecken des Moduls kommen. Der Wärmewiderstand steigt dadurch an, sodass eine Überhitzung des Chips oder die Beschleunigung anderer Ausfallmechanismen die Folge ist. [11, S.123]

2.2. Lebensdauertests

Lebensdaueruntersuchungen werden sowohl in der Forschung, als auch in der Produktion zur Charakterisierung der Leistungshalbleiter und zur Qualitätssicherung durchgeführt. Durch statistische Ausfallanalyse ist es damit möglich eine Abschätzung der Lebensdauer für bestimmte Anwendungen zu treffen. [11, S.129]

Für eine vollständige Lebensdaueruntersuchung werden verschiedene Tests durchgeführt, welche unterschiedliche Eigenschaften des Halbleiterbauelements untersuchen. Bei diesen handelt es sich meist um zerstörende Tests, welche an Produktionsmustern durchgeführt werden. Da Halbleiterbauelemente in der Praxis oft viele Jahre im Einsatz sind und ein Test unter Realbedingungen somit zu lange dauern würde, handelt es sich bei den meisten Testverfahren um beschleunigte Tests, die den Testzeitraum auf einige Stunden, Tage oder Wochen verkürzen.

Die durchgeführten Tests und Testbedingungen können von Hersteller zu Hersteller unterschiedlich sein. In der Regel richten sie sich aber nach Normen und Richtlinien, wie z.B. die IEC 60749-34 oder AQG 324, in denen die Durchführung bestimmter Tests vorschreiben und Randbedingungen für diese festlegen sind. [12, S.268]

Im Folgenden sind einige der häufig durchgeführten Testverfahren aufgeführt:

Heißsperr-Test & Gatestress-Test

Bei diesen Tests wird hauptsächlich die Qualität des Halbleiterchips untersucht. Durchgeführt werden sie bei hoher Temperatur und mit den entsprechenden maximalen Betriebsparametern ($U_{DS,max}$ und $U_{GS,max}$ bzw. $U_{GS,min}$). [12, S.270]

Hoch- und Tieftemperaturlagerung

Bei der Hoch- und Tieftemperaturlagerung wird das Modul jeweils für einige Tage bei hohen und tiefen Temperaturen aufbewahrt. Dabei wird hauptsächlich die Qualität des Gehäuses unter hohen thermischen Belastungen sichergestellt. Bei der Tieftemperaturlagerung wird zudem die Elastizität und Widerstandsfähigkeit des Silikongels überprüft. [11, S.118], [12, S.271]

Schadgastest (Korrosive Atmosphäre)

Beim Schadgastest werden die zu untersuchenden Bauelemente für einige Tage einer aggressiven Atmosphäre ausgesetzt. Hierbei wird die korrosive Wirkung von Umwelteinflüssen simuliert. [11, S.120]

Temperaturwechseltest

Beim Temperaturwechseltest werden die Module zyklisch zwischen der maximalen und minimalen Lagertemperatur erwärmt bzw. abgekühlt. Dies geschieht entweder in einem Klimaschrank oder in einem Aufbau, in dem das Modul zwischen einer Heizkammer und einer Kühlkammer hin und her bewegt wird. Die Module werden dabei nicht mit Strom oder Spannung belastet. Die Erwärmung findet rein passiv von außen statt. Die Zyklusdauer wird relativ lange gewählt, sodass sichergestellt wird, dass sich das Modul in jedem Durchlauf vollständig aufwärmt und abkühlt.

Ziel des Tests ist die beschleunigte Degradation des Moduls durch die in Kapitel 2.1 beschriebenen Mechanismen. Der Test bildet vor allem langsame Temperaturzyklen im realen Betrieb durch Tag-Nacht-Wechsel oder Aufwärmkurven des Kühlmittels ab. Belastet wird dabei vor allem die großflächige Lötverbindung der Bodenplatte. Im Test werden in der Regel etwa 100 bis 1000 Zyklen durchlaufen. [11, S.123, 126], [12, S.272]

Lastwechseltest

Der Lastwechseltest ist das aussagekräftigste Testverfahren für die Abschätzung der zu erwartenden Lebensdauer [12, S.270]. Er kommt daher in dieser Arbeit zum Einsatz und wird im folgenden Kapitel näher erläutert.

2.3. Power-Cycling

Beim Power-Cycling, zu Deutsch „Lastwechseltest“, wird das Modul zyklisch erwärmt und abgekühlt. Die Erwärmung findet dabei im Gegensatz zum Temperaturwechseltest nicht von außen statt, sondern wird durch Anlegen eines Stroms und die daraus resultierenden Verluste direkt im Halbleiter erzeugt. Entgegen dem Temperaturwechseltest, bei dem ein thermisches Gleichgewicht im Modul angestrebt wird, beträgt die Zyklusdauer beim Lastwechseltest nur einige Sekunden. Dadurch entsteht ein Temperaturgefälle innerhalb des Halbleitermoduls, wodurch insbesondere die chipnahen Elemente (z.B. Bonddrähte) belastet werden.
Der Test bildet die aktive Erwärmung durch unterschiedliche Belastungen im realen Betrieb nach. [11, S.122-125], [12, S.273]

Der Zusammenhang zwischen Laststrom und Chiptemperatur beim klassischen DC-Lastwechseltest ist in Abbildung 2.6 dargestellt.

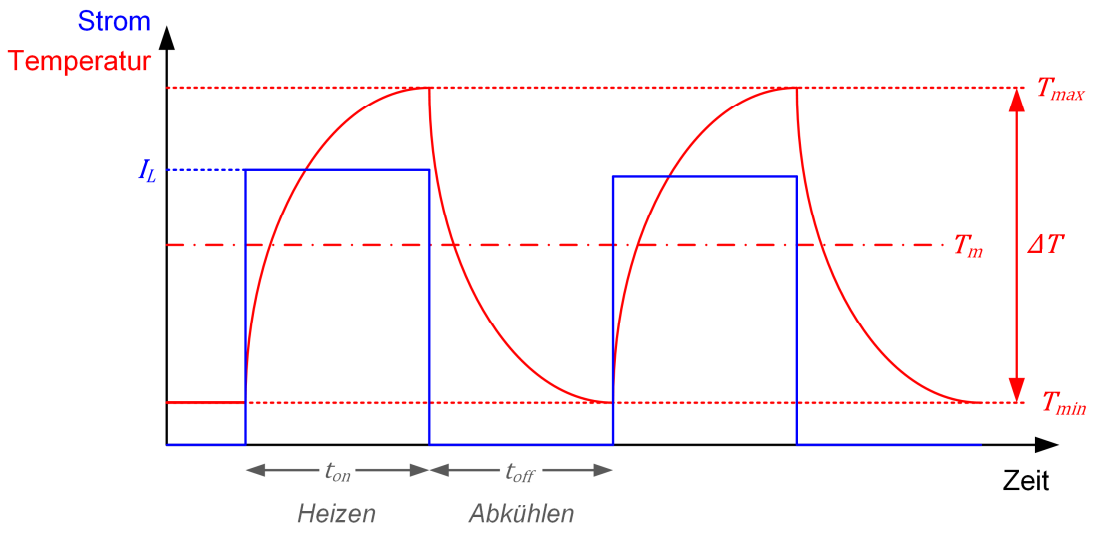


Abbildung 2.6: Strom- und Temperaturverläufe beim Lastwechseltest

Die Steuerung der Lastzyklen kann entweder anhand fixer Ein- und Ausschaltzeiten oder durch Vorgabe von Minimal- und Maximaltemperaturen und Messung der Chip- oder Gehäusetemperatur erfolgen. [6, S.1]

Als Laststrom kann ein DC-Strom verwendet und extern geschaltet werden oder der Transistor im schaltenden Betrieb getestet und dadurch auch ein AC-Laststrom eingestellt werden. (siehe [14] und [15])

Die für den Einsatz der Leistungshalbleiter in Fahrzeugwechselrichtern vorgesehene und im Folgenden als Referenz verwendete Richtlinie „AQG 324“ schreibt die Verwendung eines DC-Laststroms in Vorwärtsrichtung durch den Transistor vor. Die Steuerung der Temperaturzyklen erfolgt dabei über eine fixe Einschalt- und Ausschaltzeit des Stroms mit der Vorgabe von $t_{on} < 5s$. [16]

Der entscheidendste Parameter für die Größe der Belastung des Halbleitermoduls während des Lastwechseltests ist der Temperaturhub ΔT, welcher durch die Differenz der maximalen Chiptemperatur am Ende der Heizphase und der minimalen Temperatur am Ende der Kühlphase gegeben ist.

$$\Delta T = T_{max} - T_{min} \tag{2.1}$$ [12, S.273]

Die Längenänderung ΔL eines Materials ist in erster Näherung linear zum Temperaturhub ΔT, womit auch die mechanische Belastung im Halbleitermodul direkt abhängig vom Temperaturhub ist.

Nach der Arrhenius-Gleichung geht man außerdem davon aus, dass ein Alterungsprozess exponentiell abhängig von der Temperatur ist [11, S.116]. Demnach ist auch die Alterung im Lastwechseltest abhängig von der mittleren Temperatur T_m:

$$T_m = \frac{T_{min} + T_{max}}{2} \tag{2.2}$$ [12, S.273]

Die Abhängigkeit zwischen der erreichten Zyklenzahl bis zum Ausfall eines Moduls und dem Temperaturhub ΔT sowie der mittleren Temperatur T_m wurde erstmals mit den Ergebnissen der LESIT-Studie nachgewiesen. [11, S.126, 128], [17]

Die Ergebnisse der Studie sind in Abbildung 2.7 dargestellt. Darin ist der exponentielle Zusammenhang zwischen der erreichten Zyklenzahl und dem Temperaturhub sowie der mittleren Temperatur deutlich zu erkennen.

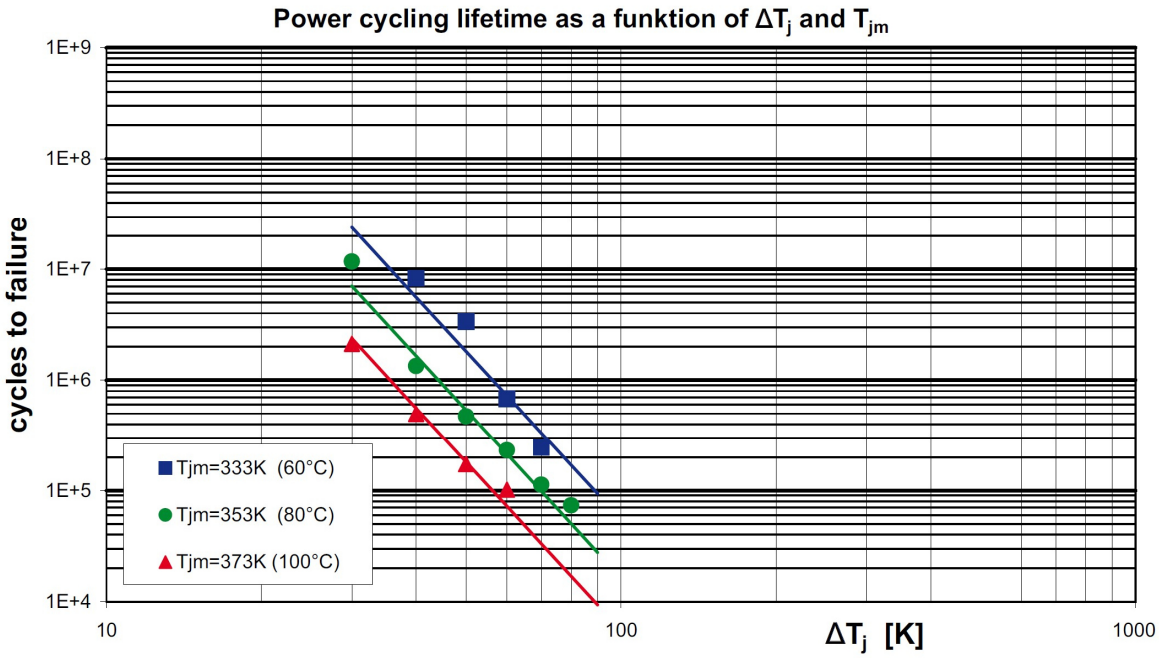


Abbildung 2.7: Anzahl möglicher Lastwechsel in Abhängigkeit von ΔT und T_m [11, S.127]

Die maximale Zyklenzahl ist zudem noch von weiteren Parametern, wie z.B. der Einschaltzeit t_{on} oder der Stromamplitude I_{max} abhängig. Diese wurden im Rahmen der LESIT Studie nicht betrachtet und erst in späteren Studien genauer untersucht. [11, S.126, 128] Da der Fokus dieser Arbeit auf dem Kühlsystem liegt, welches unabhängig von den elektrischen Betriebsparametern der Halbleitermodule ist, wird im Folgenden für die Auslegung des Kühlsystems lediglich der Einfluss von ΔT und T_m beachtet.

3. Kühlkörpercharakterisierung

Um das Power-Cycling effizient durchzuführen, muss ein möglichst großer Temperaturhub am Halbleiter in kürzester Zeit erreicht werden. Hierbei spielt das zum Einsatz kommende Kühlsystem eine entscheidende Rolle. Im Folgenden wird ein speziell zu diesem Zweck optimierter Kühlkörper (siehe Abbildung 3.1) hinsichtlich seiner thermischen Eigenschaften charakterisiert, mit einem konventionellen Kühlkörper verglichen und daraus seine Eignung für den Einsatz in einem Power-Cycling Prüfstand bewertet.

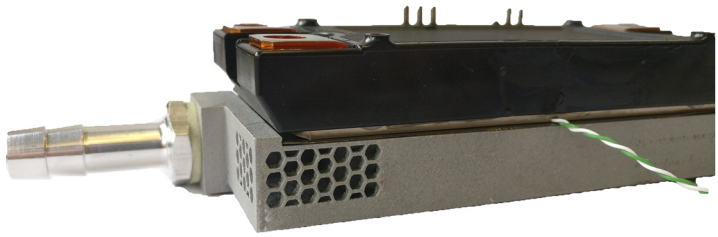


Abbildung 3.1: 3D-gedruckter Kühlkörper mit montiertem SiC-Modul [6]

3.1. Design

Der zu untersuchende Kühlkörper soll es aufgrund seiner Konstruktion erlauben innerhalb kürzester Zeit hohe Temperaturhübe zu erreichen. Dies bedeutet, dass er über eine geringe Wärmekapazität verfügen soll, aber gleichzeitig eine hohe Kühlleistung bereitstellen muss.

Bei dem Kühlkörper handelt es sich um einen Aluminiumkühlkörper für ROHM SiC-Module mit C-Typ Package. Er ist für den Einsatz mit einem wässrigen Kühlmedium (Wasser oder Glykol-Gemisch) vorgesehen und kombiniert Konzepte der Pin Fin und der ShowerPower Technologie (siehe [18] und [19]). Der Innenaufbau des Kühlkörpers ist in Abbildung 3.2 dargestellt.

Um den Fluss des Kühlmittels im Kühlkörper zu lenken, ist der Kühlpfad von Stegen durchzogen. Diese leiten das Kühlmittel mäanderförmig durch den Kühlkörper (siehe [18]). Die Stege sind lediglich auf der Unterseite und an den Seitenwänden mit dem Kühlkörper verbunden. Ein schmaler Spalt zwischen den Stegen und der Oberseite des Kühlkörpers sorgt dafür, dass diese nicht zur thermischen Kapazität beitragen, welche hauptsächlich durch die Oberseite des Kühlkörpers gebildet wird.
Die Materialdicke der Kühlkörperoberseite beträgt lediglich 0,8mm um die Menge an Aluminium und damit die thermische Kapazität zu minimieren. Mechanische Stabilität wird trotz der geringen Materialdicke durch den Anpressdruck des montierten Halbleitermoduls erreicht.
Im Inneren sind an der Oberseite des Kühlkörpers Stifte angebracht, die in das Kühlmedium hineinragen (Pin Fin Struktur). Diese vergrößern die Kontaktfläche zum Kühlmedium und sorgen gleichzeitig für einen turbulenten Fluss des Kühlmittels. Die

Pins berühren die Unterseite des Kühlkörpers nicht, um keine Wärme an die Unterseite abzuleiten. [6, S.4]

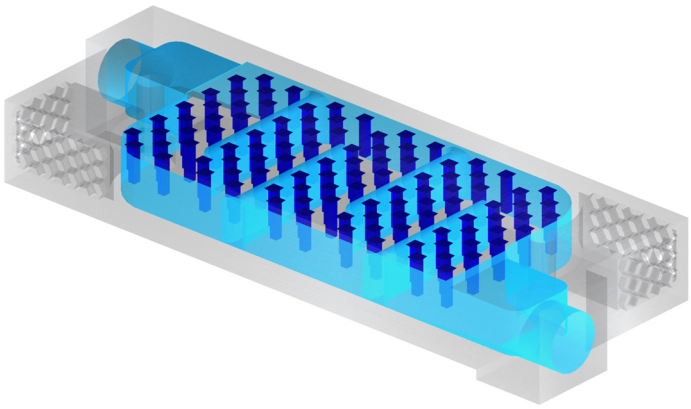


Abbildung 3.2: CAD Modell des 3D-gedruckten Kühlkörpers [6]

Die Fertigung solcher Strukturen im Inneren des Kühlkörpers ist mit klassischen Verfahren wie Extrusion oder zerspanender Bearbeitung nicht in dieser Form möglich. Daher ist der Kühlkörper in einem Aluminium-3D-Druckverfahren hergestellt. Eingesetzt wird hierbei ein selektives Laserschmelzverfahren (SLM) in 50µm-Technologie mit AlSi10Mg. [6, S.5]

3.2. Messungen

Um die Leistungsfähigkeit des Kühlkörpers zu validieren, findet ein Vergleich mit einem konventionellen Aluminiumkühlkörper statt. Es handelt sich dabei um einen Kühlkörper der Firma Austerlitz vom Typ „WK80.30“ (siehe Abbildung 3.3), welcher beispielhaft einen konventionellen Strangkühlkörper repräsentiert. Dieser besitzt zwei Kühlkanäle, welche in den folgenden Messungen in Serie angeschlossen sind. Die Maße des Kühlkörpers wurden auf die des 3D-gedruckten Kühlkörpers bearbeitet.



Abbildung 3.3: Austerlitz Kühlkörper

Die folgenden Messungen finden mit den später zum Einsatz kommenden SiC-Halbbrückenmodulen von ROHM statt (siehe Abbildung 3.4). In den Modulen sind auf der Low-Side und auf der High-Side jeweils fünf parallelgeschaltete MOSFET-Chips sowie antiparallel geschaltete Schottky-Dioden verbaut.
Als Thermal Interface Material (TIM) zwischen Modul und Kühlkörper kommt Graphitfolie zum Einsatz.

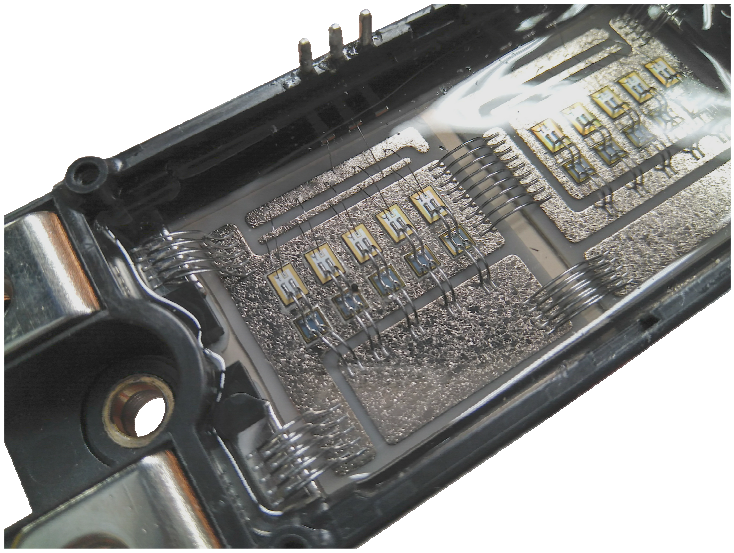


Abbildung 3.4: geöffnetes SiC-Halbbrückenmodul

Um das thermische Verhalten beider Kühlkörper zu vergleichen, wird der zeitliche Verlauf der Chiptemperatur eines auf den Kühlkörpern montierten SiC-Moduls beim Einprägen einer Verlustleistung aufgezeichnet. Der Temperaturverlauf wird nacheinander mit beiden Kühlkörpern unter identischen Bedingungen gemessen.

Der Messaufbau ist schematisch in Abbildung 3.5 dargestellt. An das auf dem Kühlkörper montierte Halbbrückenmodul wird eine Gatespannung von $U_{GS} = 15V$ an eine Seite der Halbbrücke angelegt, sodass sich der Transistor im leitenden Betrieb befindet. Über eine zuschaltbare Spannungsquelle kann der Laststrom I_L zwischen Drain und Source eingestellt werden, welcher zu Leistungsverlusten im Chip führt. Bei dem in der Messung eingestellten Laststroms ergibt sich so eine Verlustleistung von $P_{loss} = 244W$ im Modul. Die Verluste auf den Zuleitungen zwischen Spannungsquelle und Modul sind darin nicht enthalten, da diese nicht zur Erwärmung des Moduls beitragen.

Die Chiptemperatur wird mittels einer Thermokamera erfasst. Hierzu kommt ein gelfreies, geschwärztes Modul zum Einsatz. Bei der Messung wird nur die aktive Seite des Halbbrückenmoduls betrachtet. Der Temperaturverlauf wird auf der gesamten Chipfläche von einem der fünf parallel geschalteten MOSFET-Chips gemittelt gemessen.

Als Kühlmedium wird auf $T_{water} = 15°C$ temperiertes Wasser verwendet. Der Kühlwasserfluss wird bei beiden Kühlkörpern auf $Q_{water} = 5{,}0\,\frac{l}{min}$ eingestellt.

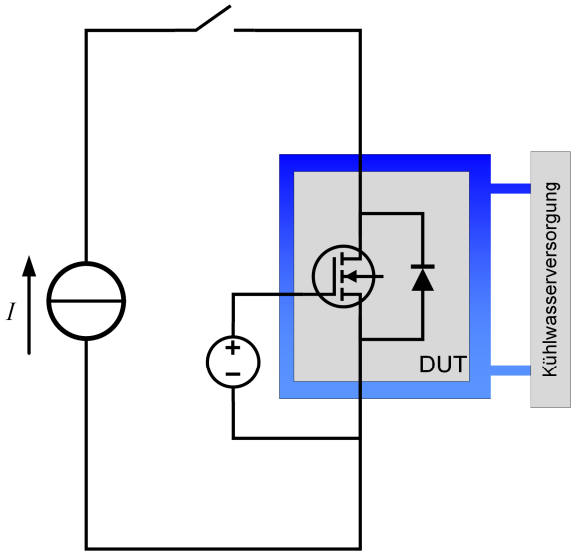


Abbildung 3.5: Messaufbau zum Aufzeichnen der Sprungantwort

Zu Beginn der Messung befindet sich das System im thermisch eingeschwungenen Zustand. Anschließend wird die Stromquelle eingeschaltet, wodurch sich die Chips aufheizen. Die Temperaturverläufe der Aufheizvorgänge beider Kühlkörper sind in Abbildung 3.6 zu sehen.

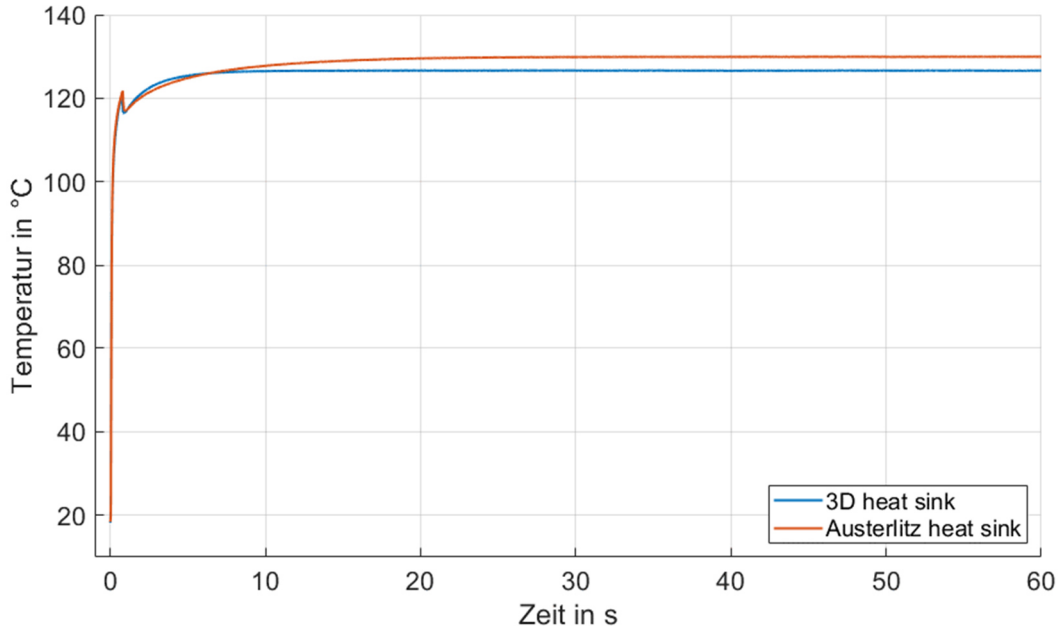


Abbildung 3.6: Temperaturverlauf bei Lastsprung

Markant ist in beiden Messungen ein Temperaturpeak direkt zu Beginn des Aufheizvorgangs. Dies ist ein ungewollter Effekt, verursacht durch ein Überschwingen der Stromregelung des verwendeten Labornetzteils. Durch Verändern der eingestellten maximalen Spannung des Netzteils kann das Überschwingen der Stromregelung verstärkt oder minimiert werden, wodurch sich der Einfluss des Überschwingens auf das Temperaturmessergebnis beobachten lässt. Abgesehen von dem deutlich zu erkennenden Temperaturpeak ist der Einfluss auf den weiteren Temperaturverlauf nur minimal, sodass er für die weitere Auswertung der Messergebnisse vernachlässigt werden kann.

Für den Vergleich beider Kühlkörper soll festgestellt werden, ob der neue Kühlkörper wie gefordert eine hohe Kühlleistung bereitstellt. Ein Maß hierfür ist die Temperatur, die sich nach einiger Zeit am Chip einstellt. Mit dem konventionellen Kühlkörper erreicht der Chip nach 60 Sekunden eine Temperatur von 129,9°C. Bei Verwendung des 3D-gedruckten Kühlkörpers beträgt die Chiptemperatur zu diesem Zeitpunkt 126,6°C und ist damit um 3,3°C niedriger. Daraus lässt sich auf eine höhere Kühlleistung des 3D-gedruckten Kühlkörpers schließen.

Ebenso soll der neue Kühlkörper eine geringe Wärmekapazität besitzen. Ein Maß hierfür ist die Zeitdauer, bis sich das System thermisch eingeschwungen hat. Hierfür benötigt der 3D-gedruckte Kühlkörper weniger als 10 Sekunden, wobei sich die Temperatur bei Verwendung des konventionellen Kühlkörpers erst nach ca. 20 Sekunden eingeschwungen hat.

Der neu entwickelte 3D-gedruckte Kühlkörper erfüllt somit seine Designziele und ist einem konventionellen Kühlkörper hinsichtlich seiner Eigenschaften für ein optimiertes Power-Cycling überlegen.

3.3. Thermische Modellierung

Um die Eigenschaften des Kühlkörpers zahlenmäßig genauer festhalten zu können, soll das Gesamtsystem, bestehend aus Modul, Thermal Interface Material und Kühlkörper, in einem mathematischen Modell beschrieben werden. Das Ziel soll sein, das mathematische Modell anschließend in seine physischen Einzelkomponenten zerlegen zu können und so ein Modell des Kühlkörpers aus dem Gesamtmodell zu extrahieren. Für die Zerlegung des Gesamtmodells wird jeweils ein mathematisches Modell mit beiden Kühlkörpern erstellt. Es wird erwartet, dass die Komponenten welche in beiden Aufbauten identisch sind (Modul und TIM) auch in den mathematischen Modellen identisch sind und somit eine Unterteilung des Gesamtmodells einfach möglich ist.

3.3.1. Thermische Ersatzschaltbilder

Um das thermische Verhalten der Systeme mathematisch zu modellieren, kommen thermische Ersatzschaltbilder zum Einsatz. Ein thermisches System lässt sich ebenso wie ein elektrotechnisches System durch Differentialgleichungen beschreiben, daher können aus der Elektrotechnik bekannte Lösungsmethoden der Netzwerkanalyse

angewandt werden. In Tabelle 3.1 ist die Analogie zwischen thermischen und elektrischen Größen gegenübergestellt. [12, S.253]

Thermische Größe		**Elektrische Größe**	
Temperatur	T [°C], [K]	Elektrische Spannung	U [V]
Wärmestrom	Q [W]	Elektrischer Strom	I [A]
Thermischer Widerstand	R_{th} $\left[\frac{\mathrm{K}}{\mathrm{W}}\right]$	Elektrischer Widerstand	R [Ω]
Thermische Kapazität	C_{th} $\left[\frac{\mathrm{Ws}}{\mathrm{K}}\right]$	Elektrische Kapazität	C [F]

Tabelle 3.1: Analogie zwischen thermischen und elektrischen Größen

Eine Temperaturdifferenz entspricht einer elektrischen Spannung und der Wärmestrom wird wie ein elektrischer Strom behandelt. Demnach können feste Temperaturniveaus als Spannungsquelle modelliert werden und Verlustleistungs- bzw. Wärmequellen als Stromquelle. Ein thermischer Widerstand beschreibt die Temperaturdifferenz, die durch einen fließenden Wärmestrom hervorgerufen wird. Eine thermische Kapazität gibt an, wie viel thermische Energie innerhalb eines Materials bei einer bestimmten Temperaturdifferenz im Material gespeichert werden kann. [11, S.282], [20, S.3] Ebenso wie in der Elektrotechnik kann auch das dynamische Verhalten eines RC-Glieds im thermischen Modell mit einer thermische Impedanz $Z_{th}(t)$ beschrieben werden. [11, S.89, 282]

Für die Analogie zwischen Elektrotechnik und Wärmelehre müssen jedoch physikalische Besonderheiten beachtet werden: In der Elektrotechnik ist der Widerstand eine von der Spannung unabhängige Größe. Der Wärmewiderstand ist dagegen in der Realität temperaturabhängig. Da er für Kupfer, Aluminium und andere Materialien im Bereich zwischen -50°C und 150°C annähernd konstant ist, kann diese Abhängigkeit hier jedoch vernachlässigt werden. [12, S.254]

Beim der Verwendung von thermischen Ersatzschaltbildern müssen ebenso einige Details beachtet werden, die besonders bei der häufig zum Einsatz kommenden eindimensionalen Systemnachbildung eine Rolle spielen. Bei dieser wird ein dreidimensionales Gebilde auf ein eindimensionales Modell abgebildet, wobei zwangsläufig Fehler entstehen. Insbesondere muss die Wärmespreizung berücksichtigt werden, die dafür sorgt, dass die Wärme nicht nur senkrecht entlang der Achse fließt, an der das Modell gebildet wird, sondern auch innerhalb eines Materials zur Seite. Dadurch ergibt sich in der Realität ein Temperaturgefälle innerhalb eines Materials, wobei man im Modell in der Regel die Temperatur lediglich an bestimmten Bezugspunkten im System (z.B. Kühlkörper, Bodenplatte) angibt und auf diesen Flächen als gleichmäßig ansieht. Ebenso werden im eindimensionalen Modell bestimmte Ausbreitungspfade (z.B. zur Seite des Moduls) nicht modelliert. Auch Kopplungen zwischen einzelnen Elementen (z.B. Transistor und Diode) werden nicht gesondert modelliert. [12, S.255, 257], [11, S.281]

Falls all diese Details korrekt nachgebildet werden sollen, muss ein ausführliches dreidimensionales Modell aufgestellt werden, bei dem die Struktur des Systems in kleine Teile zerlegt wird. Jedes dieser Teile wird durch einen thermischen Widerstand und eine thermische Kapazität nachgebildet, womit das dreidimensionale Modell aus einer Verkettung der einzelnen Glieder entsteht. Je feiner die Unterteilung der Struktur gewählt wird, umso komplexer wird das gebildete Netzwerk. Dies führt jedoch schnell zu enorm rechenaufwändigen Modellen. Zudem lassen sich diese nur schwer parametrisieren und können nur aufgestellt werden, wenn bereits ein detailliertes geometrisches Modell vorhanden ist. [11, S.260]

Zusammenfassend ist die Aufstellung eines thermischen Modells, egal ob ein- oder dreidimensional, nicht trivial. Es müssen im Voraus einige Überlegungen getroffen werden um ein geeignetes Modell aufzustellen und darin durchgeführte Berechnung korrekt zu interpretieren. Bei sorgfältiger Anwendung kann eine thermische Simulation aber ein effektives Werkzeug sein. [12, S.257]

Zur Nachbildung eines thermischen Systems existieren für jedes System eine unbegrenzte Anzahl möglicher Netzwerke, die das Systemverhalten exakt nachbilden. In der Praxis hat sich für die Modellierung der Einsatz zweier Ersatzschaltbild-Topologien, das Cauer- und das Foster-Modell, bewährt. [11, S.282], [4, S.7]

Cauer-Modell

Das Cauer-Modell, auch Kettenbruch-Schaltung oder Leitungs-Ersatzschaltbild genannt, entspricht der Nachbildung des eindimensionalen, physikalischen Aufbaus eines Systems. Dabei wird jeder einzelnen Schicht im realen System ein thermischer Widerstand und eine thermische Kapazität zugeordnet. Das gesamte Schaltbild ergibt sich aus der Serienschaltung der einzelnen RC-Glieder, welche die verschiedenen Materialschichten repräsentieren. [21, S.16], [22, S.6], [11, S.283]

Das Schaltbild eines allgemeinen Cauer-Netzwerks mit drei Gliedern ist in Abbildung 3.7 dargestellt.

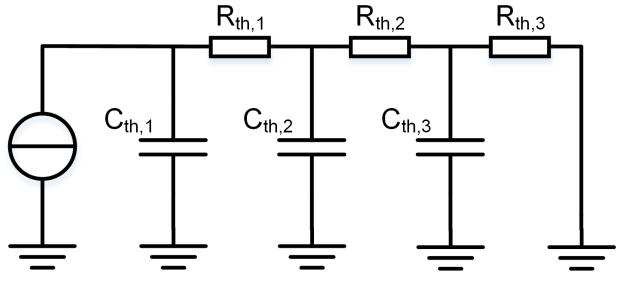


Abbildung 3.7: Ersatzschaltbild Cauer-Netzwerk

Die einzelnen Wärmewiderstände und Wärmekapazitäten können, sofern bekannt, direkt aus den physikalischen Materialparametern abgeleitet werden. [12, S.259], [4, S.4], [11, S.82]

In der Praxis ist die genaue Bestimmung der Bauteilwerte aber nur schwer möglich, da hierfür exakte Geometrien und Materialparameter bekannt sein müssen. Schwankungen, vor allem in der Geometrie, verfälschen die Berechnung. [20, S.4] Auch die bereits genannten Fehler durch die Abbildung eines dreidimensionalen Systems in einem eindimensionalen Ersatzschaltbild machen sich in einer anschließenden Messung bemerkbar. In der Praxis wird daher meist ein Ausgleichsfaktor mit in das Modell eingerechnet, wobei jedoch ein Teil des physikalischen Bezugs des Modells verloren geht. [11, S.82, 283]

Durch die Eigenschaft, dass das Cauer-Netzwerk den physikalischen Aufbau korrekt nachbildet, haben die Potentiale an den Knotenpunkten des Netzwerks eine physikalische Bedeutung. Sie stellen die Temperaturen zwischen den einzelnen Schichten des realen Systems dar. [21, S.16], [22, S.6], [4, S.7] Für die Validierung des aufgestellten Modells ist allerdings die messtechnische Erfassung der Temperaturen an den Zwischenknoten schwierig, da nur eine begrenzte Anzahl an Messpunkten im realen System zugänglich ist. [20, S.4]

Ein grundlegender Nachteil des Modells ist, dass die Formel für die thermische Gesamtimpedanz im Zeitbereich nicht in geschlossener Form dargestellt werden kann und damit Berechnungen am Modell schwierig sind. [20, S.4]

Foster-Modell

Das Foster-Modell, auch Partialbruch-Netzwerk genannt, bildet nicht mehr den physikalischen Aufbau des Systems ab, sondern ist ein rein mathematisches Modell. Dies bedeutet, dass die Elemente im Schaltbild keinen physikalischen Komponenten zugeordnet werden können. Ebenso haben auch die Potentiale an den Zwischenknoten keine physikalische Bedeutung. [11, S.283], [12, S.258], [22, S.6], [21, S.16, 17]

Das Schaltbild eines allgemeinen Foster-Netzwerks mit drei Gliedern ist in Abbildung 3.8 dargestellt.

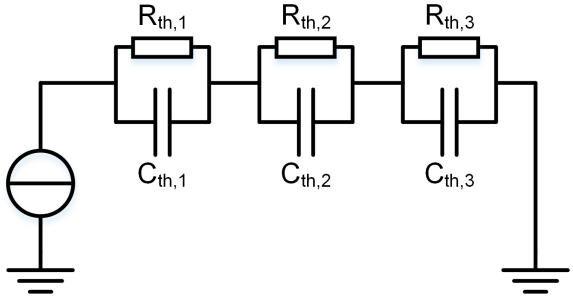


Abbildung 3.8: Ersatzschaltbild Foster-Netzwerk

Der Vorteil des Foster-Netzwerk gegenüber dem Cauer-Netzwerk liegt in der verhältnismäßig einfachen Berechnung der Gesamtimpedanz, da diese mathematisch wie folgt in geschlossener Form dargestellt werden kann:

$$Z_{th}(t) = \sum_{i=1}^{n} R_{th,i} \cdot \left(1 - e^{-\frac{t}{\tau_i}}\right) \tag{3.1}$$

mit

$$\tau_i = R_{th,i} \cdot C_{th,i} \tag{3.2}$$

[11, S.283], [4, S.7]

Äquivalenz der Ersatzschaltbilder

Es ist mit beiden Modellen bei der Wahl ausreichend vieler Glieder möglich, ein beliebiges Systemverhalten nachzubilden. In ihrer Zweipol-Form sind beide Netzwerke mathematisch identisch. Demnach können beide Modelle vollkommen gleichwertig eingesetzt werden, ohne von außen unterscheiden zu können welches Ersatzschaltbild verwendet wurde. Dies impliziert auch, dass eine Transformation zwischen beiden Netzwerken möglich ist. [11, S.282], [21, S.17, 78], [23]

Aneinanderreihung thermischer Modelle

Das Cauer-Netzwerk wird durch Aneinanderreihen der einzelnen Glieder gebildet, welche die Schichten des physikalischen Systems nachbilden. Demnach ist es eine logische Folgerung, dass einzelne Modelle verschiedener Komponenten, wie Halbleitermodul und Kühlkörper, zu einem Modell des Gesamtsystems kombiniert werden können oder ein Modell auch wieder in Einzelkomponenten zerlegt werden kann.

Im Foster-Modell ist eine solche Aneinanderreihung jedoch nicht möglich, was in [4, S.8] detailliert begründet wird. Einzelne Glieder des Netzwerks haben eine Rückwirkung auf vorherige Glieder des Netzwerks, was im Falle einer Aneinanderreihung verschiedener Modelle zu Abweichungen im Systemverhalten führt. Wird z.B. der Kühlkörper im Modell getauscht, muss das System nochmals vermessen werden und die Koeffizienten für das gesamte System neu bestimmt werden. Daraus resultiert auch, dass es nicht möglich ist, im Datenblatt des Halbleiters angegebene Werte für die thermische Impedanz für die korrekte Nachbildung des neuen Gesamtsystems zu verwenden. [11, S.283], [22, S.8, 9], [4, S.7, 8]

Anmerkung: In der Literatur findet man zur Aneinanderreihung thermischer Modelle widersprüchliche Aussagen (siehe [4, S.8] und vgl. [20, S.4] mit [22, S.9]). Häufig wird dabei jedoch nicht zwischen Foster- und Cauer-Modell unterschieden, was die Widersprüchlichkeit, sowie Fehlinterpretationen erklären lässt.

3.3.2. Bestimmung des thermischen Ersatzschaltbilds

Um eine physikalische Zuordnung im thermischen Modell zu erlauben sowie das Modell des Kühlkörpers aus dem Gesamtmodell zu extrahieren, ist die Bestimmung eines Cauer-Netzwerks nötig. Da die Gesamtimpedanz, die das thermische Verhalten beschreibt, in diesem nicht in geschlossener Form darstellbar ist, ist die direkte Bestimmung des Cauer-Netzwerks aus einer Messung nicht möglich. Da jedoch eine Transformation zwischen Foster- und Cauer-Netzwerk möglich ist, wird zuerst ein Foster-Netzwerk des Systems gebildet und dieses anschließend in ein Cauer-Netzwerk transformiert.

Die Bestimmung eines Foster-Netzwerks anhand einer Messung wird in [20, S.9, 10] und [22, S.3] beschrieben. Gemessen wird dabei der Temperaturverlauf am Halbleiterchip bei einem sprungförmigen Verlauf der eingeprägten Verlustleistung. Die Sprungantwort beschreibt aus Sicht der Systemtheorie das Verhalten des Systems vollständig. Für die Bestimmung des Systemverhaltens spielt es keine Rolle, ob die Sprungantwort eines positiven oder negativen Leistungssprungs gemessen wird. Es kann also sowohl die Aufheiz-, als auch die Abkühlkurve aufgezeichnet werden. In der Regel wird die Abkühlkurve zur Bestimmung des thermischen Verhaltens verwendet, da hier zum einen durch die Umgebungs- oder Kühlmitteltemperatur die Temperatur bekannt ist, zu der das System konvergiert. Zum anderen muss während dem Abkühlvorgang kein Laststrom durch das Modul fließen, wodurch bei Bedarf das Anlegen eines Messstroms für die Bestimmung der Chiptemperatur mittels temperatursensitiver elektrischer Parameter möglich ist. [4, S.6], [20, S.6, 7] Im Fall der hier ausgeführten Messung hat die Aufzeichnung der Abkühlkurve den zusätzlichen Vorteil, dass das Einschwingverhalten der Stromregelung des Last- bzw. Aufheizstroms keinen Einfluss auf die Messung hat.

Der Messaufbau und die Betriebsparameter sind identisch zu denen aus Kapitel 3.2 zur Bestimmung und dem Vergleich der Aufheizvorgänge der Kühlkörper.
Zu Beginn einer Messung befindet sich das System im eingeschwungenen Zustand. Zuvor wurde eine Leistung von $P_{loss} = 244W$ in das Modul eingeprägt, wodurch sich anschließend beim Abschalten der Stromquelle ein Leistungssprung von $\Delta P = -244W$ ergibt. Dabei muss beachtet werden, dass durch den hohen Strom Verluste auf den Zuleitungen entstehen und die eigentliche Verlustleistung, welche am Modul abfällt und dieses aufheizt, somit geringer ist als die eingestellte Ausgangsleistung der Stromquelle.

Die Temperatur des Chips wird in der Messung mit einer Thermokamera an einem gelfreien, geschwärzten Modul bestimmt. Für die Messung der Temperatur mit einer Thermokamera muss angemerkt werden, dass hierbei lediglich die Temperatur auf der Chipoberfläche gemessen werden kann. Für die Bestimmung der Sprungantwort ist der Ort an dem die Temperatur gemessen wird von besonderer Bedeutung. Optimalerweise sollte die Temperatur an der aktiven Stelle des Halbleiters (p-n-Übergang / Junction) gemessen werden. Mögliche Messmethoden hierfür sind jedoch begrenzt. Im Folgenden wird daher die Vereinfachung getroffen, dass die Chiptemperatur der Temperatur an der aktiven Stelle des Halbleiters entspricht ($T_j = T_{chip}$). [21, S.20]

Ebenso ist für die Erfassung und Nachbildung kleiner Zeitkonstanten, wie sie in Halbleitermodulen vorkommen, vor allem zu Beginn der Messung eine hohe zeitliche Auflösung nötig [20, S.7, 9]. In der hier ausgeführten Messung wird die Abkühlkurve mit einer Bildfrequenz von 30Hz aufgezeichnet, wodurch sehr kleine Zeitkonstanten im späteren Modell nicht korrekt nachgebildet werden können. Da nur Interesse am thermischen Verhalten des Kühlkörpers besteht, dessen Zeitkonstanten in anderen Größenordnungen zu erwarten sind, hat dies keinen Einfluss auf die Messergebnisse des Kühlkörpers.

Die gemessenen Abkühlkurven sind in Abbildung 3.9 dargestellt.

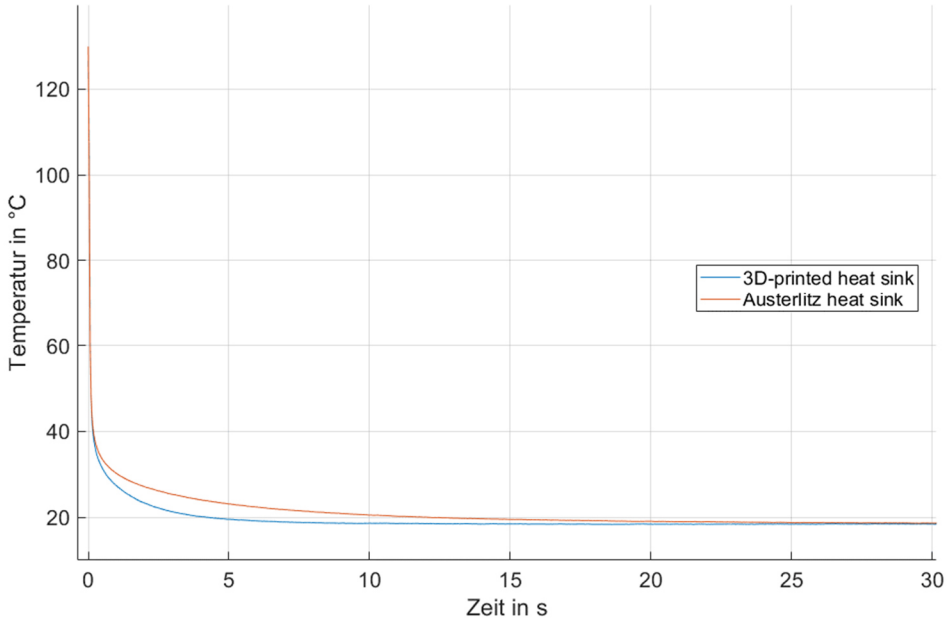


Abbildung 3.9: Aufgezeichnete Abkühlkurven

Aus der Abkühlkurve kann anschließend die thermische Impedanz bestimmt werden. Dabei wird die Abkühlkurve in den Ursprung des Koordinatensystems verschoben und auf einen Leistungssprung von $\Delta P = 1W$ normiert [22, S.3]. Die thermische Impedanz berechnet sich zu

$$Z_{th}(t) = \frac{T_j(t) - T_j(0)}{\Delta P} \qquad (3.3)\ [4, S.6]$$

Der zeitliche Verlauf der thermischen Impedanz wird üblicherweise auf einer logarithmischen Zeitachse aufgetragen und ist in Abbildung 3.10 dargestellt.

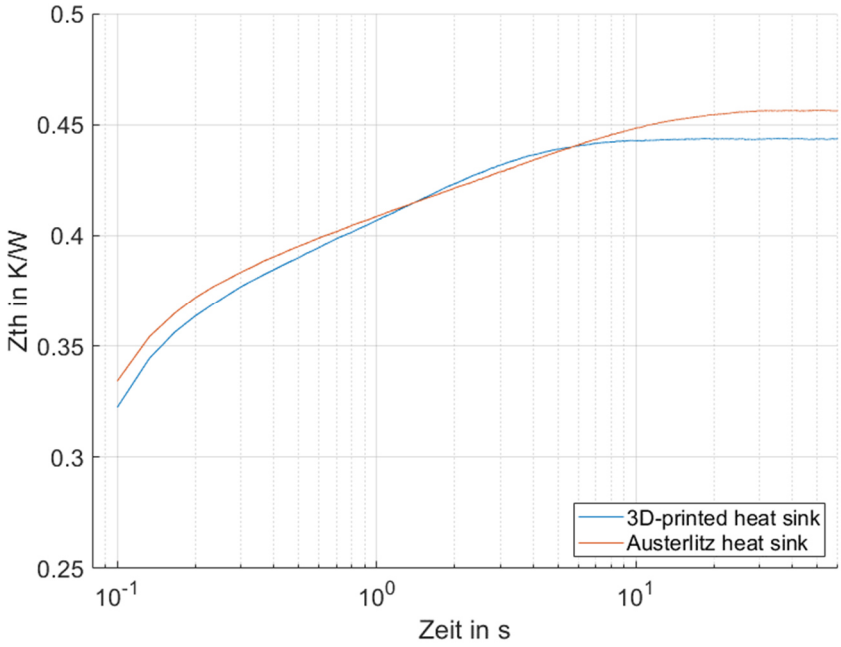


Abbildung 3.10: Zeitlicher Verlauf der thermischen Impedanz $Z_{th,mess}(t)$

Um das Systemverhalten mit einem thermischen Ersatzschaltbild zu modellieren, wird ein allgemeines Foster-Netzwerk mit beliebig vielen Gliedern aufgestellt, dessen thermische Impedanz durch (3.1) und (3.2) gegeben ist. Mittels computergestützter Parameterschätzung (Curve Fitting) werden die Parameter $R_{th,i}$ und τ_i des Netzwerks so bestimmt, dass das die thermische Impedanz $Z_{th}(t)$ des Foster-Netzwerks der thermischen Impedanz $Z_{th,mess}(t)$ der Messung entspricht:

$$Z_{th,mess}(t) \stackrel{!}{=} Z_{th}(t) = \sum_{i=1}^{n} R_{th,i} \cdot \left(1 - e^{-\frac{t}{\tau_i}}\right) \tag{3.4}$$

[4, S.6], [20, S.11]

Anzahl der Glieder

Als Freiheitsgrad kann die Anzahl n der Glieder des Foster-Netzwerks gewählt werden. Um im späteren Cauer-Netzwerk eine physikalische Zuordnung der Einzelkomponenten zu erlauben muss jede Komponente mit mindestens einem Glied im Netzwerk modelliert werden. Das Netzwerk muss somit mindestens den 3. Grad besitzen.

Beim Versuch das Netzwerk mit 3 Gliedern aufzustellen zeigt sich, dass es nicht möglich ist das Verhalten des Foster-Netzwerks vollständig dem der Messung anzunähern (siehe Abbildung 3.11) und die Anzahl an Gliedern somit nicht ausreichend ist. Erst mit der Annäherung eines Netzwerks 4. Grades kann das Verhalten der Messung vollständig nachgebildet werden (siehe Abbildung 3.12). Das Hinzufügen zusätzlicher Glieder bringt keine erkennbare Verbesserung bei der Nachbildung und auch keine Vorteile für die spätere Zuordnung der Komponenten. Dies gilt sowohl für

die Messung mit dem 3D-gedruckten Kühlkörper, als auch mit dem konventionellen Kühlkörper der Firma Austerlitz.

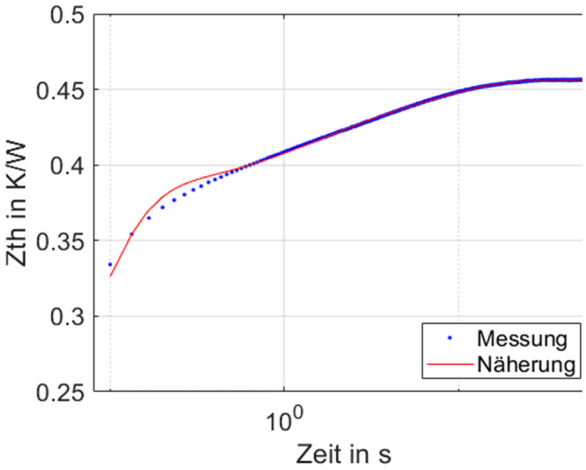


Abbildung 3.11: Annäherung Messung $Z_{th}(t)$ des Austerlitz-Kühlkörper mit Foster-Netzwerk 3. Grades

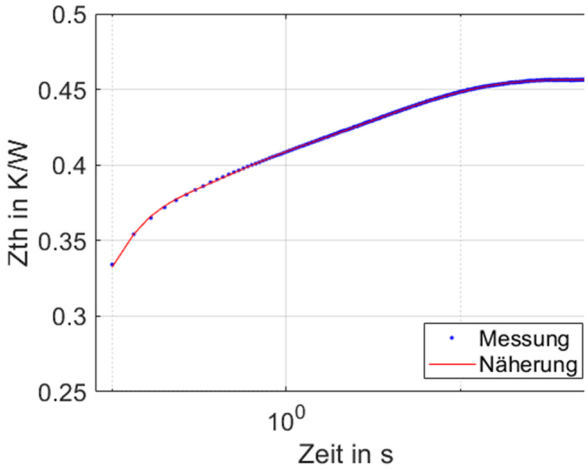


Abbildung 3.12: Annäherung Messung $Z_{th}(t)$ des Austerlitz-Kühlkörper mit Foster-Netzwerk 4. Grades

Die ermittelten Parameter der angenäherten Foster-Netzwerke sind in Tabelle 3.2 und Tabelle 3.3 aufgeführt.

Glied i	1	2	3	4
$R_{th,i}\ \left[\frac{\mathrm{K}}{\mathrm{W}}\right]$	0,3268	0,0479	0,0515	0,0173
$C_{th,i}\ \left[\frac{\mathrm{Ws}}{\mathrm{K}}\right]$	0,1250	3,9865	25,128	181,65
$\tau_i\ [\mathrm{s}]$	0,0409	0,1911	1,2953	3,1450

Tabelle 3.2: Parameter Foster-Netzwerk des 3D-gedruckten Kühlkörpers

Glied i	1	2	3	4
$R_{th,i}\ \left[\frac{\mathrm{K}}{\mathrm{W}}\right]$	0,3532	0,0418	0,0257	0,0356
$C_{th,i}\ \left[\frac{\mathrm{Ws}}{\mathrm{K}}\right]$	0,1205	7,7872	71,008	187,14
$\tau_i\ [\mathrm{s}]$	0,0425	0,3258	1,8282	6,6624

Tabelle 3.3: Parameter Foster-Netzwerk des Austerlitz Kühlkörpers

Die Transformation der Foster-Netzwerke in Cauer-Netzwerke erfolgt mittels Software der Firma Plexim. Die Transformation kann auch manuell durchgeführt werden und wird

in [20, S.14] näher beschrieben. Die Ergebnisse der Transformation sind in Tabelle 3.4 und Tabelle 3.5 dargestellt.

Glied i	1	2	3	4
$R_{th,i}\ \left[\frac{\mathrm{K}}{\mathrm{W}}\right]$	0,3491	0,04609	0,04356	0,004798
$C_{th,i}\ \left[\frac{\mathrm{Ws}}{\mathrm{K}}\right]$	0,1207	4,949	26,51	598,1

Tabelle 3.4: Parameter Cauer-Netzwerk des 3D-gedruckten Kühlkörpers

Glied i	1	2	3	4
$R_{th,i}\ \left[\frac{\mathrm{K}}{\mathrm{W}}\right]$	0,3651	0,04367	0,03289	0,01462
$C_{th,i}\ \left[\frac{\mathrm{Ws}}{\mathrm{K}}\right]$	0,1182	8,527	63,93	341,2

Tabelle 3.5: Parameter Cauer-Netzwerk des Austerlitz Kühlkörpers

Die Auswertung der Ergebnisse erfolgt in Kapitel 3.3.4.

3.3.3. Validierung der Modelle

Um die aufgestellten Systemmodelle zu validieren, erfolgt ein Vergleich der Temperaturverläufe von realen Messungen mit denen aus einer Simulation, welche mit den aufgestellten Cauer-Modellen durchgeführt werden. Erwartet wird, dass Simulation und Messung identische Ergebnisse liefern. Hierfür werden mit beiden Kühlkörpern jeweils vier verschiedene Lastprofile abgefahren. Es wurden zyklische Lastprofile gewählt, wie sie beim Power-Cycling vorkommen und für eine Dauer von 60s gemessen bzw. simuliert. Die Parameter der Lastprofile sind in Tabelle 3.6 aufgeführt.

Messung	1	2	3	4
P_{loss}	244W	244W	244W	92,5W
t_{on}	5,0s	2,5s	1,0s	5,0s
t_{off}	5,0s	2,5s	4,0s	5,0s

Tabelle 3.6: Lastprofile zur Validierung der Systemmodelle

Die gemessenen bzw. mit den Cauer-Netzwerken simulierten Temperaturverläufe der verschiedenen Lastprofile sind in Abbildung 3.13 bis Abbildung 3.20 dargestellt. Eine Simulation mit den zuvor aufgestellten Foster-Netzwerken (vor der Transformation) liefert zudem wie erwartet identische Ergebnisse (Simulationsergebnisse nicht gesondert aufgeführt).

Messung & Simulationsergebnisse des 3D-gedruckten Kühlkörpers:

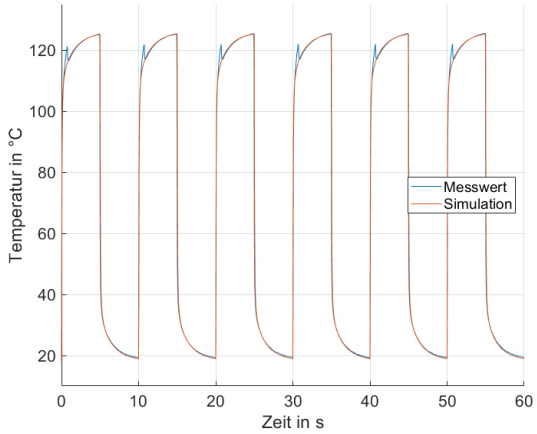


Abbildung 3.13: Vergleich Messung & Simulation, 3D-Kühlkörper, Lastprofil 1

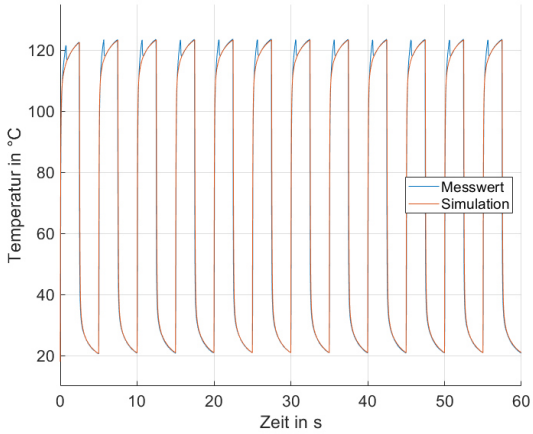


Abbildung 3.14: Vergleich Messung & Simulation, 3D-Kühlkörper, Lastprofil 2

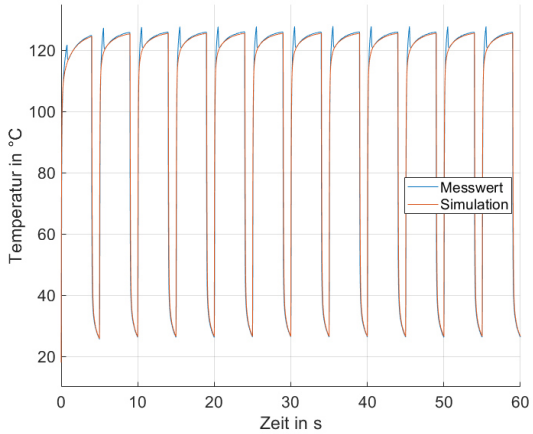


Abbildung 3.15: Vergleich Messung & Simulation, 3D-Kühlkörper, Lastprofil 3

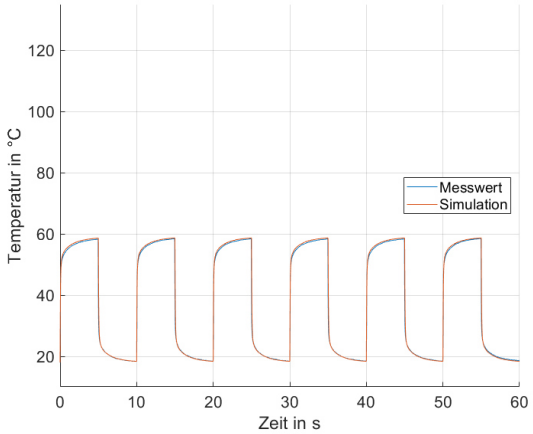


Abbildung 3.16: Vergleich Messung & Simulation, 3D-Kühlkörper, Lastprofil 4

Messung & Simulationsergebnisse des Austerlitz Kühlkörpers:

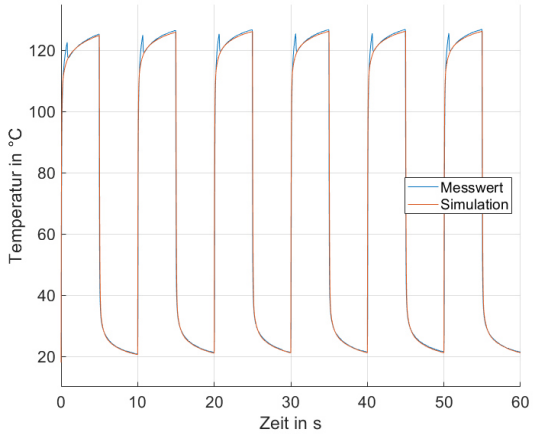


Abbildung 3.17: Vergleich Messung & Simulation, Austerlitz Kühlkörper, Lastprofil 1

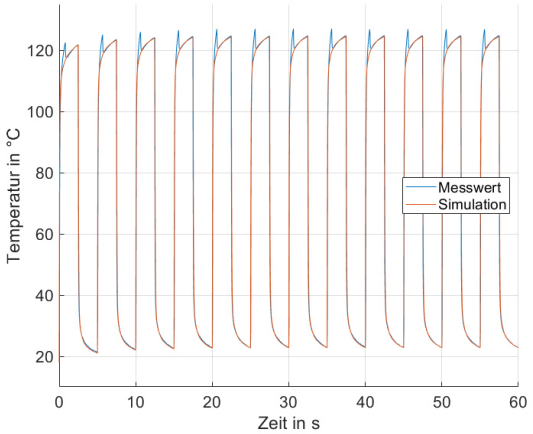


Abbildung 3.18: Vergleich Messung & Simulation, Austerlitz Kühlkörper, Lastprofil 2

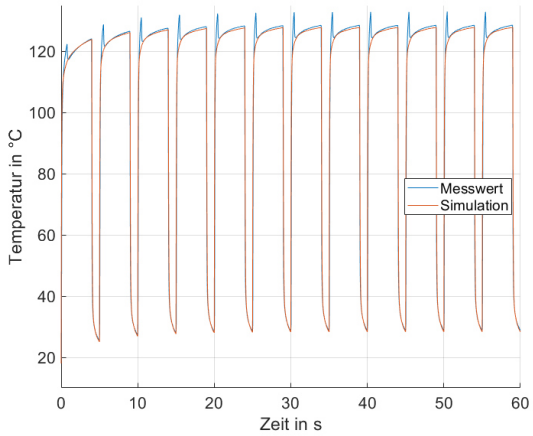


Abbildung 3.19: Vergleich Messung & Simulation, Austerlitz Kühlkörper, Lastprofil 3

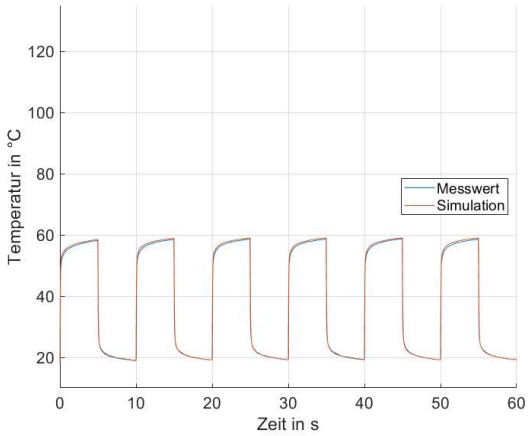


Abbildung 3.20: Vergleich Messung & Simulation, Austerlitz Kühlkörper, Lastprofil 4

Beim Vergleich der Temperaturverläufe fallen wieder die Temperaturpeaks zu Beginn jedes Aufheizvorgangs auf. Der durch ein Überschwingen der Stromregelung entstandene Effekt wurde bereits in Kapitel 3.2 behandelt und hat, wie auch hier erkennbar, wenig Einfluss auf den übrigen Temperaturverlauf. Dieser hingegen stimmt für alle Lastprofile sehr gut zwischen Messung und Simulation überein. Die Temperaturen an den Eckpunkten und das Einschwingverhalten sind nahezu identisch. Auch bei anderen Leistungen (siehe Abbildung 3.16 und Abbildung 3.20) sind die durch Simulation mit den Modellen ermittelten Temperaturen korrekt und es bilden sich keine Abweichungen aus.

Die beiden aufgestellten Cauer-Modelle bilden das Systemverhalten somit exakt nach und sind folglich korrekt. Die einzige existierende Einschränkung besteht darin, dass sehr kleine Zeitkonstanten durch die verhältnismäßig geringe Abtastrate der Thermokamera nicht korrekt aufgezeichnet werden können und somit nicht garantiert werden kann, dass diese in den thermischen Modellen vollständig nachgebildet werden. Für die Ergebnisse dieser Arbeit spielt dies jedoch keine Rolle.

3.3.4. Physikalische Schlüsse aus Parametern

Um eine Zuordnung der Glieder der aufgestellten Modelle beider Systeme durchzuführen, werden die Parameter der Cauer-Netzwerke aus Tabelle 3.4 und Tabelle 3.5 miteinander verglichen. Zu erwarten ist, dass die ersten Parameter Teile des Halbleitermoduls abbilden und folglich zwischen beiden Modellen identisch sind. Tatsächlich sind die Zahlenwerte des ersten Parameters bei beiden Modellen annähernd gleich. Beim zweiten Parameter weichen die Werte der Wärmekapazität jedoch voneinander ab. Eine genaue Trennung zwischen Modul, TIM und Kühlkörper ist somit nicht möglich.

Der letzte Parameter ist aus logischer Sicht dem Kühlkörper zuzuordnen. Den Werten zufolge besitzt der 3D-gedruckte Kühlkörper damit jedoch eine fast doppelt so große Wärmekapazität wie der konventionelle Kühlkörper. Dies widerspricht sowohl den

vorausgegangenen Erwartungen, als auch den Beobachtungen aus der Messung der Abkühlkurve in Kapitel 3.2. Zudem ist dieser Wert auch auf physikalische Weise nicht zu erklären. Das Volumen des Kühlkörpers lässt sich anhand des CAD-Modells ermitteln und beträgt $V_{heatsink,3D} = 52{,}3cm^3$. Bei einer Dichte des Materials von $\rho_{AlSi10Mg} = 2{,}68\frac{g}{cm^3}$ [24] beträgt die Masse somit

$$m_{heatsink,3D} = V_{heatsink,3D} \cdot \rho_{AlSi10Mg} = 140{,}2g \tag{3.5}$$

Mit einer spezifischen Wärmekapazität von $c_{AlSi10Mg} = 0{,}91\frac{J}{g \cdot K}$ [24] ergibt sich daraus eine theoretische maximale Wärmekapazität des Kühlkörpers von

$$C_{heatsink,3D,calc} = c_{AlSo10Mg} \cdot m_{heatsink,3D} = 127{,}6\frac{J}{K} \tag{3.6}$$

Ein physikalischer Bezug zwischen den ermittelten thermischen Ersatzschaltbildern und dem realen Aufbau muss somit ausgeschlossen werden.

3.3.5. Reproduzierbarkeit der Ergebnisse

Ein weiteres Problem zeigt sich, wenn die Messung und Bestimmung der thermischen Ersatzschaltbilder wiederholt wird. Obwohl hierbei Messung und Simulation erneut übereinstimmen, was für eine korrekte Bestimmung der Modelle spricht, weichen die Werte der einzelnen Parameter zwischen den verschiedenen Messwiederholungen teilweise stark voneinander ab. Die Parameter des ermittelten Cauer-Netzwerks aus vier verschiedenen Messungen bzw. Bestimmungen des Ersatzschaltbilds für den Aufbau mit dem konventionellen Kühlkörper sind in Abbildung 3.21 dargestellt. Vor allem der vierte Parameter variiert stark zwischen den einzelnen Messungen.

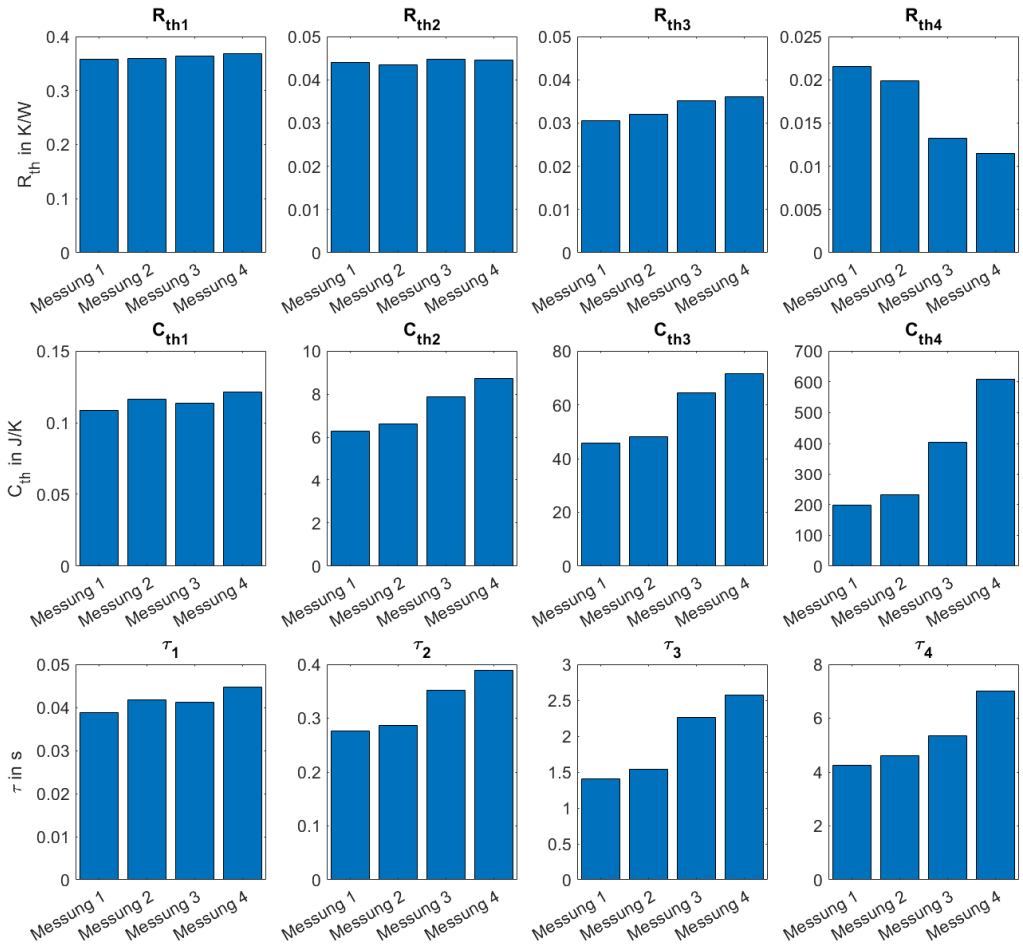


Abbildung 3.21: Übersicht Parameter Cauer-Netzwerk des Austerlitz-Kühlkörper von verschiedenen Messungen

Um Gründe für die starke Streuung in den Werten einzelner Parameter zu finden, wird der Einfluss einzelner Messparameter näher untersucht.

Messbereich

Die Messung der Chiptemperatur findet mit einer Thermokamera statt. Als Chiptemperatur wird die mittlere Temperatur innerhalb eines Rechtecks auf dem Halbleiterchip ausgewertet. Der bei den vorigen Messungen verwendete Messausschnitt ist in Abbildung 3.23 zu sehen. Um den Einfluss der Wahl des Messausschnitts zu untersuchen, wird die Ermittlung des Ersatzschaltbilds für eine Messung mit verschieden großen Messbereichen durchgeführt. Es wird zusätzlich ein kleinerer Messbereich ausgewählt (Abbildung 3.22), sowie ein größerer Messbereich, welcher die gesamte Fläche des Halbleiterchips abdeckt (Abbildung 3.24).

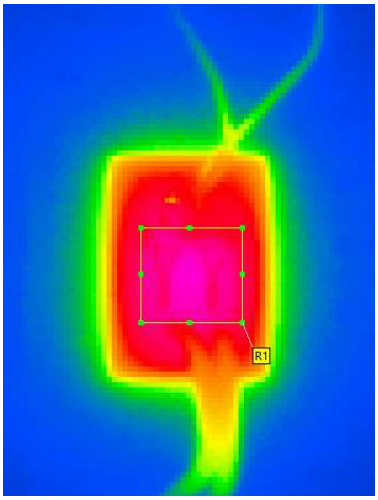


Abbildung 3.22:
Messbereich
Thermokamera klein

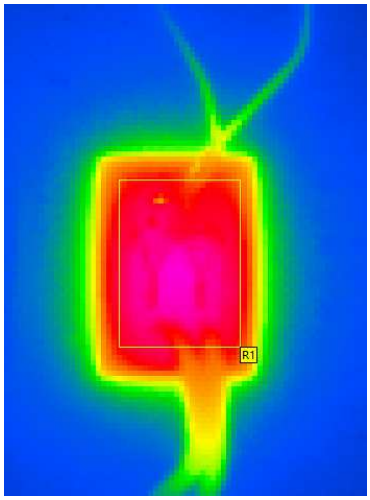


Abbildung 3.23:
Messbereich
Thermokamera mittel

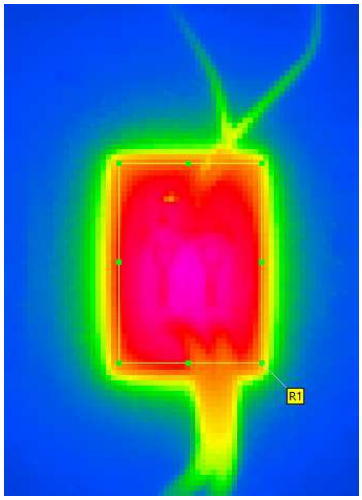


Abbildung 3.24:
Messbereich
Thermokamera groß

Die ermittelten Parameter der verschiedenen Messbereiche für eine identische Messwiederholung sind in Abbildung 3.25 gegenübergestellt.

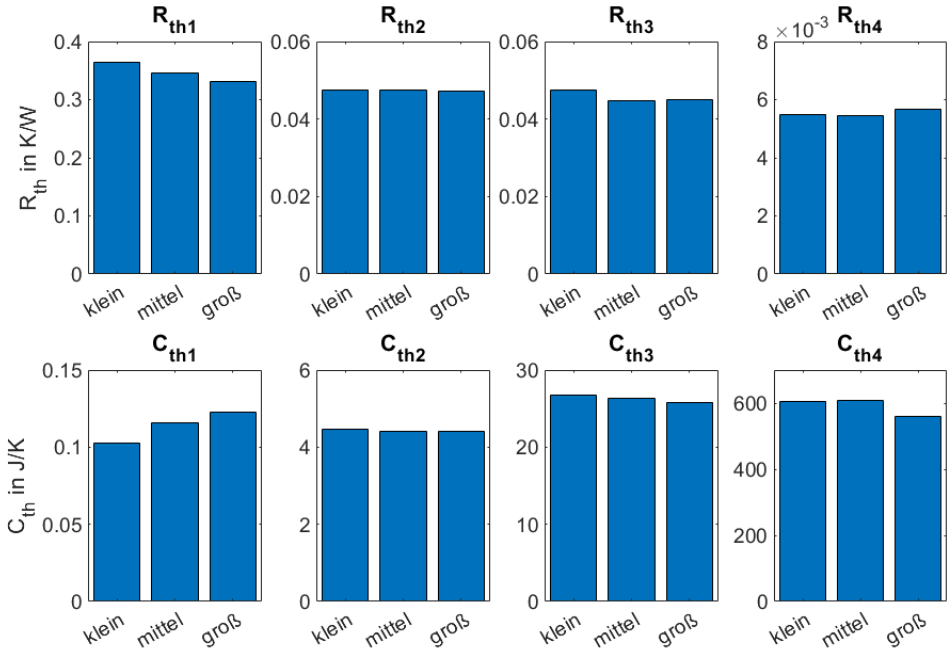


Abbildung 3.25: Übersicht Parameter Cauer-Netzwerk des Austerlitz-Kühlkörper bei verschiedenen Messbereichen

Auch wenn geringfügige Unterschiede zu erkennen sind, ist der Einfluss des Messbereichs auf die Bestimmung des Ersatzschaltbilds eher gering. Die größte Abweichung bildet sich zudem nur am ersten Parameter, welcher für die Bewertung der Kühlkörper wenig Bedeutung besitzt.

Abtastrate

Ein möglicher weiterer Einfluss auf die Messung kann durch die Abtastung der Abkühlkurve mittels der Thermokamera entstehen. Der Beginn des Abkühlvorgangs ist nicht mit der Kamera synchronisiert, sodass nicht sichergestellt werden kann, dass der Abkühlvorgang exakt zum Abtastzeitpunkt der Kamera beginnt. Abbildung 3.26 zeigt zwei identische Abkühlkurven, von denen eine um eine halbe Abtastperiode verschoben wurde. Da die Kamera den zeitkontinuierlichen Temperaturverlauf nur zu diskreten Zeitpunkten abtastet, erfasst sie lediglich die markierten Punkte im Schaubild. Dies führt zu erkennbaren Abweichungen bei der ermittelten thermischen Impedanz für kleine Zeiten.

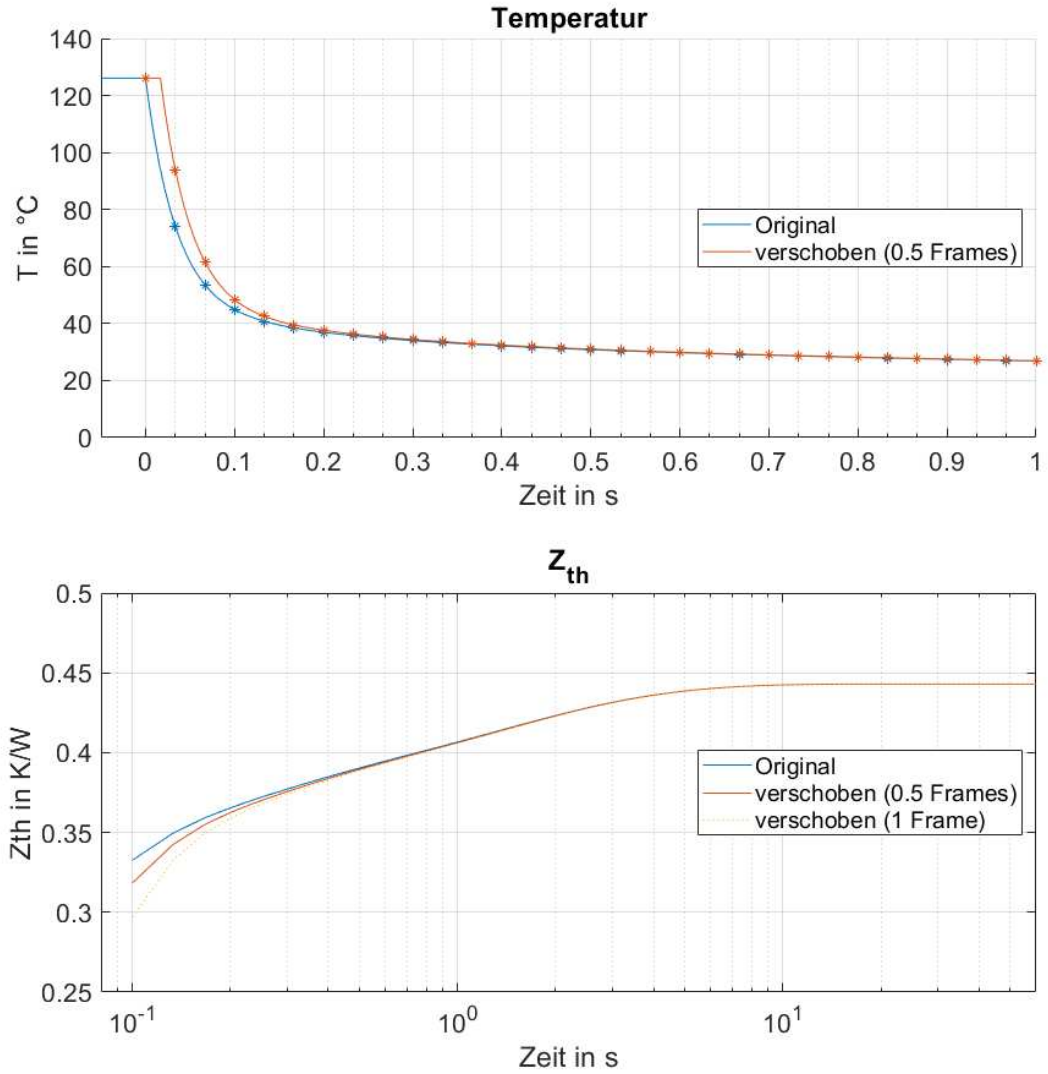


Abbildung 3.26: Abkühlkurve und thermische Impedanz des Austerlitz-Kühlkörpers bei unterschiedlichen Abtastbedingungen

Die Auswirkung dieser Abweichungen auf die Bestimmung der thermischen Ersatzschaltbilder ist in Abbildung 3.27 dargestellt. Hier werden die Parameter des

Cauer-Netzwerks für verschiedene Verschiebungen der Abtastzeitpunkte gegenübergestellt.

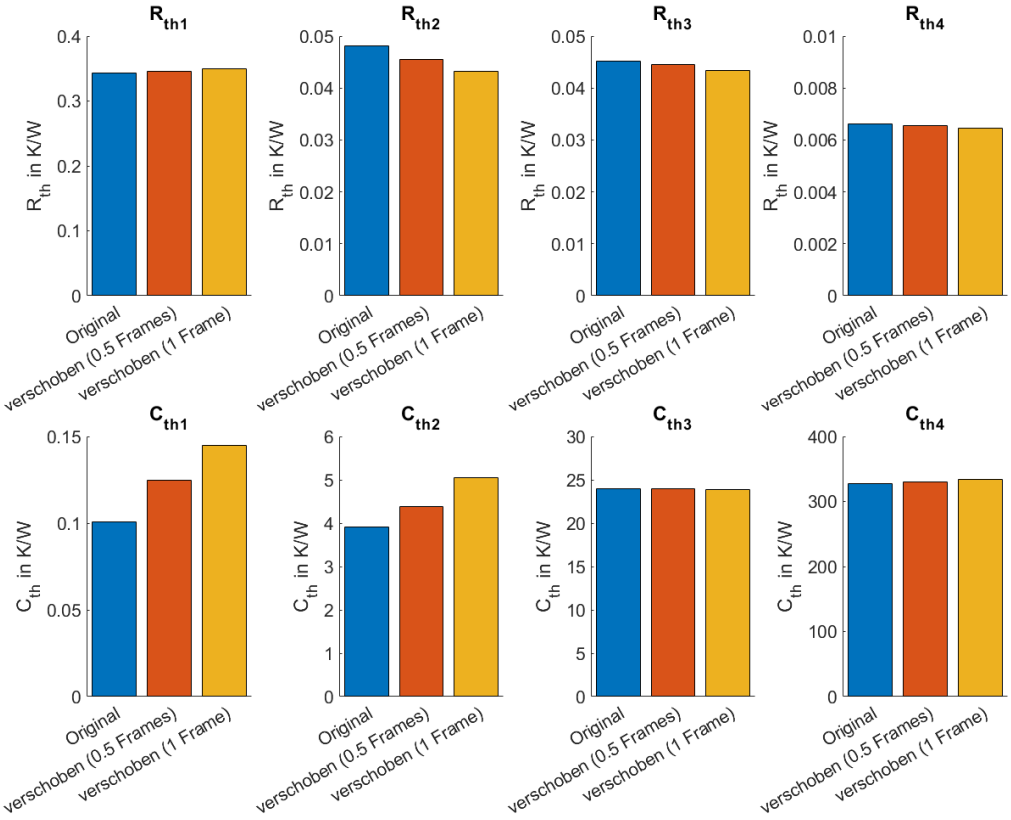


Abbildung 3.27: Übersicht Parameter Cauer-Netzwerk des Austerlitz-Kühlkörper bei unterschiedlichen Abtastbedingungen

Die Verschiebung des Abtastzeitpunktes hat einen erheblichen Einfluss auf die ermittelten Parameter des Ersatzschaltbilds. Die Abweichungen treten jedoch wie zuvor nur an Parameter mit kleinen Zeitkonstanten auf und erklären die zuvor beobachteten Abweichung im vierten Parameter nicht.

Eindeutigkeit der Messung

Im letzten Schritt werden zwei der zuvor aufgestellten Cauer-Netzwerke näher betrachtet und miteinander verglichen. Die Parameter der Netzwerke sind in Abbildung 3.28 dargestellt.

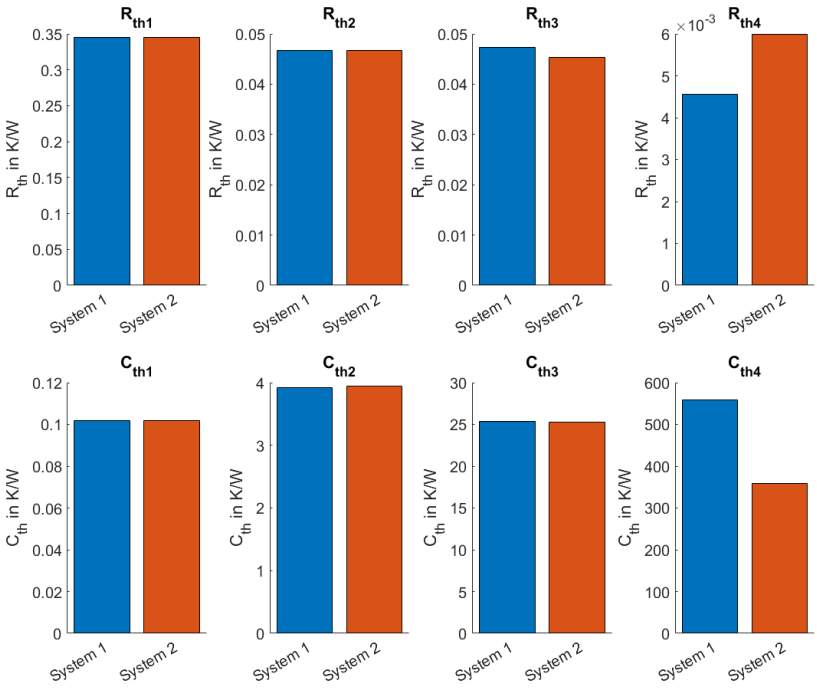


Abbildung 3.28: Vergleich Parameter Cauer-Netzwerk zweier verschiedener Messungen

Die beiden Parametersätze sollen im Folgenden zwei verschiedene Systeme mit unterschiedlichem physikalischen Aufbau darstellen. Mit diesen werden simulativ die idealen Abkühlkurven gebildet, um für einen Vergleich Messungenauigkeiten und Störungen/Rauschen, wie sie in der der realen Messung vorkommen, zu eliminieren. Die idealen Abkühlkurven der beiden Systeme sind in Abbildung 3.29 dargestellt.

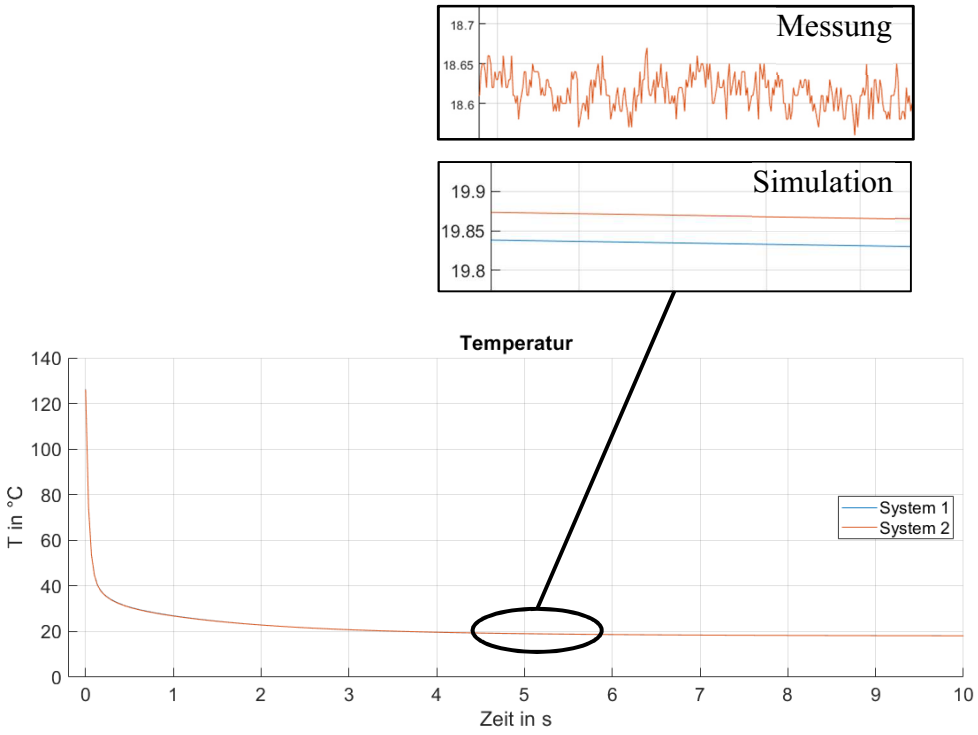


Abbildung 3.29: Vergleich Abkühlkurve zwei verschiedener thermischer Modelle

Obwohl beide Systeme rein von ihren Parametern große Unterschiede aufweisen, sind die Abkühlkurven und damit das Systemverhalten nahezu identisch. Die Unterschiede liegen in der Größenordnung des Messrauschens der realen Messung. In einer realen Messung könnten beide Abkühlkurven somit nicht eindeutig voneinander unterschieden werden. Ein Hinweis darauf findet sich auch in [21, S.27, 28].

3.3.6. Fazit

Da unterschiedliche Systeme ein nahezu identisches Systemverhalten besitzen können, deren Abkühlkurven sich nur in einer Größenordnung unterscheiden, die unter das Messrauschen der aufgezeichneten Temperaturkurven fällt, ist ein eindeutiger Rückschluss aus der realen Messung auf das ursprüngliche System nicht eindeutig möglich. Diese Nicht-Eindeutigkeit ist folglich auch unabhängig vom Verfahren zur Bestimmung des thermischen Modells und wird auch durch die Transformation zwischen Foster- und Cauer-Modell nicht beeinflusst.

Damit hat das aus der Messung ermittelte thermische Modell keine physikalische Bedeutung. Auch als Cauer-Netzwerk dargestellt beschreibt es lediglich mathematisch das Verhalten des Systems.
Die mathematische Nachbildung des Systemverhaltens kann jedoch für Simulationen eingesetzt werden und führt, wie in Kapitel 3.3.3 zu sehen, zu sehr guten Ergebnissen.

4. Kühlsystem

4.1. Gesteuerter Kühlwasserfluss

Der Kühlwasserfluss ist während eines Lastwechseltests üblicherweise konstant. Im Folgenden wird ein Konzept vorgestellt, mit dem es möglich ist, den Temperaturhub während einem Lastwechseltest mittels der Steuerung des Kühlwasserflusses zu erhöhen.

4.1.1. Prinzip

Um den Temperaturhub zu erhöhen, wird der Kühlwasserfluss während einem Last- bzw. Temperaturzyklus synchron zum Laststrom gesteuert. Während dem Aufheizvorgang wird das Kühlwasser abgeschaltet, wodurch sich durch die wegfallende Kühlung eine höhere Temperatur am Halbleiter ergibt. Beim anschließenden Abkühlvorgang wird das Kühlwasser wieder eingeschaltet und sorgt so dennoch für eine zuverlässige Abkühlung des Moduls.

Eine Erweiterung dieses Grundprinzips ist das zusätzliche Ausblasen des Kühlwassers, welches normalerweise nach Abschalten des Kühlwasserflusses im Kühlkörper verbleibt und damit während des Aufheizvorgangs mit erwärmt werden muss. Durch das Ausblasen des Wassers mittels Druckluft zu Beginn jedes Aufheizvorgangs soll die zu erwärmende Masse minimiert werden, um so einen noch höheren Temperaturhub zu erreichen. An dieser Stelle wird auch die Bedeutung eines speziellen Kühlkörpers mit extrem geringer Wärmekapazität deutlich, da die zu erwärmende Masse des Kühlkörpers einen limitierenden Faktor in dieser Phase darstellt.

Die einzelnen Kühlphasen, sowie deren zeitlicher Verlauf sind in Abbildung 4.1 und Abbildung 4.2 visualisiert.

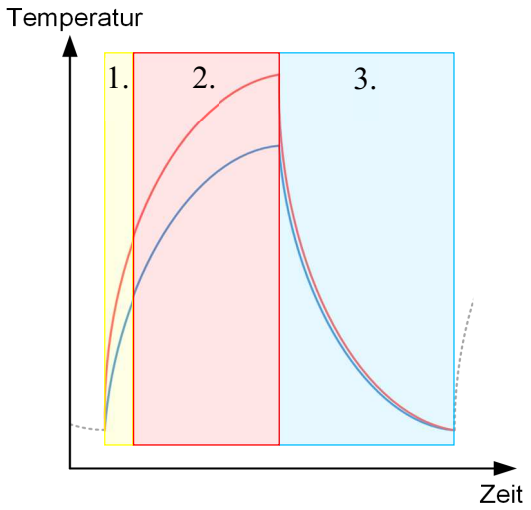


Abbildung 4.1: Phasen des gesteuerten Kühlwasserflusses im Temperaturverlauf

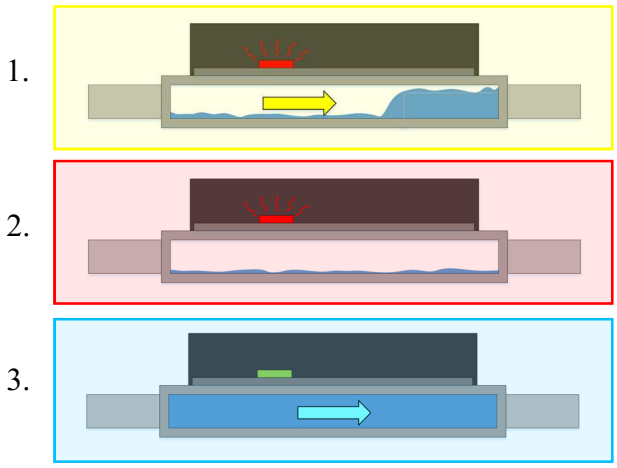


Abbildung 4.2: Übersicht der einzelnen Phasen des gesteuerten Kühlwasserflusses

In Phase 1 beginnt der Aufheizvorgang. Dabei wird der Kühlkörper mit Druckluft ausgeblasen. In Phase 2 ist der Ausblasvorgang abgeschlossen, die Druckluftzufuhr wird abgeschaltet und der Aufheizvorgang fortgeführt. In Phase 3 findet der Abkühlvorgang bei wiedereingeschaltetem Kühlwasserfluss statt.

4.1.2. Messungen

In Abbildung 4.3 sind die Temperaturen während eines Zyklus des Lastwechseltests bei konstantem und bei gesteuertem Kühlwasserfluss dargestellt. Die blaue Kurve zeigt den Temperaturverlauf bei konstantem Kühlwasserfluss und dient als Referenz. Das Steuern des Kühlwasserflusses ohne Ausblasen (orange) führt zu einem Anstieg des Temperaturhubs von 13,5%. Durch zusätzliches Ausblasen des Wassers wird nochmals eine Erhöhung des Temperaturhubs auf insgesamt 15,8% erreicht.

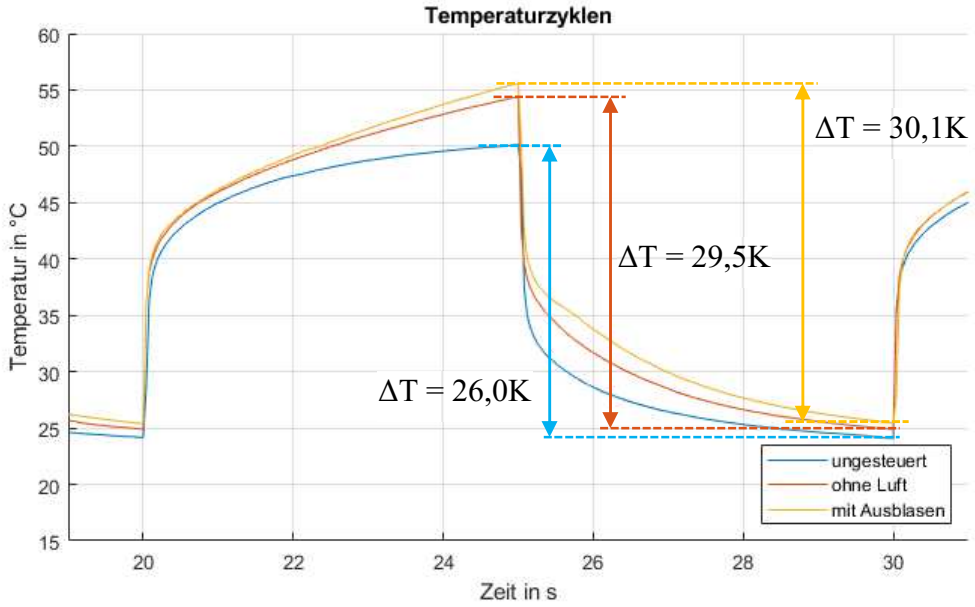


Abbildung 4.3: Vergleich der Temperaturverläufe zwischen konstantem und gesteuertem Kühlwasserfluss

Wie stark die Erhöhung des Temperaturhubs ist, hängt jedoch auch von der Zyklusdauer ab. Abbildung 4.4 zeigt den Unterschied zwischen konstantem und gesteuertem Kühlwasserfluss mit Ausblasen bei verschiedenen Zyklusdauern. Während bei einer Wahl von $t_{on} = t_{off} = 5s$ eine Erhöhung des Temperaturhubs von 15,8% erreicht wird, führt die Wahl von $t_{on} = t_{off} = 2s$ lediglich zu einem Anstieg von 1,4%.

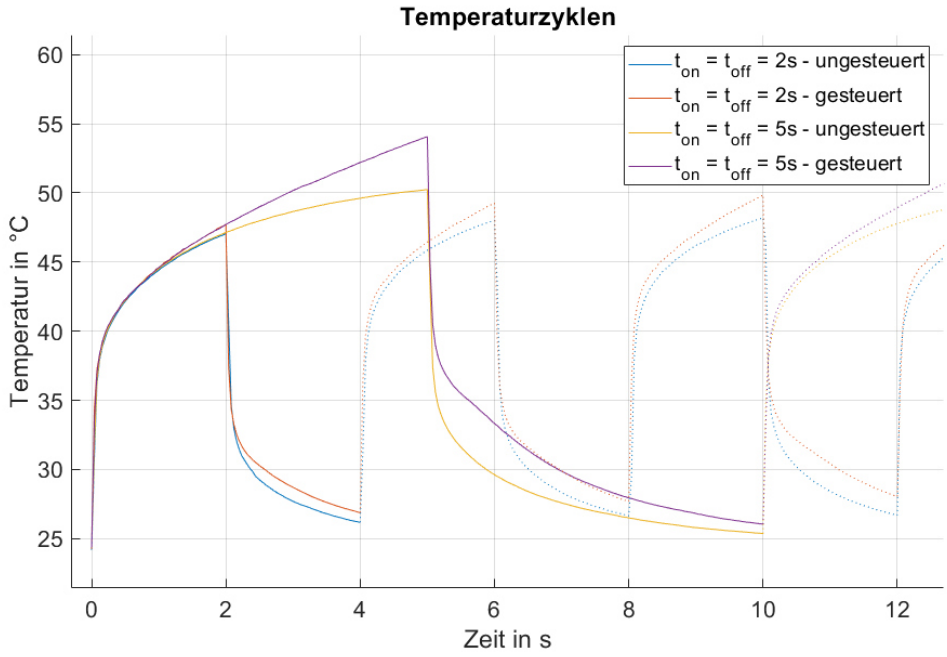


Abbildung 4.4: Vergleich Temperaturverläufe bei gesteuertem Kühlwasserfluss

4.1.3. Anmerkungen

Temperaturhub

Genau genommen wird mit diesem Verfahren nicht allein der Temperaturhub vergrößert, sondern es wird primär das obere Temperaturniveau T_{max} angehoben. Das untere Temperaturniveau T_{min} bleibt im Idealfall unverändert bzw. steigt unter realen Bedingungen leicht mit an. Somit wird neben einer Erhöhung des Temperaturhubs auch eine deutliche Erhöhung der mittleren Temperatur erreicht. Ob diese Erhöhung der mittleren Temperatur für den Lastwechseltest im speziellen Fall förderlich ist, muss individuell entschieden werden. Außerdem ist zu beachten, dass beim Lastwechseltest die vom Hersteller vorgegebenen maximalen Betriebsparameter nicht überschritten werden. Da dieses Verfahren das obere Temperaturniveau anhebt, muss insbesondere Wert darauf gelegt werden, dass die maximale Chiptemperatur nicht überschritten wird. Unter Umständen muss dem mit weiteren Maßnahmen, wie z.B. der Verringerung der Kühlwassertemperatur, entgegengewirkt werden.

Optimierung der Kühlmittelsteuerung

Aus den Messungen wird erkennbar, dass die Steuerung des Kühlwassers beim Ausblasen noch nicht optimiert ist. Etwa 0,6 bis 0,7s nach Beginn der Abkühlphase ist ein deutlicher Knick in der Temperaturkurve zu erkennen. Dieser lässt sich durch den räumlichen Abstand zwischen Steuerventil und Kühlkörper erklären. Zu Beginn der Abkühlphase wird das Kühlwasser am Steuerventil eingeschaltet. Es dauert jedoch einen Moment, bis das Schlauchstück zwischen Steuerventil und Kühlkörper mit Wasser gefüllt ist und die Wassersäule den Kühlkörper erreicht. Dieser Effekt tritt ebenso entgegengesetzt zu Beginn jedes Aufheizvorgangs während dem Ausblasen auf. Beim Ausblasen wird das noch im Schlauchstück zwischen Steuerventil und

Kühlkörper verbleibende Kühlwasser durch den Kühlkörper gedrückt, sodass zu Beginn des Ausblasens für einen kurzen Moment die Kühlwirkung unverändert weiter besteht, obwohl der Kühlwasserfluss bereits abgestellt ist.
Somit ist die Kühlwirkung zur Steuerung der Ventile leicht versetzt. Als Optimierung kann die Steuerung der Ventile softwareseitig zeitlich angepasst werden. Dies erfordert jedoch einen Eingriff in die Regelung des Lastwechselprüfstands und wurde daher im Rahmen dieser Arbeit nicht durchgeführt.

Temperaturspreizung

Ein bislang nicht untersuchter Effekt ist die Änderung der Temperaturspreizung im Halbleitermodul durch das vorgestellte Verfahren. Bisher wurde nur die Temperatur des Chips während dem Power-Cycling gemessen. Es wird jedoch erwartet, dass das Verfahren zu einer Veränderung der Temperaturverteilung im Halbleitermodul führt, da vor allem auch der Temperaturhub an der Bodenplatte überproportional ansteigt. Abbildung 4.5 zeigt den Temperaturverlauf der Oberfläche des Halbleiterchips während des Power-Cyclings, sowie zusätzlich die Temperatur an der Bodenplatte des Moduls bei konstantem und gesteuertem Kühlwasserfluss.

Eine derartige Veränderung der Temperaturverteilung im Modul kann zu veränderten mechanischen Belastungen führen und damit die auftretenden Ausfallmechanismen beeinflussen. In wieweit das Verfahren tatsächlich den Ausfall beeinflusst und ob die Belastungen näher an den realen Betriebsbedingungen liegen, gilt es noch zu untersuchen.

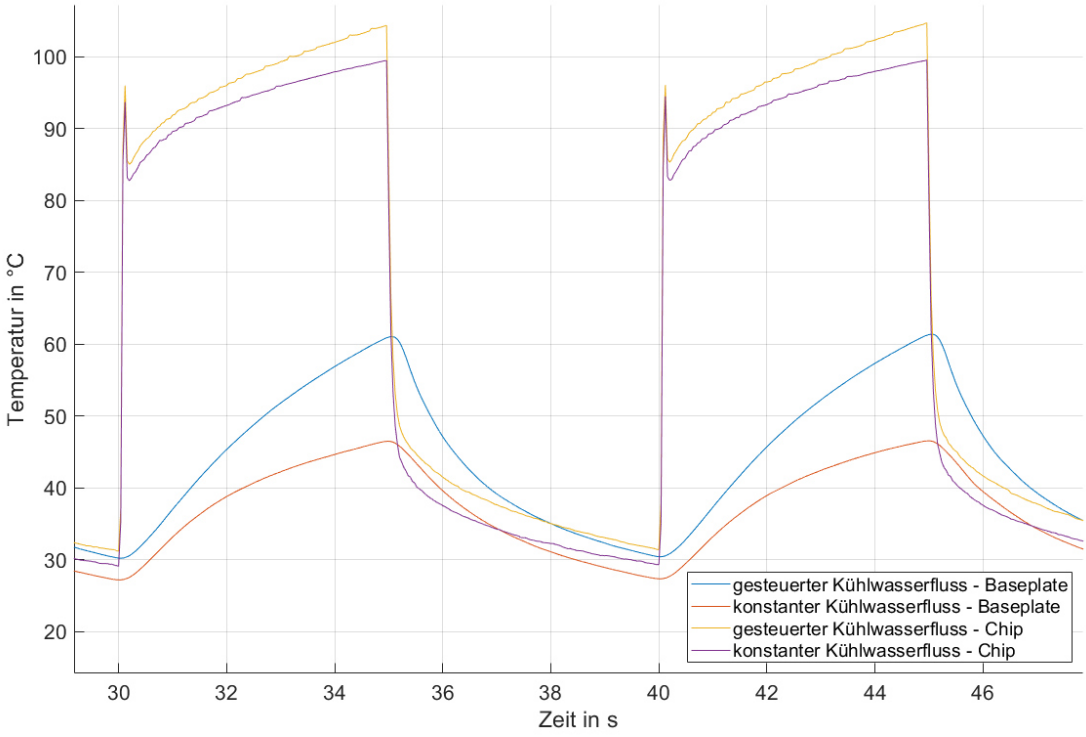


Abbildung 4.5: Temperaturunterschied zwischen Bodenplatte und Chip beim Power-Cycling

Übereinstimmung mit AQG 324

Das aktive Schalten des Kühlwasserflusses ist wesentlicher Bestandteil dieses Kühlkonzepts. Die Richtlinie AQG 324 schreibt jedoch für Lastwechseltests vor, dass der Kühlwasserfluss während des gesamten Lebensdauertest konstant zu halten ist [16, S.47]. Da die Durchflussmenge bei aktivem Kühlwasserfluss nicht verändert wird, ist dies nicht direkt als Widerspruch zu den Vorgaben der Richtlinie aufzufassen. Dennoch sollte hier genauer definiert werden, ob die vorgestellte Steuerung des Kühlwasserflusses die Vorgaben dieser Richtlinie verletzt oder nicht.

4.1.4. Fazit

Das vorgestellte Kühlkonzept mit gesteuertem Kühlwasserfluss führt erfolgreich zu einer Erhöhung des oberen Temperaturniveaus T_{max} und damit zu einer Steigerung des Temperaturhubs. Wie groß die Steigerung des Temperaturhubs ist, hängt jedoch auch von der Dauer des Temperaturzyklus ab und ist damit nur für längere Zykluszeiten zielführend. Zudem muss der zusätzliche Hardwareaufwand für das Ausblasen mit Druckluft abgewägt werden, da die zusätzliche Wirkung des Ausblasens eher gering ist. Eine Optimierung der Ansteuerung könnte hierbei jedoch noch zu einer Verbesserung führen.
Ebenso ist das Durchführen von ausgiebigen Power-Cycling Tests essenziell für die Bewertung der Tauglichkeit dieses Verfahrens, da die Temperaturverteilung innerhalb des Moduls wesentlich beeinflusst wird und damit zu veränderten Ausfallmechanismen führen könnte.

4.2. Aufbau des Kühlsystems

Der prinzipielle Aufbau des Kühlsystems für den dreiphasigen Wechselrichter ist in Abbildung 4.6 dargestellt. Die Steuerung von Kühlwasser und Druckluft erfolgt elektronisch mittels Magnetventile (siehe Abbildung 4.7). Zum Einsatz kommen einfache Steuerventile, sowie Zweiwege-Mischventile.

Direkt vor den Kühlkörpern sind Mischventile angebracht, an denen zwischen Kühlwasser oder Druckluft umgeschaltet wird. Mit den Mischventilen kann lediglich einer der beiden Zuflüsse auf die Kühlkörper geleitet werden. Es ist damit nicht möglich, den Durchfluss zu stoppen. Daher ist in der Druckluftzufuhr zusätzlich ein einfaches Ventil verbaut, mit dem die Druckluft zu- oder abgeschaltet werden kann. In der Kühlwasserzufuhr wird kein separates Ventil benötigt. Soll sowohl Kühlwasser als auch Druckluft abgeschaltet werden, genügt es, die Mischventile auf die Luftzufuhr zu stellen und diese mit dem einfachen Steuerventil abzuschalten. Der Kühlwasserfluss muss nicht separat abgeschaltet werden.

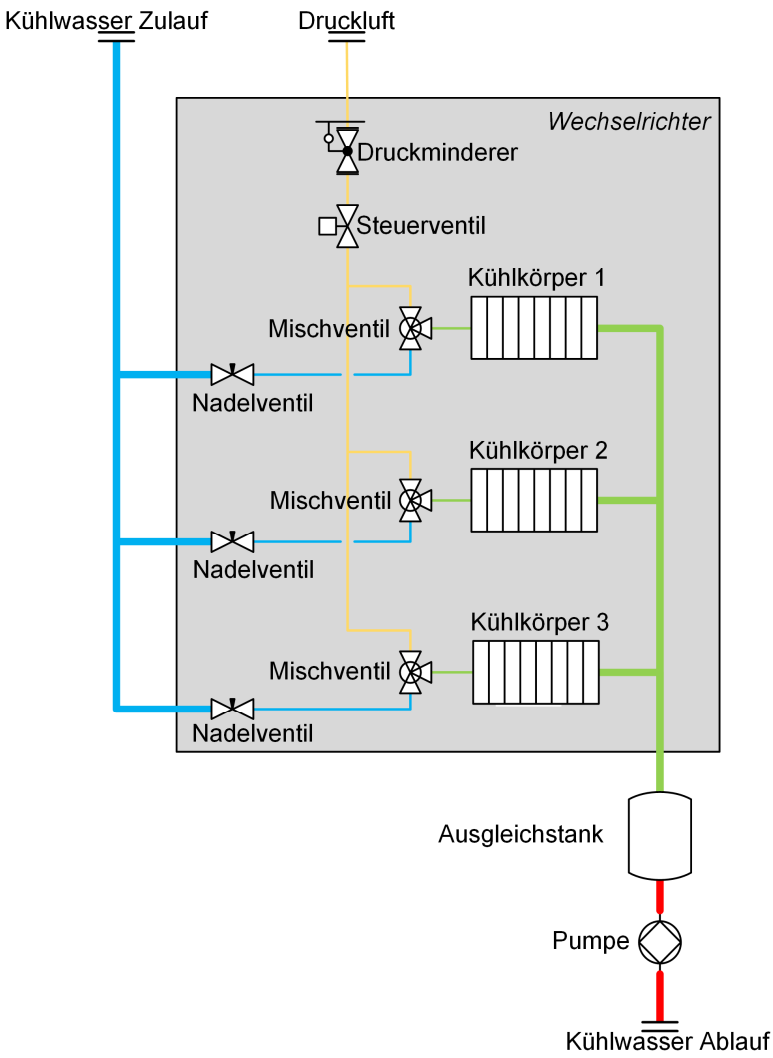


Abbildung 4.6: Schematischer Aufbau des Kühlsystems

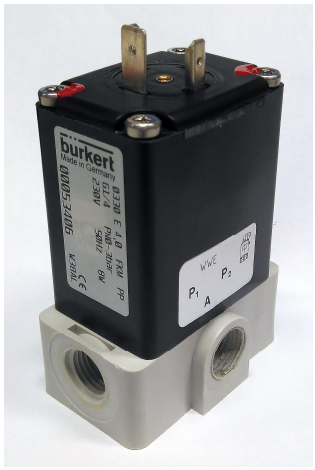


Abbildung 4.7: Magnetventil

Im Kühlsystem sind drei Mischventile verbaut, davon je eines pro Kühlstrang bzw. Kühlkörper. In Kapitel 4.1.3 wurde bereits der messbare Einfluss des Schlauchstücks zwischen Mischventil und Kühlkörper auf das Kühlverhalten beschrieben. Da dieses bei jedem Aufheizvorgang vollständig ausgeblasen und anschließend wieder mit Kühlwasser gefüllt werden muss, macht sich eine längere Schlauchstrecke zwischen Mischventil und Kühlkörper negativ bemerkbar. Ebenso muss die Länge dieser Strecke bei allen Kühlsträngen identisch sein, da ansonsten Asymmetrien im zeitlichen Kühlverhalten auftreten. Bei Verwendung eines einzigen Mischventils für alle Kühlkörper und anschließender Verteilung auf die drei Kühlstränge wären diese Anforderungen nur schwer umsetzbar.

Durch konstruktive Maßnahmen muss zudem sichergestellt werden, dass der Kühlwasserfluss und damit das Kühlverhalten an allen Kühlkörpern identisch ausfällt. Aufgrund von Aufwand und Kosten wird auf eine aktive Regelung der Durchflussmengen in den einzelnen Kühlsträngen verzichtet. Stattdessen wird Wert auf einen möglichst geometrisch symmetrischen Aufbau gelegt. Während die Strecke zwischen Kühlwasserzulauf und dem ersten Kühlkörper am kürzesten ausfällt, ist der gegenüberliegende Ablauf für diesen Kühlstrang am längsten ausgeführt. Die

Gesamtlängen aller Kühlzweige sind somit annähernd gleich lang. Des Weiteren begrenzen sämtliche Strömungswiderstände in den einzelnen Kühlsträngen die Strömungsgeschwindigkeit und sorgen so automatisch für einen Angleich der Durchflussmengen. Engstellen in den einzelnen Strängen, wie sie z.B. an den Mischventilen vorkommen, begünstigen diesen Effekt nochmals zusätzlich. Darüber hinaus ist in jedem Kühlstrang ein Nadelventil verbaut, mit dem der Durchfluss manuell angepasst werden kann. Diesen Prozess bezeichnet man auch als hydraulischen Abgleich. Sollte sich in einem Kühlstrang ein höherer Durchfluss ergeben, kann dieser über das Nadelventil gezielt gedrosselt werden um einen Ausgleich in den Durchflussmengen zu erreichen.

Durch die vorgegebenen Abmessungen des Wechselrichters steht nur ein begrenzter Bauraum für den Einbau des Kühlsystems zur Verfügung. Der Großteil der Komponenten ist daher auf der Unterseite angebracht. Bei der Konstruktion des Aufbaus müssen zudem die Mindestbiegeradien der Schläuche beachtet werden. Zum Einsatz kommt PVC-Gewebeschlauch mit einem Innendurchmesser von 10mm und 13mm.

Der Aufbau des Kühlsystems ist in Abbildung 4.8 und Abbildung 4.9 zu sehen. Kühlwasserzulauf, Druckluftzufuhr und sämtliche Steuer- und Regelventile befinden sich auf der Unterseite. Der Ausgang der Mischventile wird in einem Bogen auf die Oberseite des Wechselrichters zu den Kühlkörpern geführt. Der Kühlwasserablauf befindet sich ebenfalls auf der Oberseite.

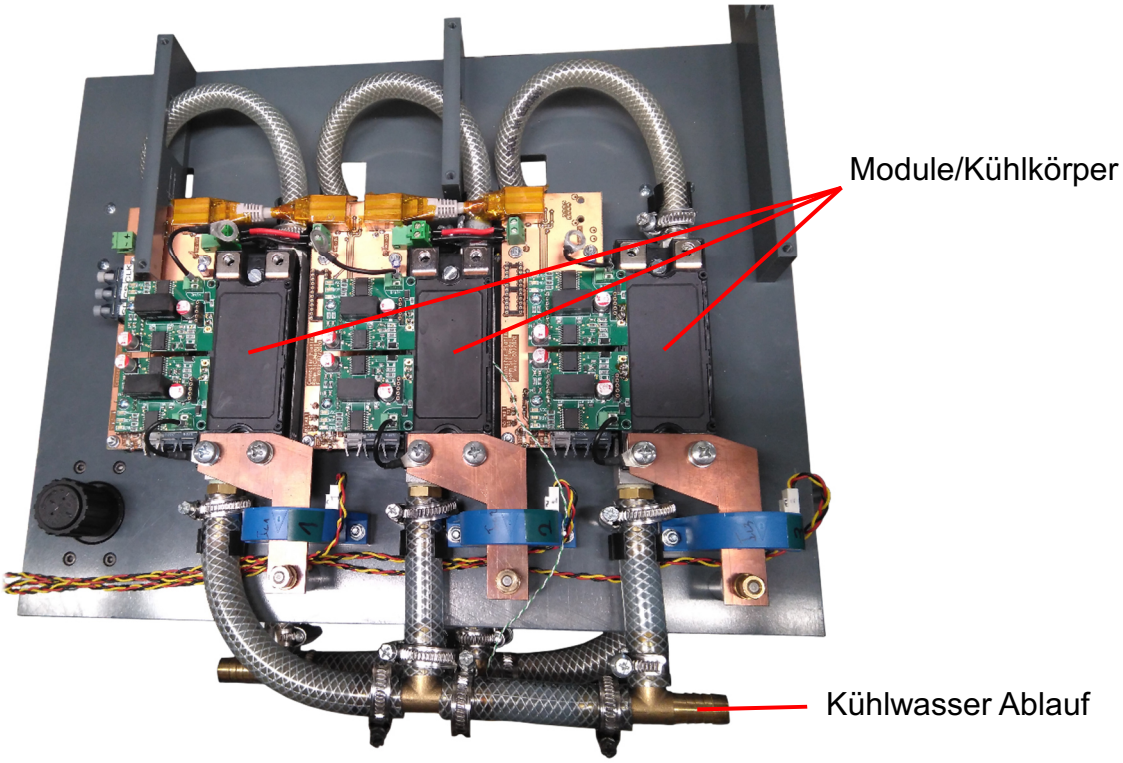


Abbildung 4.8: Kühlsystem (Draufsicht) ohne Zwischenkreis

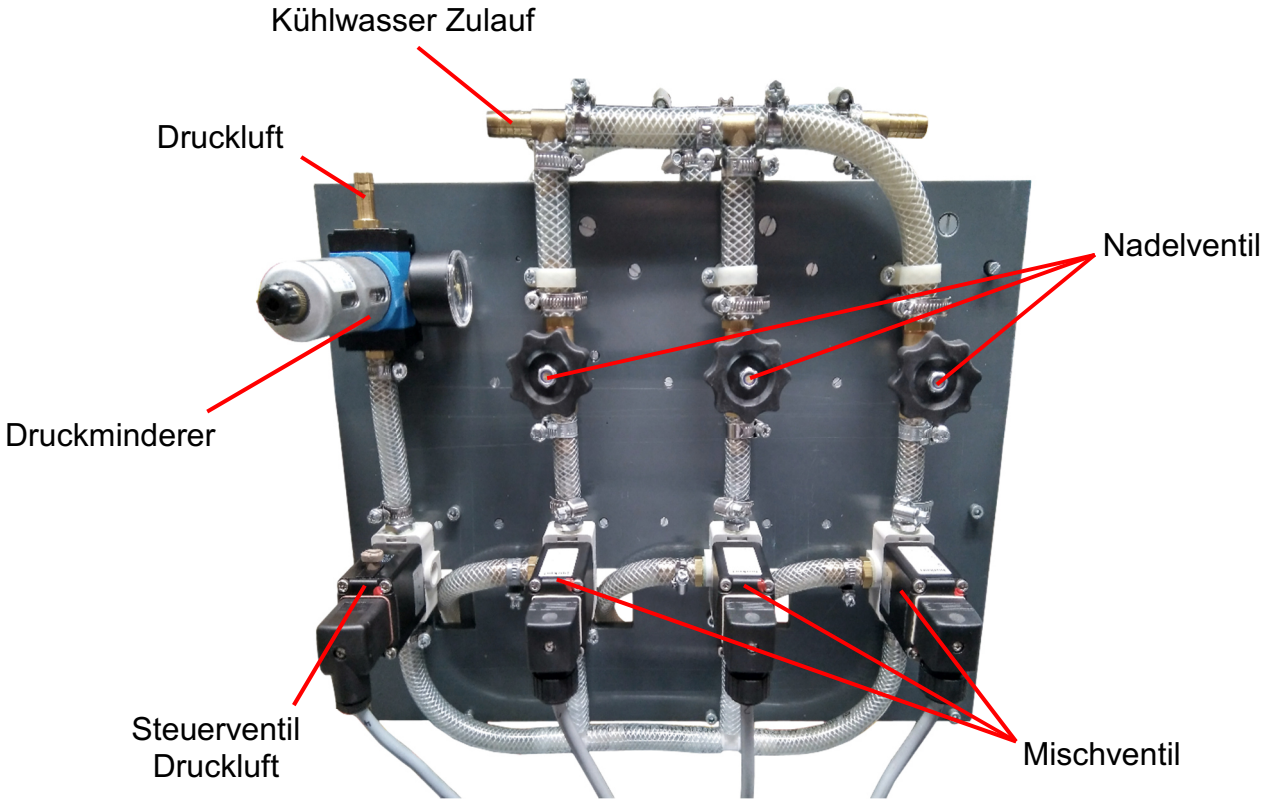


Abbildung 4.9: Kühlsystem (Untersicht)

Da beim Ausblasen der Kühlkörper Druckluft mit in den Kühlwasserabfluss befördert wird, kommt ein zusätzlicher Ausgleichstank zum Einsatz, an dem die Luft aus dem Kühlwasser entweichen kann. Je nach Aufbau des vorhandenen Kühlwassersystems ist unter Umständen eine Pumpe notwendig, um das Kühlwasser aus dem Ausgleichstank in den Abfluss zu befördern, sofern es nicht von selbst abfließt oder vom Abfluss angesaugt wird. Für die Steuerung der Pumpe befinden sich Füllstandssensoren am Tank.

4.3. Überprüfung der Symmetrie (TSEP Messung)

Zur Verifizierung der korrekten, symmetrischen Auslegung des dreiphasigen Kühlsystems wird die Chiptemperatur an den einzelnen Modulen in den verschiedenen Strängen des Kühlsystems während dem Betrieb des Wechselrichters gemessen und verglichen.

Zuvor wird ein hydraulischer Abgleich durchgeführt, um die Durchflussmenge des Kühlmittels in allen Kühlsträngen anzugleichen. Dies ist notwendig, da trotz geometrisch symmetrischem Aufbau bei vollständig geöffneten Ventilen ein unterschiedlicher Kühlwasserfluss von $Q_U = 5{,}1\frac{l}{min}$, $Q_V = 4{,}9\frac{l}{min}$ und $Q_W = 4{,}8\frac{l}{min}$ gemessen wird. Beim hydraulischen Abgleich wird der Durchfluss in allen Strängen auf $Q_U = Q_V = Q_W = 4{,}7\frac{l}{min}$ begrenzt.

Die Durchflussmessung ist nur im gemeinsamen Kühlwasserzufluss möglich und kann nicht getrennt in den einzelnen Strängen erfolgen. Sie wird daher nacheinander für die einzelnen Stränge durchgeführt, indem für den Abgleich immer nur ein Kühlstrang mit den Magnetventilen eingeschaltet wird. Ein dadurch entstehender Messfehler kann zwar nicht ausgeschlossen werden, würde sich aber anschließend in der durchgeführten Temperaturmessung bemerkbar machen.

Bei der Temperaturmessung ist zu erwarten, dass sich bei symmetrischen Belastungen in den einzelnen Phasen sowie einem identischen Kühlwasserfluss die gleiche Temperatur an den verschiedenen Modulen einstellt.
Hierzu wird eine geeignete Methode zur Bestimmung der Chip-Temperatur benötigt. Für die zuvor eingesetzte Messung der Temperatur mittels einer Thermokamera werden geöffnete, geschwärzte Module auf allen Phasen benötigt. Eine Alternative stellt die Messung der Chiptemperatur über temperatursensitive elektrische Parameter (TSEP) dar, die im Folgenden erläutert wird.

Generell können verschiedene elektrische Betriebsparameter des Halbleiters zur Bestimmung der Temperatur herangezogen werden. Zum Einsatz kommt hier ein Verfahren, bei dem die sogenannte Quasi-Threshold Spannung als temperatursensitiver Parameter verwendet wird. Dieses Verfahren soll auch beim späteren Power-Cycling Betrieb des Wechselrichters zum Einsatz kommen und wird in [25] und [26] vorgestellt.

Das Messprinzip basiert auf dem Spannungsabfall $U_{SS'}$, der über der parasitären Induktivität zwischen dem Power-Source und Kelvin-Source Anschluss entsteht. Die Spannung U_{SS}, markiert den Beginn eines Stromflusses durch den Transistor und dient als Trigger für die Messung. Die zu diesem Zeitpunkt gemessene Gatespannung wird als Quasi-Threshold Spannung definiert und weist eine annähern lineare Abhängigkeit zur Sperrschichttemperatur auf. [26, S.2, 3], [25, S.3]

Die Messung der Quasi-Threshold Spannung erfolgt im Rahmen dieser Arbeit mit einem Oszilloskop. Gemessen werden die Gate-Source Spannung sowie die Spannung zwischen Kelvin-Source und Power-Source. Die Messung wird nacheinander an allen Modulen durchgeführt. Im späteren Power-Cycling Prüfstand wird die Messung mittels einem Mikrocontroller mit Analog-Digital-Wandler und entsprechender Trigger-Schaltung durchgeführt.

Der Spannungsverlauf von $U_{S'S}$ (in dieser Messung entgegengesetzt zu $U_{SS'}$ und daher mit entgegengesetztem Vorzeichen) sowie U_{GS} ist in Abbildung 4.10 zu sehen. Abgebildet sind mehrere Messungen bei unterschiedlichen Drain-Source Strömen I_{DS} wodurch sich unterschiedliche Temperaturen an der Sperrschicht ergeben. Die Messungen sind auf eine Spannung von $U_{S'S} = -3{,}2V$ getriggert.
Die Triggerspannung kann variiert werden, um die Temperatur-Sensitivität zu verändern. Sie sollte jedoch so gewählt werden, dass die Gate-Spannung zum Trigger-Zeitpunkt nicht im Miller-Plateau liegt. [25, S.4], [26, S.3]

In der Messung ist zu erkennen, dass sich $U_{S'S}$ und U_{GS} wie erwartet mit steigendem Drain-Source Strom und damit steigender Temperatur zueinander verschieben. Der Transistor schaltet bei höheren Strömen schneller ein. Dadurch sinkt auch die

gemessene Quasi-Threshold Spannung mit steigender Temperatur (siehe auch [25, S.4]).

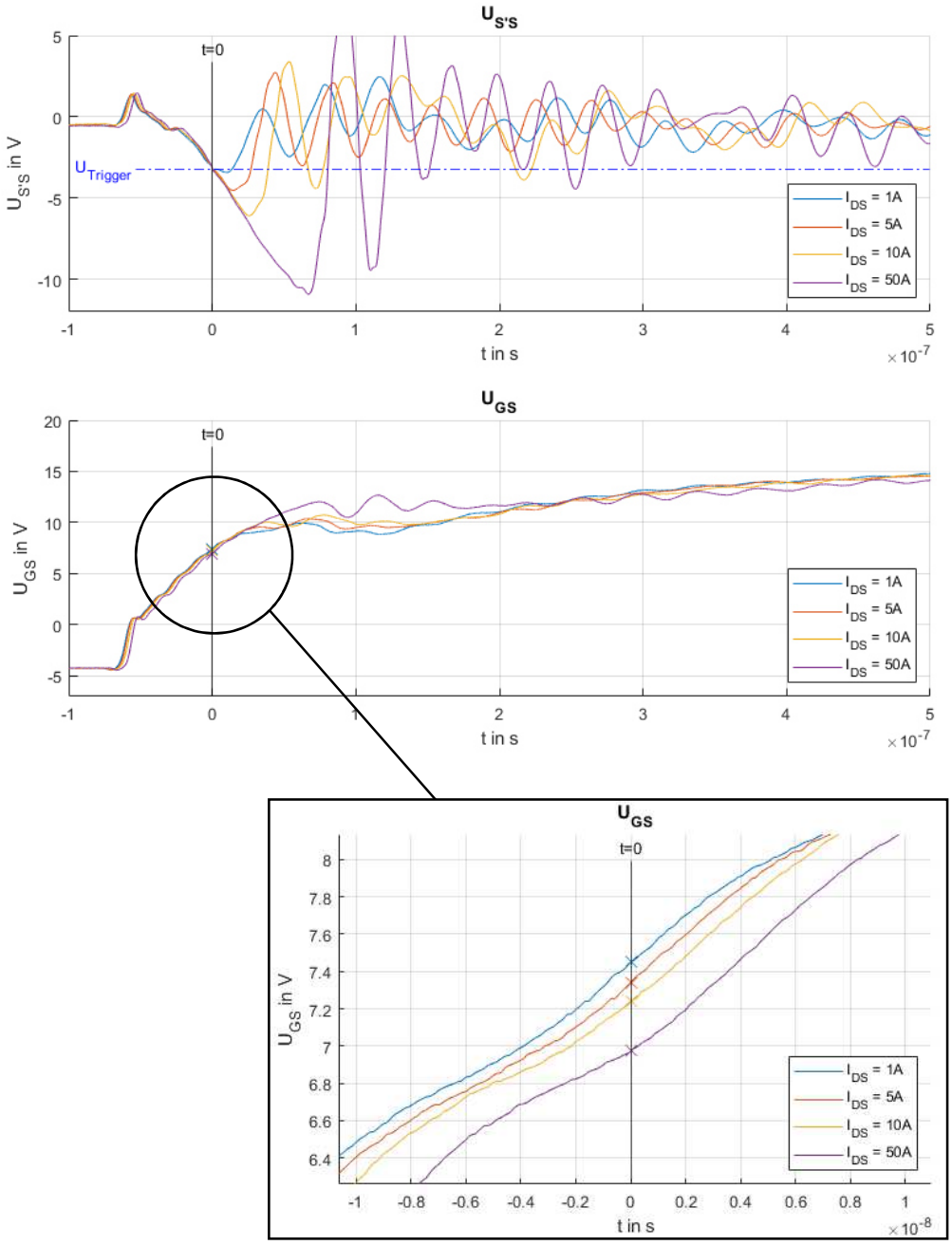


Abbildung 4.10: TSEP Messung

Die gemessene Quasi-Threshold Spannung ist bei einem Halbleiter hauptsächlich von der Temperatur abhängig und weist nur vernachlässigbar geringe Abhängigkeiten zu weiteren elektrischen Parametern auf [25, S.4]. Während in [25, S.4] die Unabhängigkeit zwischen der gemessenen Quasi-Threshold Spannung und der DC-Spannung U_{DC} gezeigt wird, ist in [26, S.5] eine Abhängigkeit von der DC-Spannung erkennbar. Alle folgenden Messungen werden daher bei einer gleichbleibenden DC-Spannung von $U_{DC} = 200V$ durchgeführt.

Zwischen verschiedenen Halbleitern ist die Quasi-Threshold Spannung zusätzlich von der Ladungsträgerkonzentration abhängig. Es muss daher vor der eigentlichen Messung einmalig für jedes Halbleitermodul eine Kalibrierungsmessung durchgeführt werden. [25, S.2]

Hierzu wird die Quasi-Threshold Spannung an mindestens zwei Temperaturpunkten gemessen, um dadurch eine lineare Funktion zwischen Spannung und Temperatur aufzustellen.
Damit eine Spannung über der parasitären Induktivität zwischen Power-Source und Kelvin-Source abfällt, ist auch für die Kalibrierungsmessung ein Laststrom durch Drain und Source notwendig. Für die Kalibrierungsmessung wird ein Strom von $I_{DS} = 10A$ angelegt. Dieser ist so klein gewählt, dass keine nennenswerte Temperaturerhöhung im Halbleiter entsteht und damit die Sperrschichttemperatur im thermisch eingeschwungenen Zustand näherungsweise der Kühlwassertemperatur entspricht. Dadurch haben auch eventuell mögliche Asymmetrien im Kühlsystem bzw. Kühlwasserfluss, die es zu untersuchen gilt, keinen Einfluss auf die Kalibrierungsmessung.
Über die Temperatur des Kühlwassers werden zwei verschiedene Temperaturen eingestellt und damit eine Kalibrierung der einzelnen Module durchgeführt (hier $T_1 = 15°C$ und $T_2 = 55°C$). Die Kalibrierungsmessung ist in Abbildung 4.11 dargestellt.

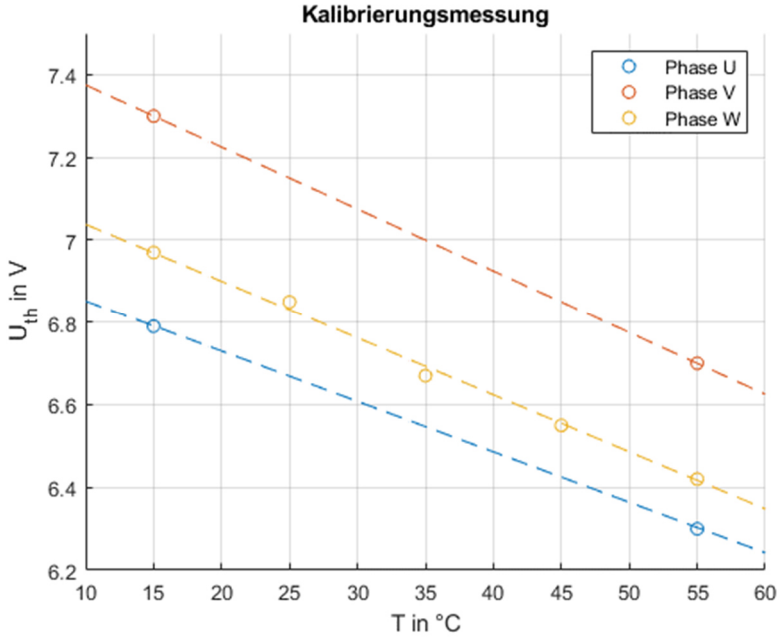


Abbildung 4.11: TSEP Kalibrierungsmessung

Anschließend erfolgt die eigentliche Messung der Sperrschichttemperaturen bei einer symmetrischen Belastung der einzelnen Phasen. Hierzu wird die Temperatur des Kühlwassers wieder auf $T_{water} = 15°C$ eingestellt. Der Laststrom während der Messung beträgt $I_{DS} = 80A$ für alle Phasen.
Die Bewertung der ermittelten Temperatur auf Phase „V“ konnte aufgrund eines teildefekten Moduls nicht erfolgen. Der Nachweis der Symmetrie zwischen Phase „U“

und Phase „W“ genügt jedoch, um auf eine Symmetrie des gesamten Kühlsystems und eine korrekte Funktion des hydraulischen Abgleichs zu schließen.
Auf den Phasen „U“ und „W“ sind die ermittelten Sperrschichttemperatur $T_{j,U} = 42{,}1°C$ und $T_{j,W} = 42{,}2°C$ bei einem zuvor eingestellten Kühlmittelfluss von $Q_U = Q_V = Q_W = 4{,}7\,\frac{l}{min}$ nahezu identisch.

Auch eine Drosselung des Kühlwasserflusses am Haupthahn führt zu keinen auffälligen Asymmetrien. Bei einem Kühlmittelfluss von $Q_U = Q_V = Q_W = 4{,}4\,\frac{l}{min}$ betragen die Sperrschichttemperaturen $T_{j,U} = 43{,}0°C$ und $T_{j,W} = 43{,}1°C$, sowie $T_{j,U} = 47{,}6°C$ und $T_{j,W} = 47{,}6°C$ bei einem Durchflussmenge von $Q_U = Q_V = Q_W = 1{,}9\,\frac{l}{min}$. Damit bleiben sowohl der gemessene Kühlwasserfluss durch die einzelnen Kühlstränge, als auch die ermittelten Temperaturen an den Modulen zwischen diesen, bei Veränderungen des Gesamtkühlwasserflusses gleich.

Der Absolutwert der ermittelten Temperatur muss jedoch mit Vorsicht betrachtet werden. Zum einen sind bereits in der Kalibrierungsmessung in Abbildung 4.11 Abweichungen von einem linearen Zusammenhang zwischen Temperatur und Quasi-Threshold Spannung zu erkennen, zum anderen führt bereits der Laststrom von $I_{DS} = 10A$ während der Kalibrierungsmessung zu einem geringfügigen Temperaturanstieg, welcher zuvor vernachlässigt wurde. Die Vergleichbarkeit der Temperaturen zwischen den einzelnen Phasen ist davon jedoch nicht beeinträchtigt.

Als Gegenkontrolle, ob der hydraulische Abgleich korrekt funktioniert, werden die Sperrschichttemperaturen nochmals bei einem bewusst ungleichmäßigen Kühlmittelfluss durch die einzelnen Kühlstränge gemessen.
Bei einem zuvor eingestellten Volumenstrom von $Q_U = 1{,}0\,\frac{l}{min}$, $Q_V = 3{,}0\,\frac{l}{min}$ und $Q_W = 4{,}8\,\frac{l}{min}$ stellen sich wie erwartet unterschiedliche Temperaturen von $T_{j,U} = 47{,}9°C$ und $T_{j,W} = 42{,}0°C$ ein.

Damit ist nachgewiesen, dass der hydraulische Abgleich korrekt funktioniert und nach einer ordnungsgemäß durchgeführten Abgleichprozedur eine gleichmäßige Kühlwirkung auf allen Phasen besteht.

5. Entwurf eines Gatetreibers

5.1.1. Anforderungen

Für die Ansteuerung der Halbleitermodule muss eine geeignete Gatetreiberschaltung entworfen werden. Diese soll als Ersatz für eine zuvor entwickelte Treiberschaltung dienen (siehe [27]) und diese um die Funktion des Miller Clampings erweitern.

Eine Miller Clamp verhindert ungewolltes Einschalten des Transistors, hervorgerufen durch eine hohe negative Spannungsanstiegsgeschwindigkeit zwischen Drain und Source des komplementären Transistors der Halbbrücke. Ein schneller Spannungsabfall beim Abschalten des komplementären Transistors „B“ führt zu einem Stromfluss durch die Miller Kapazität im Gate des Transistors „A“, wodurch wiederum ein Anstieg der Gatespannung hervorgerufen wird. Im Falle, dass diese Spannungsspitze die Gate-Threshold Spannung übersteigt, führt dies zu einem ungewollten Einschalten des Transistors „A“ und damit zu einem Kurzschluss des Zwischenkreises durch die Halbbrücke (engl. cross conduction oder shoot-through). SiC-MOSFETs sind mit ihrer geringen Gate-Threshold Spannung und schnellen Schaltgeschwindigkeiten besonders gefährdet für ein solches ungewolltes Einschalten. Daher sind besondere Vorkehrungen, wie z.B. der Einsatz einer Miller Clamp notwendig. Eine Miller Clamp beinhaltet einen zusätzlichen Schalter (Transistor) zwischen Gate und Source, welcher im Falle einer Spannungsspitze den Gatepfad kurzschließt und damit ein ungewolltes Einschalten verhindert. [28, S.2, 4]

Als Besonderheit verfügt die Treiberschaltung aus [27] über eine variabel einstellbare Gatespannung, welche über ein Serial Peripheral Interface (SPI) gesteuert wird. Die variable Gatespannung wird auch im neuen Treiber für die Erfassung der degradationssensitiven elektrischen Parameter (DSEP) benötigt um beim Abschalten des Transistors die Gatespannung kurzzeitig herabzusetzen.
Es ist möglich, die maximale Gate-Source Spannung des Moduls von $U_{GS,min} = -6V$ bzw. $U_{GS,max} = 22V$ kurzzeitig auf $U_{GS,min,surge} = -10V$ bzw. $U_{GS,max,surge} = 26V$ zu überschreiten ohne den Halbleiter zu beschädigen. Ein solcher Verlauf der Gatespannung ist in Abbildung 5.1 dargestellt.

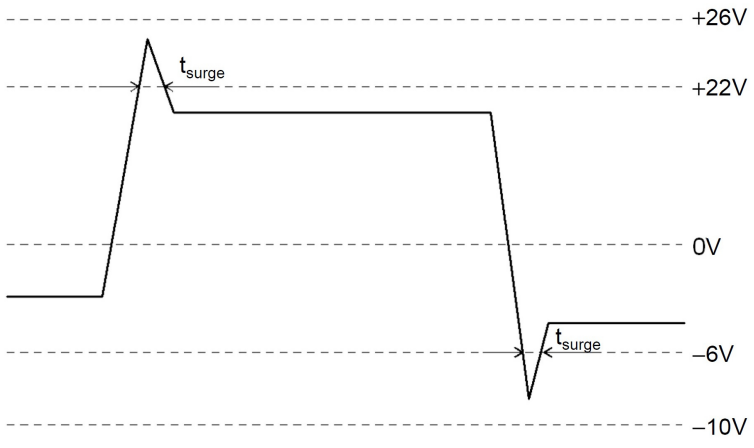


Abbildung 5.1: Beispielhafter Verlauf der Gatespannung [29]

Die neue Treiberschaltung soll zusätzlich eine Schnittstelle für eine Schaltung zur Erfassung von temperatursensitiver und degradationssensitiver elektrischer Parameter bereitstellen.

Sonstige grundlegende Designentscheidungen werden aus der vorherigen Schaltung übernommen. Die Treiberschaltungen für High-Side und Low-Side werden auf getrennten Platinen untergebracht. Die Wandlung der optischen Steuersignale auf TTL-Spannungslevel sowie die Signalverteilung zwischen High- und Low-Side Treiber mit optionaler Totzeitgenerierung wird auf einer weiteren Verteilerplatine untergebracht, deren Entwurf nicht zum Umfang dieser Arbeit gehört.

5.1.2. Wahl eines Gatetreibers

Der Gatetreiber muss in der Lage sein, eine Seite des zum Einsatz kommenden ROHM Halbbrückenmoduls zuverlässig zu schalten. Die für die Treiberauslegung relevanten Kenngrößen des Halbbrückenmoduls sind in Tabelle 5.1 aufgeführt.

Maximale Drain-Source Spannung	$U_{DS,max}$	1200V
Gate-Source Spannung (kurzzeitig)	$U_{GS,max,surge}$	26V
	$U_{GS,min,surge}$	-10V
Gate-Kapazität	C_{iss}	14nF
interner Gate-Widerstand	$R_{G,int}$	1,8Ω

Tabelle 5.1: Eigenschaften ROHM BSM120D12P2C005 [29]

Der benötigte Ausgangsstrom des Treibers lässt sich wie folgt berechnen:

$$\hat{\mathrm{I}}_{OUT} = \frac{\Delta U_{GS}}{R_{G,min}} \qquad (5.1)\ [30, S.3]$$

Bei einem externen Gatewiderstand von $R_{G,on} = R_{G,off} = R_{G,ext} = 3{,}9\Omega$ erhält man damit

$$\hat{\mathrm{I}}_{OUT} = \frac{\Delta U_{GS}}{R_{G,min}} = \frac{U_{GS,max,surge} - U_{GS,min,surge}}{R_{G,int} + R_{G,ext}} = 6{,}32A$$

Da ΔU_{GS} im realen Betrieb kleiner ausfallen wird, wird auch der Gatestrom kleiner sein. Die durchgeführte Berechnung dient lediglich als grobe Abschätzung und stellt den Worst Case für die Auslegung des Gatetreibers dar.

Für den Gatetreiber-IC kommen verschiedene Modelle infrage, welche die Anforderungen erfüllen. Ausgewählt wurde der UCC21750 von Texas Instruments. Er besitzt eine Isolationsfestigkeit von $U_{ISO} = 5700V\ RMS$ und ist in der Lage, einen Ausgangsstrom von $\hat{I}_{OUT} = \pm 10A$ bereitzustellen. Die maximale Schaltfrequenz liegt bei $f_{MAX} = 1MHz$, womit sich der Treiber auch uneingeschränkt für schnell schaltende SiC-Halbleiter eignet. Neben der geforderten integrierten Miller Clamp verfügt er außerdem über diverse Schutzschaltungen, wie einen PWM Interlock, eine Desaturation Kurzschlussüberwachung mit Soft-Turnoff und eine Überwachung der Gate-Versorgungsspannung.

5.1.3. Schaltungsdesign

Der Gatetreiber wird entsprechend den Vorgaben aus dem Datenblatt [31] bzw. dem zugehörigen Evaluation Board von Texas Instruments [32] beschaltet.

Primärseitig wird der Treiber mit einer Spannung von 5V versorgt. Über einen DC/DC Wandler von Murata (MGJ2D051505SC) wird die nötige Versorgungsspannung von 5V für sämtliche Logik sowie eine Spannung von $U_{TOT} = 20V$ als Gate-Versorgungsspannung auf der Seite des Halbleitermoduls bereitgestellt und die nötige Isolation zwischen Primär- und Sekundärseite sichergestellt.

Um die Gatespannung variabel einstellen zu können, wird ein Spannungsregler implementiert. Das Prinzip des Spannungsreglers ist in [33] beschrieben und auch im vorherigen Treiber aus [27] implementiert. Dabei wird ein einstellbarer virtueller Massepunkt U_{EE} für U_{ISO} generiert, der ein Potential im Bereich zwischen $U_{EE,min} = 0V$ und $U_{EE,max} = U_{TOT}$ besitzt. Die negative Gatespannung berechnet sich damit zu

$$U_{GS,off} = -U_{EE} \tag{5.2}$$

Eine Einstellung der negativen Gatespannung verändert auch die positive Gatespannung zu

$$U_{GS,on} = U_{TOT} - U_{EE} \tag{5.3}$$

Die grundlegende Schaltung des Gatespannungsreglers ist in Abbildung 5.2 dargestellt. Die Erzeugung der Spannung U_{EE*} des virtuellen Massepunkts erfolgt mittels einer ATL431 Spannungsreferenz, sowie einem AD5160 Digitalpotentiometer, welcher über SPI gesteuert wird. Ein LT1637 Operationsverstärker, als Spannungsfolger beschaltet, erzeugt daraus eine belastbare, niederohmige Spannungsquelle für den Gatetreiber. Die Auslegung der Bauteilwerte wird aus [27] übernommen. Damit lässt sich die Gatespannung im Bereich von $U_{GS,off} = -5{,}8V \ldots -2{,}5V$ bzw. $U_{GS,on} = 13{,}9 \ldots 17{,}2V$ einstellen.

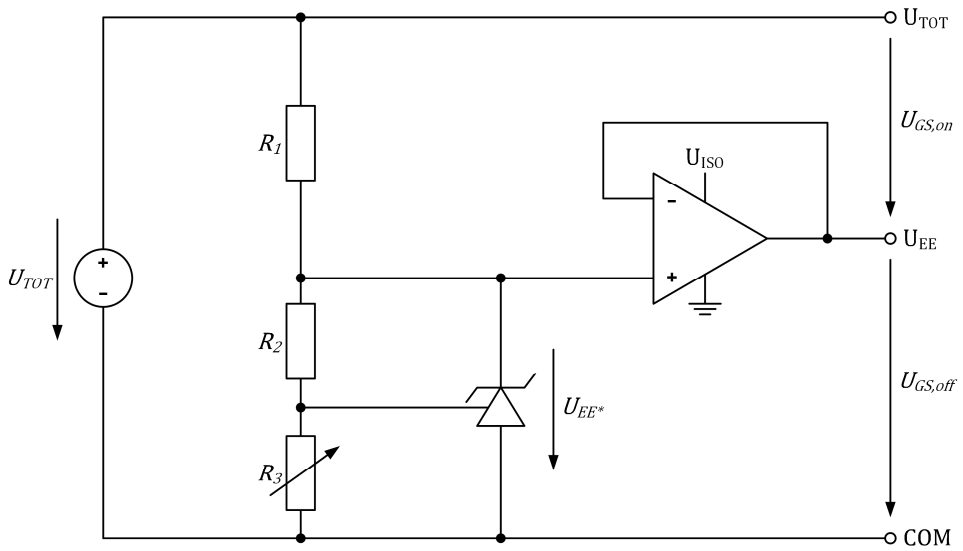


Abbildung 5.2: Schaltung Gatespannungsregler

Zur Isolierung der SPI Steuersignale kommt ein ADuM140E Isolator zum Einsatz.

Um im späteren Prüfstand temperatursensitive und degradationssensitive elektrische Parameter zu erfassen, wird eine Schnittstelle für eine entsprechende Erfassungsschaltung benötigt. Hierzu werden Abgriffe am Gateladewiderstand und Kelvin Source sowie das Gatetreiber-Schaltsignal auf einer Stiftleiste herausgeführt.

5.1.4. Layout

Der Gatetreiber besitzt eine Größe von 40x50mm und ist so konstruiert, dass er von seinen Maßen in den Aufbau des Wechselrichters passt und dabei die Module nicht verdeckt, um die Messung der Modultemperaturen mittels Thermografie nicht zu behindern. Zudem ist die Länge der Leiterbahnen zwischen Gatetreiber und Modul so kurz wie möglich gehalten, um parasitäre Induktivitäten im Gatekreis zu minimieren.

Der primärseitige Anschluss für die Versorgungsspannung und Steuersignale ist als Stiftleiste ausgeführt. Der Anschluss für die TSEP und DSEP Erfassung ist auf der Sekundärseite als Buchsenleiste ausgeführt. Dort befindet sich zusätzlich auch eine Schraubklemme für den Drain-Anschluss, welcher für die Desaturation-Überwachung benötigt wird.

Durch die asymmetrische Anordnung der Gate- und Source-Anschlüsse des Halbleitermoduls unterscheiden sich auch das Layout des High-Side und Low-Side Treibers zwangsläufig. Die Schaltung von High- und Low-Side Treiber ist jedoch identisch. Der fertige Low-Side Treiber ist in Abbildung 5.3 zu sehen.

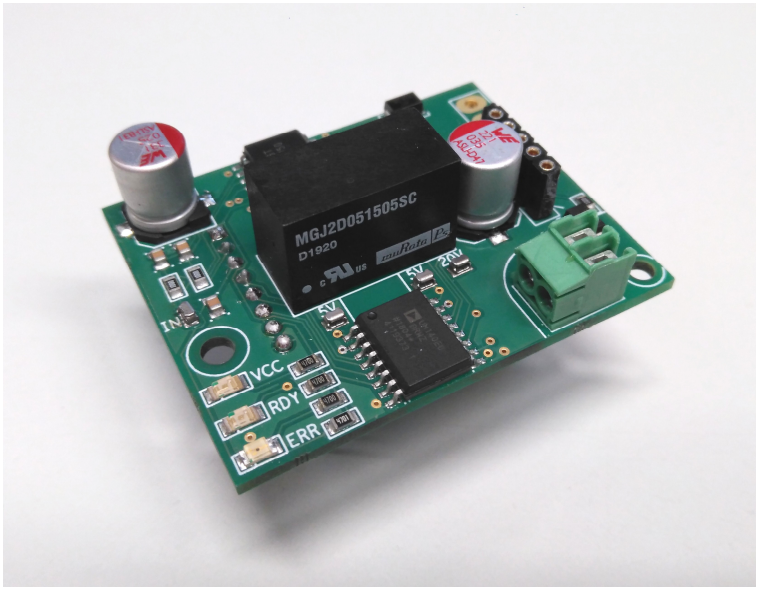


Abbildung 5.3: Gatetreiber Low-Side

6. Systemaufbau

6.1. Hardware

Der Power-Cycling Prüfstand besteht aus zwei gekoppelten, dreiphasigen Wechselrichtern mit integrierten Kühlsystemen, einem Netzteil als Spannungsversorgung für die gekoppelten Zwischenkreise, sowie einer gemeinsamen Steuerung.

Das Prinzip des eingangs- und ausgangsseitig gekoppelten Wechselrichters wird bereits in Kapitel 1 sowie [8] und [9] erläutert. Die Behandlung des leistungselektronischen und mechanischen Aufbaus der Wechselrichter ist nicht Bestandteil dieser Arbeit. Auf Details wird daher nicht näher eingegangen.

Der mechanische Aufbau des Kühlsystems wird in Kapitel 4.2 behandelt.

Im Folgenden wird der Aufbau der Steuerung und Signalelektronik, insbesondere der des Kühlsystems, beschrieben. Abbildung 6.1 zeigt den schematischen Aufbau der Steuerungs- und Signalelektronik des gesamten Power-Cycling Prüfstands.

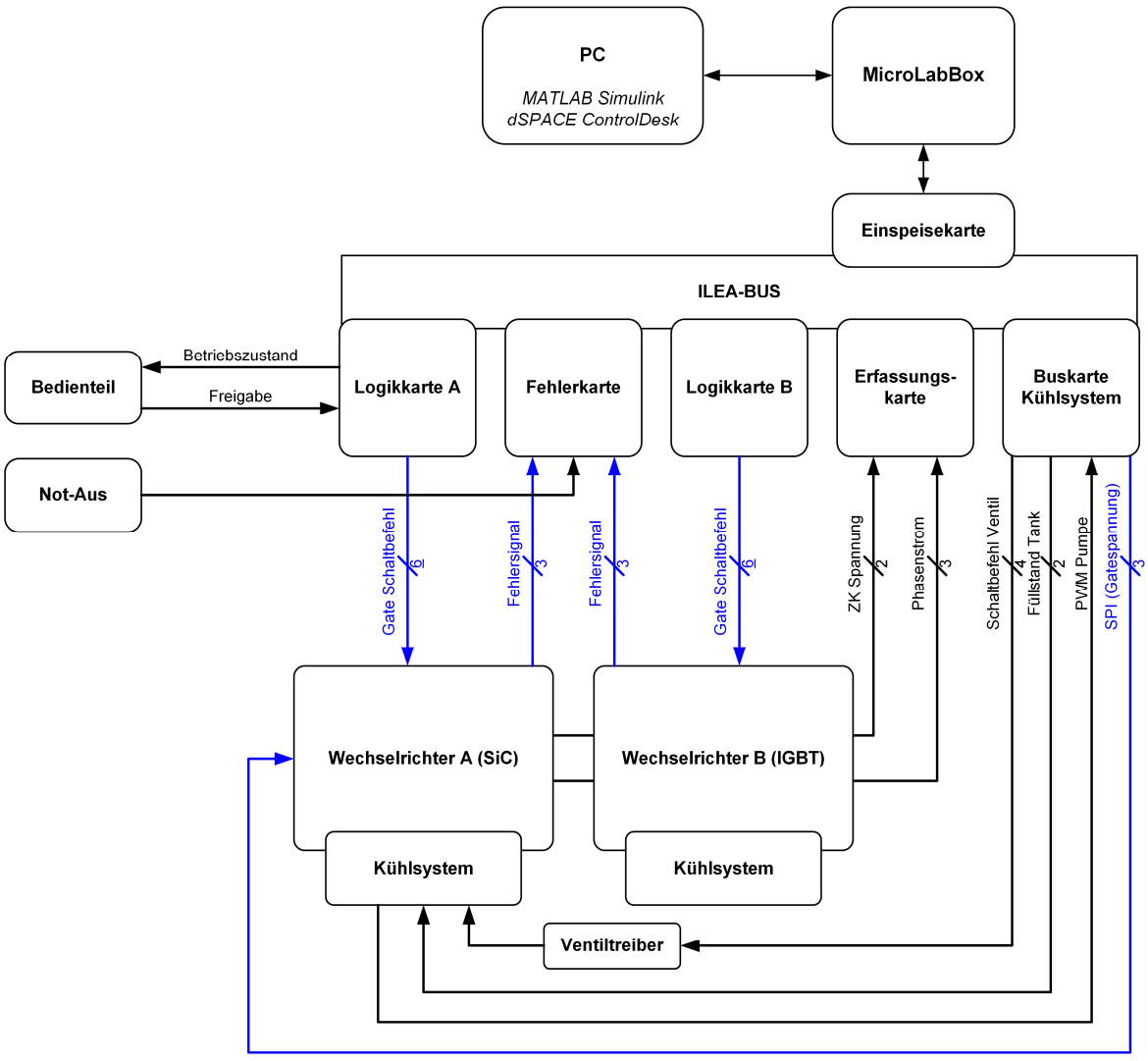


Abbildung 6.1: Gesamtübersicht des Systemaufbaus

Die einzelnen Systemkomponenten werden im Folgenden näher beschrieben.

Steuerung

Die Steuerung des Prüfstands erfolgt über eine MicroLabBox der Firma dSPACE. Bei dieser handelt es sich um ein Rapid Prototyping System mit integriertem Dual Core Prozessor und FPGA. Die MicroLabBox verfügt über diverse analoge und digitale Ein- und Ausgänge und bietet damit ein hohes Maß an Flexibilität. Die Ein- und Ausgänge sind auf ein Bussystem herausgeführt, in das weitere Komponenten, wie Logikkarten, Erfassungskarten usw., modular aufgesteckt werden können.

Die Programmierung der MicroLabBox erfolgt mittels MATLAB Simulink.

Während der Laufzeit des Programms, können Parameter über die Software „ControlDesk“ von dSPACE in einer frei konfigurierbaren Benutzeroberfläche eingesehen und verändert werden. Damit ist eine Bedienung und Überwachung des Prüfstands durch den Anwender möglich.

Logikkarten mit Bedienteil

Die Logikkarten sind Bus-Einsteckkarten und beinhalten einen „MAX V“ FPGA sowie optische Ein- und Ausgänge für den Anschluss von Lichtwellenleitern. Sie dienen im Prüfstand hauptsächlich als Wandler der elektrischen Signale des Busses auf optische Ausgänge zum Anschluss der Gatetreiber. Auf einer Logikkarte werden alle 6 Gate-Steuersignale eines Wechselrichters herausgeführt. Im Prüfstand sind zwei Logikkarten verbaut, davon jeweils eine zur Steuerung eines Wechselrichters. Der Anschluss der Gatetreiber über Lichtwellenleiter verhindert vor allem das Einkoppeln elektromagnetischer Störungen (EMV) und sorgt gleichzeitig für eine zusätzliche galvanische Trennung zwischen Steuerung und den Wechselrichtern.

Je nachdem ob die Totzeitgenerierung auf der Verteilerplatine der Gatetreiber konfiguriert ist oder nicht (siehe Hinweis in Kapitel 5.1.1), kann auf der Logikkarte zusätzlich eine softwareseitige Totzeitgenerierung zugeschaltet werden.

Eine der Logikkarten beinhaltet außerdem einen Zustandsautomaten zur Fehlerüberwachung des Prüfstands, welcher im Fehlerfall alle Schaltsignale zu den Gatetreibern abschaltet. Hierfür ist an dieser Logikkarte ein Bedienteil angeschlossen, an dem Fehlerzustände angezeigt und zurückgesetzt werden können sowie eine generelle Freigabe der Schaltsignale durch den Anwender erteilt wird.

Fehlerkarte

Die Gatetreiber verfügen über einen Ausgang zur Fehlerrückmeldung, der das Auslösen der Überstromabschaltung oder den Ausfall eines Treibers anzeigt.

Die Fehlerkarte verfügt über mehrere optische Eingänge, mit denen die Fehlerrückmeldungen eingelesen werden. Zudem wird an der Fehlerkarte ein Not-Aus Schalter angeschlossen. Optional besitzt sie noch Anschlüsse für Temperatursensoren, welche im bisherigen Aufbau nicht verwendet werden.

Die Fehlerkarte triggert im Fehlerfall die Fehlerüberwachung auf einer der Logikkarten.

Erfassungskarte

Eine sogenannte Erfassungskarte dient zur Erfassung von Strömen und Spannungen. Mit ihr werden die Zwischenkreisspannung der Wechselrichter sowie die drei Phasenströme über Stromwandler gemessen und als Analogsignale auf den Bus gelegt.

Kühlsystem-Elektronik

Die Elektronik des Kühlsystems besteht aus mehreren Einzelkomponenten.

Bei den verbauten Magnetventilen handelt es sich um Klappankerventile des Typs „0330“ von Bürkert mit einer Betätigungsspannung von 230V. Um diese über das Bussystem betätigen zu können, ist eine Treiberschaltung in einem Hutschienengehäuse verbaut. Die Treiberschaltung besteht aus BRT13H Triacs mit integriertem Optokoppler. Die Steuersignale der Triacs werden über ein 9-poliges D-Sub Kabel an die Treiberschaltung geführt. Die Anschlüsse für bis zu 5 Magnetventile sind als Schraubklemmen ausgeführt.

Bei der Kühlmittelpumpe zur Entleerung des Ausgleichtanks am Ausgang des Kühlsystems handelt es sich um den Typ „AW500S“ von Ahead Electric mit einer Förderleistung von 850l/h und einer Versorgungsspannung von 12V. Die Spannungsversorgung der Pumpe erfolgt über ein separates Hutschienennetzteil. Zwischen Netzteil und Pumpe ist zudem ein 1-Quadrantensteller verbaut, mit dem die Pumpe in ihrer Leistung gesteuert werden kann.

Zur Steuerung der Pumpe wird der Wasserstand im Ausgleichtank erfasst. Dies erfolgt über zwei kontaktlose Wassersensoren, die auf unterschiedlichen Höhen von außen an den Kunststofftank angebracht sind.

Der Anschluss aller Komponenten des Bussystems erfolgt an eine weitere Einschubkarte. Diese bietet vier Digitaleingänge sowie einen Analogeingang in Form von Schraubklemmen zum Anschluss der zwei Füllstandssensoren und optionaler weiterer Sensoren. Der 1-Quadrantensteller zur Pumpensteuerung ist ebenfalls auf der Einschubkarte untergebracht, zusammen mit Schraubklemmen zum Anschluss von Pumpe und zugehörigem Netzteil. An die Buskarte wird außerdem die Ventiltreiber-Schaltung angeschlossen. Zudem verfügt die Buskarte über drei optische Ausgänge, die zur Ausgabe der SPI-Signale für die Gatespannungssteuerung der Gatetreiber verwendet werden.

Der gesamte Power-Cycling Prüfstand ist in Abbildung 6.2 zu sehen.



Abbildung 6.2: Power-Cycling Prüfstand

6.2. Software

Die Software des Prüfstands besteht aus einer Regelung für die MicroLabBox in MATLAB Simulink mit zugehöriger dSPACE ControlDesk Benutzeroberfläche und den Programmen für die FPGAs beider Steuerkarten.

Die Programmierung der FPGAs der Logikkarten erfolgt mittels der zugehörigen Quartus Prime Software. Auf beiden Logikkarten werden die Gatesteuersignale mit einer einstellbaren Totzeit versehen und über ein zusätzliches Steuersignal freigegeben.
Die Generierung des Freigabesignals erfolgt auf einer der beiden Logikkarten. Auf dieser ist eine Fehlerüberwachung in Form eines Zustandsautomaten implementiert, welcher das Freigabesignal nur dann erzeugt, wenn sich die Anlage nicht in einem Fehlerzustand befindet und zusätzlich eine Freigabe des Benutzers über das zugehörige Bedienteil erfolgt.

Die Software der MicroLabBox enthält die Regelung der gekoppelten Wechselrichter sowie die Steuerung des Kühlsystems.

Die Steuerung des Wechselrichters ist als Stromregelung mit einem Zustandsregler mit Bypass-I-Regler und Störgrößenaufschaltung ausgelegt und unverändert aus [34] übernommen.
Ein Nachteil der bestehenden Stromregelung besteht darin, dass beide Wechselrichter mit der identischen PWM Frequenz betrieben werden. Dadurch wird die maximale Schaltfrequenz des SiC-Wechselrichters durch die maximale Schaltfrequenz des IGBT-Wechselrichters begrenzt. Um einen ausreichend hohen Temperaturhub beim Power-Cycling zu erreichen, sind die reinen Durchlassverluste der SiC-Module jedoch nicht hoch genug, sodass die Schaltverluste mit genutzt werden müssen. Hierfür ist die Wahl einer höheren Schaltfrequenz notwendig, da auch die Schaltverluste bei der bisher verwendeten Frequenz von $f_{PWM} = 20kHz$ nicht ausreichend waren. Eine Modifikation der Regelung wurde jedoch noch nicht vorgenommen.

In einem weiteren Task ist die Steuerung des Kühlsystems implementiert. Diese enthält die Steuerung der Ventile und Pumpe, eine Fehlerüberwachung des Kühlsystems und die Steuerung der Gatespannungen.

Die Ventilsteuerung steuert den Kühlwasserfluss synchron zu den Lastzyklen, sodass die Mischventile wie in Kapitel 4.1.1 beschrieben, während der Abkühlphase Kühlwasser durch die Kühlkörper leiten. Das Ventil zur Steuerung der Druckluft wird verzögert geschaltet, was zu einem kurzen Ausblasen zu Beginn des Aufheizvorgangs direkt nach Abschalten des Kühlwasserflusses führt.

Die Pumpensteuerung besteht grundlegend aus einem Zweipunkt-Regler, welcher die Pumpe beim Überschreiten des Maximalfüllstands einschaltet und beim Unterschreiten des Minimalfüllstands abschaltet. Der Regler ist um einen zusätzlichen Zustand erweitert, sodass die Pumpe nicht erst beim Überschreiten des oberen Füllstands einschaltet, sondern schon zuvor nach dauerhaftem Überschreiten des unteren Füllstands verzögert mit reduzierter Leistung anläuft.

Die Fehlerüberwachung des Kühlsystems überwacht hauptsächlich den Füllstand des Ausgleichstanks. Sollte der Maximalfüllstand trotz eingeschalteter Pumpe nach einiger Zeit nicht wieder unterschritten werden, führt dies zu einem Fehler und die Anlage wird inklusive dem Kühlwasserfluss abgeschaltet, um einen Überlauf des Tanks zu verhindern. Ebenso wird die Versorgungsspannung der Pumpe überwacht. Der Ausfall der Pumpenversorgungsspannung führt ebenfalls zu einem Fehler.
Die Fehler des Kühlsystems werden an die Hauptfehlerüberwachung auf einer der Logikkarten weitergegeben und sorgen dort für das Eintreten eines Fehlerzustands.

Der Task zur Steuerung des Kühlsystems enthält zudem die Steuerung der Gatespannungen. Hierbei wird ein SPI-Steuersignal erzeugt und auf den optischen Ausgängen der Kühlsystem-Buskarte ausgegeben. Die Gatespannung der MOSFETS kann manuell vom Anwender eingestellt werden. Eine aktive Steuerung der Gatespannungen findet nicht statt. Die Gatespannungen können zudem nur gemeinsam für alle Treiber festgelegt werden. Eine getrennte Steuerung der Spannungen der einzelnen Treiber/MOSFETs ist hardwareseitig nicht vorgesehen.

7. Zusammenfassung

Im Rahmen dieser Arbeit wurde ein neuartiger, 3D-gedruckter Kühlkörper vermessen, um seine Eignung für den Betrieb in einem Power-Cycling Prüfstand zu untersuchen. Hierzu wurde dieser mit einem konventionellen Kühlkörper verglichen und ein thermisches Ersatzschaltbild des Kühlsystems mit beiden Kühlkörpern aufgestellt. Der neuartige Kühlkörper ist hinsichtlich seiner thermischen Eigenschaften dem konventionellen Kühlkörper im Power-Cycling Betrieb überlegen und er besitzt eine geringe thermische Kapazität sowie eine hohe Kühlleistung.
Das Ermitteln eines thermischen Modells des Kühlsystems in Form eines thermischen Ersatzschaltbilds anhand einer Messung ist möglich. Mit dem Modell kann das reale thermische Verhalten nachgebildet werden und es eignet sich somit für eine Simulation des Kühlsystems. Ein Rückschluss auf den physikalischen Aufbau der einzelnen Komponenten im Kühlsystem ist jedoch nicht möglich.

Anschließend wurde ein Konzept untersucht, bei dem der Temperaturhub während eines Lastwechseltests durch Steuern des Kühlwasserflusses erhöht werden kann. Hierzu wird der Kühlwasserfluss während der Aufheizphase abgeschaltet und in der Abkühlphase wieder zugeschaltet. Das Kühlprinzip führt bei sonst gleichen Testbedingungen zu einem deutlich höheren Temperaturhub am Halbleiterchip und verspricht damit gute Bedingungen für einen beschleunigten Lastwechseltest. Eine weitere Verbesserung wird durch zusätzliches Ausblasen des im Kühlkörper verbleibenden Kühlmediums mittels Druckluft zu Beginn jeder Aufheizphase erreicht.

Im letzten Schritt wurde das Kühlsystem eines dreiphasigen Siliziumkarbid Wechselrichters aufgebaut und darin das Kühlkonzept mit gesteuertem Kühlwasserfluss sowie Ausblasen mit Druckluft implementiert. Im Kühlsystem des Wechselrichters kommen die 3D-gedruckten Kühlkörper zum Einsatz, die durch ihre geringe thermische Kapazität besonders für einen Betrieb mit gesteuertem Kühlwasserfluss geeignet sind.

Für den Wechselrichter wurden zudem Gatetreiber entwickelt, die gegenüber dem Vorgängermodell über eine integrierte Miller Clamp verfügen, eine Einstellung der Gatespannung erlauben und eine Schnittstelle für die Erfassung von temperatursensitiven und degradationssensitiven elektrischen Parametern bereitstellen.

Abschließend wurde der Power-Cycling Prüfstand, bestehend aus dem neuen Siliziumcarbid Wechselrichter und einem vorhandenen IGBT Wechselrichter mit zugehörigen Kühlsystemen, der Zwischenkreis-Spannungsversorgung und Steuerung in Betrieb genommen und die Funktionsfähigkeit der neuen Komponenten sichergestellt.

8. Ausblick

Im nächsten Schritt soll der Prüfstand über Komponenten zur Erfassung von temperatursensitiven und degradationssensitiven elektrischen Parametern erweitert werden. Die benötigten Schnittstellen sind hierfür bereits vorhanden.

Des Weiteren muss der Temperaturhub am Siliziumcarbid-Wechselrichter erhöht werden, da dieser bisher noch nicht ausreichend groß war. Hierfür muss die Regelung der Wechselrichter angepasst werden, um unabhängige Schaltfrequenzen an beiden Wechselrichtern einstellen zu können. Bisher ist die maximale Schaltfrequenz des SiC-Wechselrichters durch die maximale Schaltfrequenz des IGBT-Wechselrichters begrenzt.

Im Anschluss sollen Power-Cycling Messungen im aufgebauten Prüfstand durchgeführt werden. Neben den dadurch gewonnenen Erkenntnissen zur Lebensdauer von SiC-Halbbrückenmodulen muss dabei nochmals besonders der Einfluss des gesteuerten Kühlwasserflusses auf die Lebensdauer der Module betrachtet werden, da bislang unklar ist, ob dadurch neben dem größeren Temperaturhub weitere thermische Belastungen für die Halbleitermodule entstehen. Auch der Einfluss eines Dauerbetriebs auf einen möglichen Verschleiß der neuartigen Kühlkörper muss überwacht werden.

Auf lange Sicht soll der Prüfstand für das Testen von integrierten Power Modulen mit eingebetteten SiC-Chips umgebaut oder neu konzipiert werden. Erkenntnisse des bisherigen Prüfstands sollen dabei zum Einsatz kommen.

9. Literaturverzeichnis

[1] ROHM Semiconductor, „Application Note (SiC Power Devices and Modules)," 08/2014.

[2] M. Nitzsche, C. Cheshire, M. Fischer und J. Ruthardt, „Comprehensive Comparison of a SiC MOSFET and Si IGBT Based Inverter," in *PCIM Europe 2019*, Nürnberg, Deutschland, 07.-09.05.2019.

[3] „Bundesministerium für Bildung und Forschung - SiCeffizient," [Online]. Available: https://www.elektronikforschung.de/projekte/siceffizient. [Zugriff am 10 12 2020].

[4] M. März und P. Nance, „Thermal Modeling of Power-electronic Systems," 04/2000.

[5] A. Röhrich und C. Rössle, „Chip-Embedding von Leistungshalbleitern in Power Circuit Boards," *ATZ electronic,* S.58-63, 06 2018.

[6] M. Nitzsche, K. Muñoz Barón, P. Ziegler, F. Wagner und J. Roth-Stielow, „Dynamic AC Power Cycling with Coupled Inverters Operating Under Application-Oriented Conditions," in *CIPS 2020*, Berlin, Deutschland, 24.-26.03.2020.

[7] „Institut für Robuste Leistungshalbleiter - SiCeffizient," [Online]. Available: https://www.ilh.uni-stuttgart.de/forschung/pe/siceffizient/. [Zugriff am 10 12 2020].

[8] U. M. Choi, F. Blaabjerg und F. Iannuzzo, „Advanced power cycler with intelligent monitoring strategy of IGBT module under test," in *Microelectronics Reliabilit 76-77*, 2017, S.522–526.

[9] U. M. Choi, F. Blaabjerg und S. Jørgensen, „Power Cycling Test Methods for Reliability Assessment of Power Device Modules in Respect to Temperature Stress," in *IEEE Transactions on Power Electronics 33 (3)*, 2018, S.2531–2551.

[10] F. Volz, „Vortrag Auslegung und Inbetriebnahme eines leistungsstarken und kompakten SiC Wechselrichters," Stuttgart, Deutschland, 03.12.2020.

[11] A. Wintrich, U. Nicolai, W. Tursky und T. Reimann, Applikationshandbuch Leistungshalbleiter, S. I. GmbH, Hrsg., ISLE, 2015.

[12] J. Lutz, Halbleiter-Leistungsbauelemente, Springer Vieweg.

[13] R. Eisele und R. J., „Reliability of Ag Sintering vs. Soldering," in *ECPE Workshop Advanced PE Packaging and Mechatronic System Integration*, Paris, Frankreich, 2009.

[14] C. Schwabe, P. Seidel und J. Lutz, „Power cycling capability of silicon low-voltage MOSFETs under different operation conditions," in *31st ISPSD*, Shanghai, China, 23.05.2019.

[15] P. Seidel, C. Herold, J. Lutz, C. Schwabe und Warsitz, „Power cycling test with power generated by an adjustable part of switching losses," in *19th EPE'17 ECCE Europe*, Warschau, Polen, 11.-14.09.2017.

[16] E. C. f. P. E. e.V., „ECPE Guideline AQG 324 (Qualification of Power Modules for Use in Power Electronic Converter units in Motor Vehicles)," 15.05.2019.

[17] M. Held, J. P., G. Nicoletti, P. Scacco und M.-H. Poech, „Fast Power Cycling Test for IGBT Modules in Traction Application," in *Proceedings of Second International Conference on Power Electronics and Drive Systems*, Singapur, 26.-29.05.1997.

[18] K. Olesen, R. Eisele und R. Bredtmann, „ShowerPower - New Cooling Concept for Automotive Applications," in *PCIM Europe 2004*, Paris, Frankreich, 21.-22.06.2006.

[19] M. Baumann, J. Lutz und W. Wondrak, „Liquid Cooling methods for power electronics in an automotive environment," in *Proceedings of the 14th EPE*, Birmingham, England, 30.08.-01.09.2011.

[20] M. Fischer, „Thermische Modellierung und Verlustleistungsbestimmung eines IGBT Moduls," Stuttgart, Deutschland, 29.04.2014.

[21] J. Davidson, „Advanced thermal modelling and management techniques to improve power density in next generation power electronics," Sheffield, England, 2015.

[22] Infineon, „Application Note AN2015-10 (Transient thermal measurements and thermal equivalent circuit models)," 14.04.2020.

[23] N. Shammas, M. Rodriguez und M. F., „A simple method for evaluating the transient thermal response of semiconductor devices," in *Microelectronics Reliability 42*, 2002, S.109–117.

[24] „Formelsammlung und Berechnungsprogramme Maschinen- und Anlagenbau," [Online]. Available: https://www.schweizer-fn.de/festigkeit/festigkeitswerte/aluminium/alu-guss-physik.php. [Zugriff am 10 12 2020].

[25] K. Sharma, K. Muñoz Barón, J. Ruthardt, J. Hückelheim, D. Koch und F. Münzenmayer, „Characterization of the Junction Temperature of SiC Power Devices via Quasi-Threshold Voltage as Temperature Sensitive Electrical Parameter," in *CIPS 2020*, Berlin, Deutschland, 2020.

[26] K. Muñoz Barón, K. Sharma, M. Nitzsche, P. Ziegler und D. Koch, „Characterization of Threshold Voltage for Application-Oriented Power Cycling Conditions for Wide-Bandgap Power Devices," in *PCIM Europe 2020*, Berlin, Deutschland, 07.-08.07.2020.

[27] C. M. Hermann, „Aufbau eines Prüfstands zur Lebensdaueruntersuchung von Leistungshalbleiter-Bauelementen," Stuttgart, Deutschland, 02.07.2020.

[28] A. Liberti, G. Catalisano und L. (. Abbatelli, „Application Note AN-5355 (Mitigation technique of the SiC MOSFET gate voltage glitches with Miller clamp),“ 07/2019.

[29] R. Semiconductor, „Datenblatt - SiC Power Module BSM120D12P2C005,“ 08.07.2019.

[30] Concept, „Application Note AN-1001 (IGBT and MOSFET Drivers Correctly Calculated),“ 14.04.2016.

[31] Texas Instruments, „Datenblatt UCC21750,“ 12/2019.

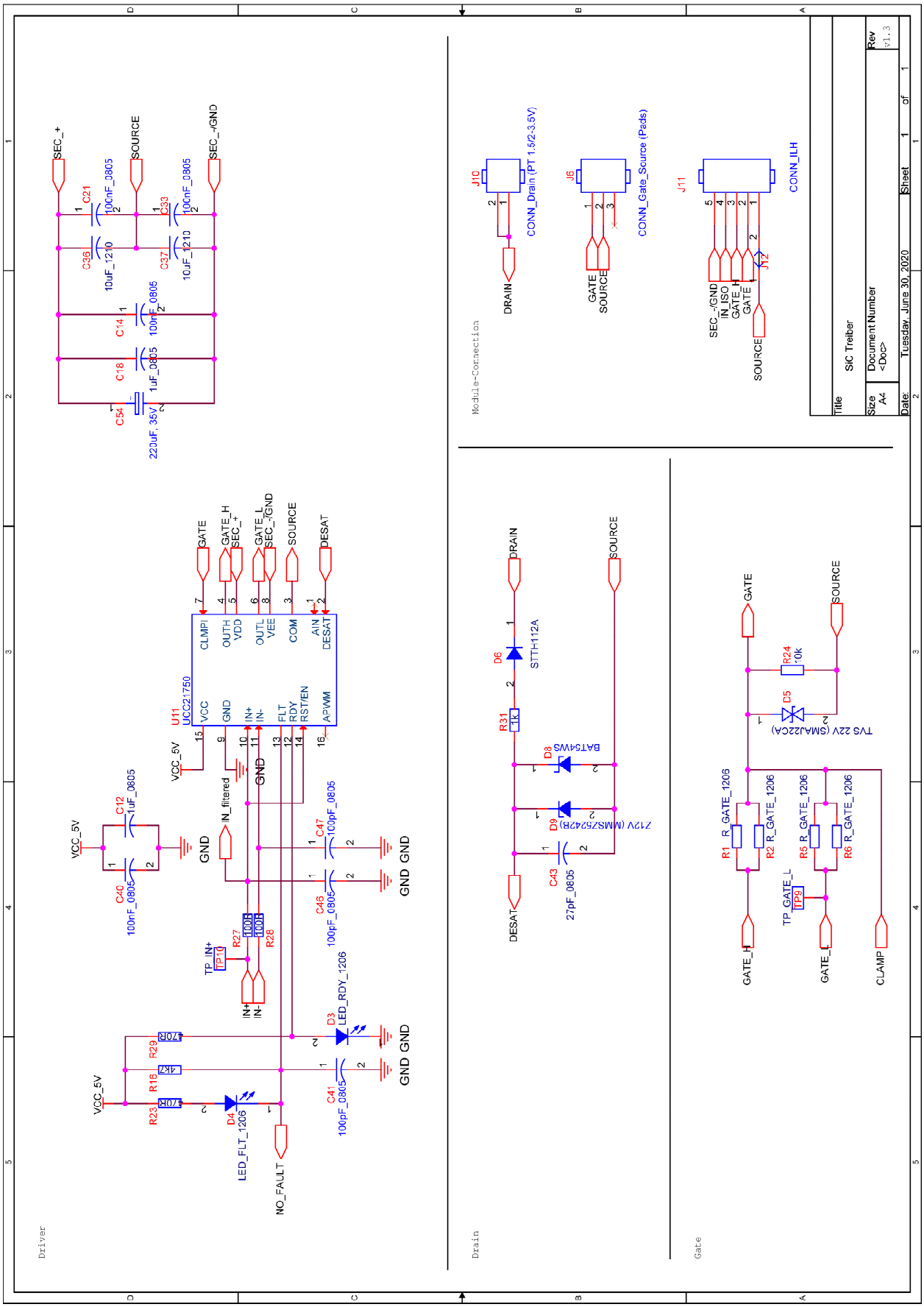
[32] Texas Instruments, „User's Guide UCC217XX Family Driving and Protecting SiC and IGBT Power Modules and Transistors,“ 06/2020.

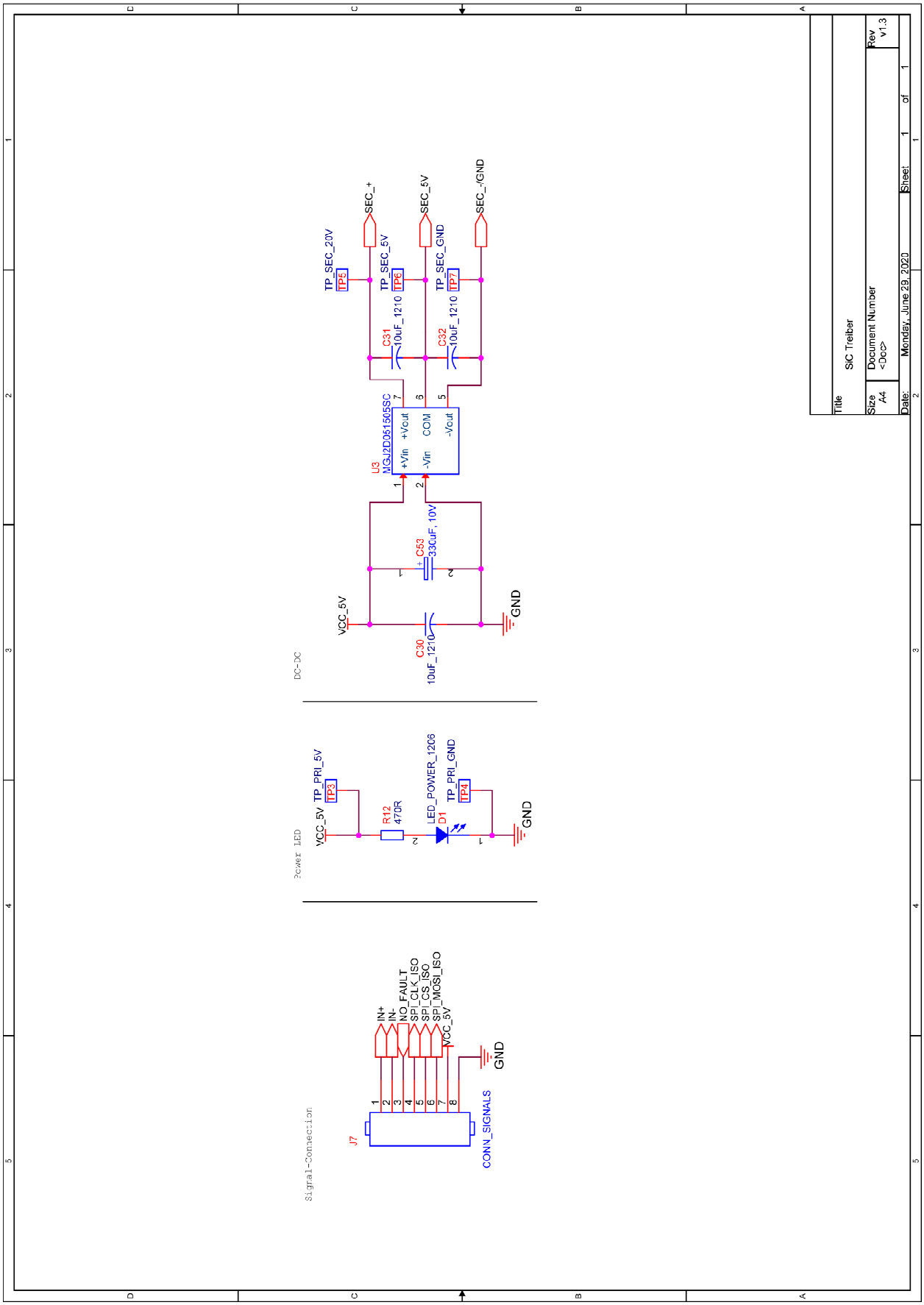
[33] Power Integrations, „Application Note AN-1601,“ 06/2017.

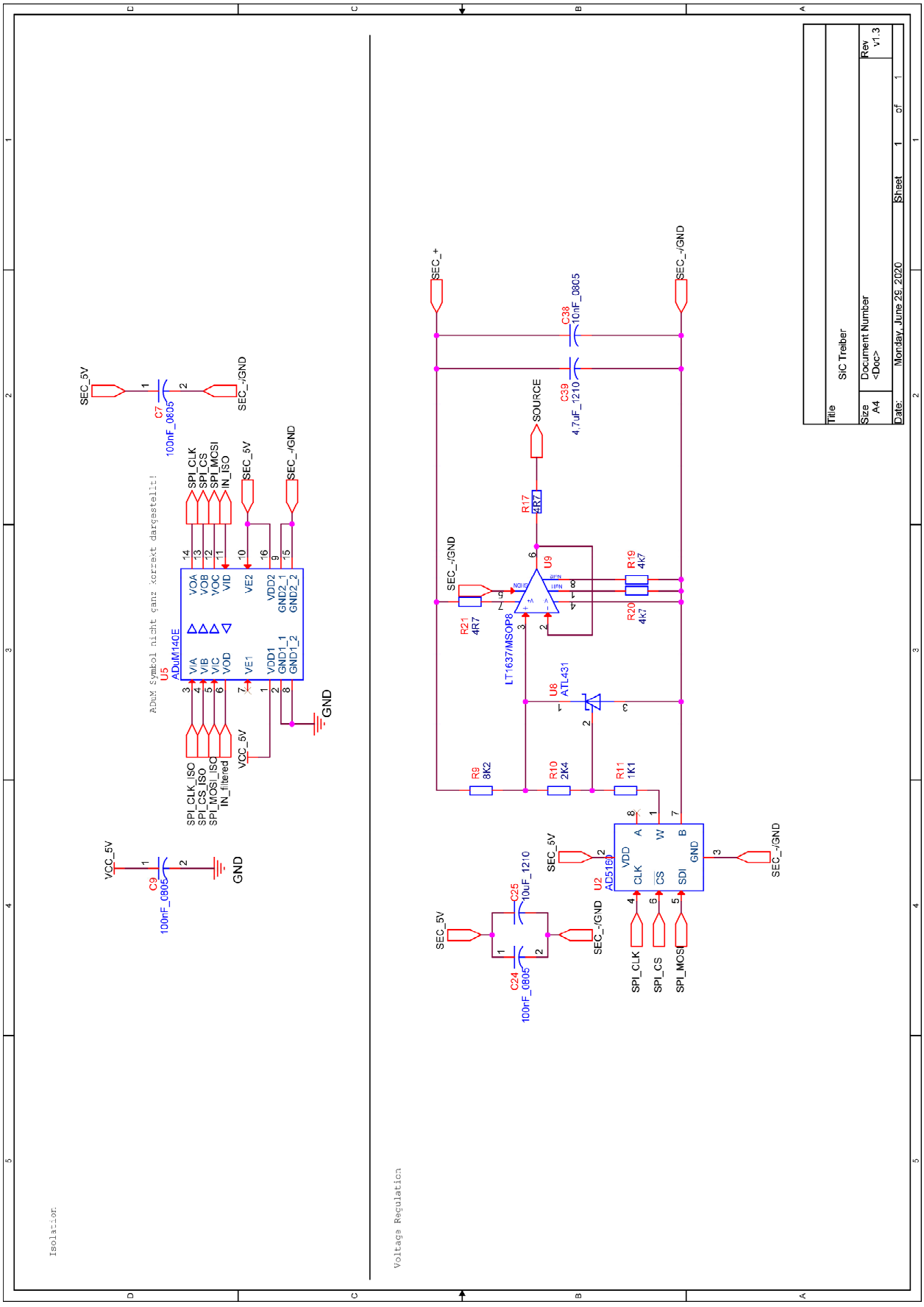
[34] Y. Hu, „Regelung zweier gleich- und wechselspannungsseitig gekoppelter Wechselrichter,“ Stuttgart, Deutschland, 23.07.2019.

Anhang

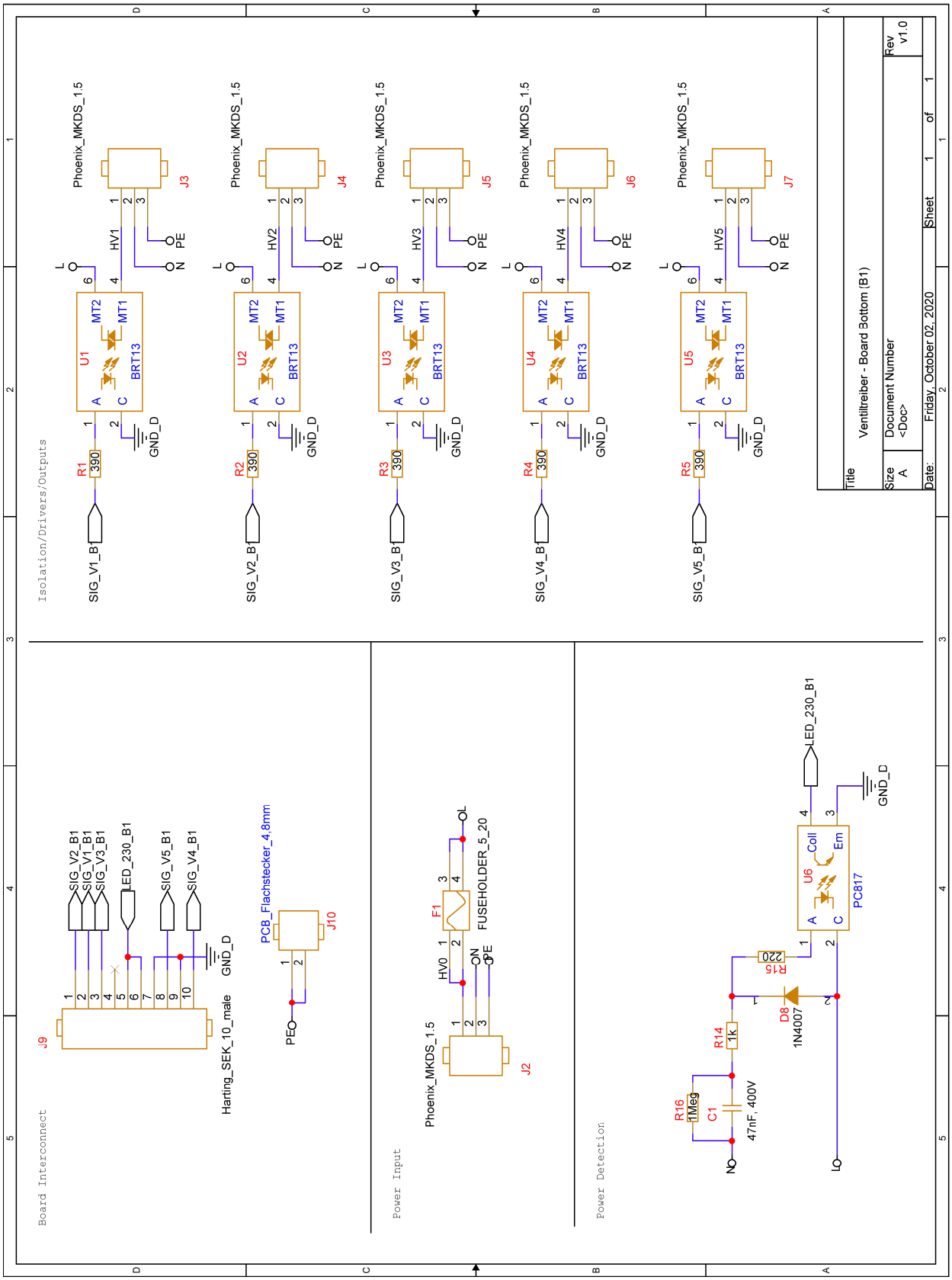
Schaltplan Gatetreiber

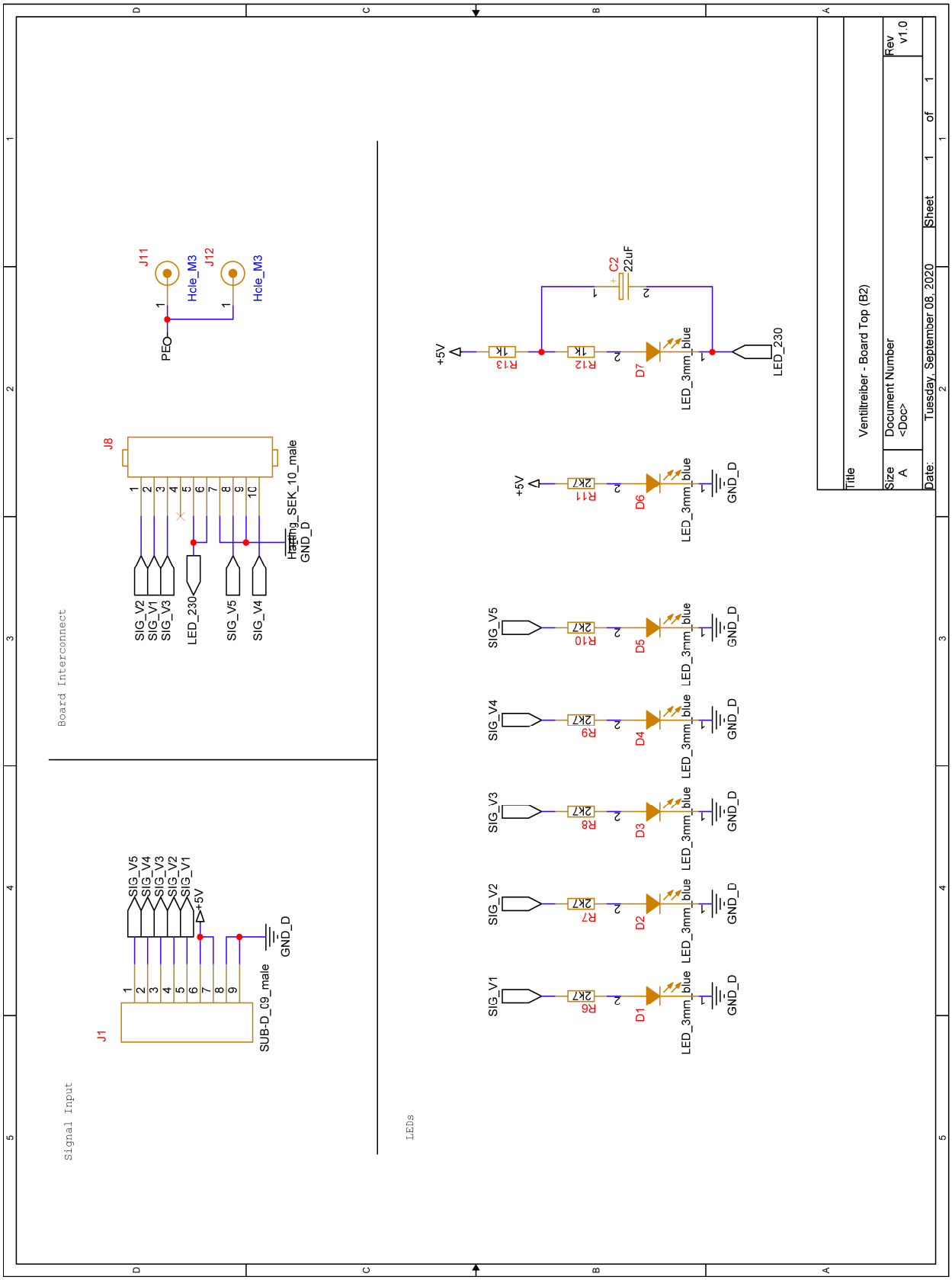



DC-DC
SEC_+
SEC_5V
SEC_-/GND
TP_SEC_20V
TP_SEC_5V
TP_SEC_GND
TP5
TP6
TP7
C31
10uF_1210
C32
10uF_1210
U3
MGJ2D051505SC
+Vin
-Vin
+Vout
COM
-Vout
C53
33CuF, 10V
C30
10uF_1210
VCC_5V
GND
Power LED
VCC_5V
TP_PRI_5V
TP3
R12
470R
LED_POWER_1206
D1
TP_PRI_GND
TP4
GND
Signal-Connection
J7
IN+
IN-
NO_FAULT
SPI_CLK_ISO
SPI_CS_ISO
SPI_MOSI_ISO
VCC_5V
GND
CONN_SIGNALS
Title
SiC Treiber
Size
A4
Document Number
<Doc>
Rev
v1.3
Date:
Monday, June 29, 2020
Sheet
1
of
1

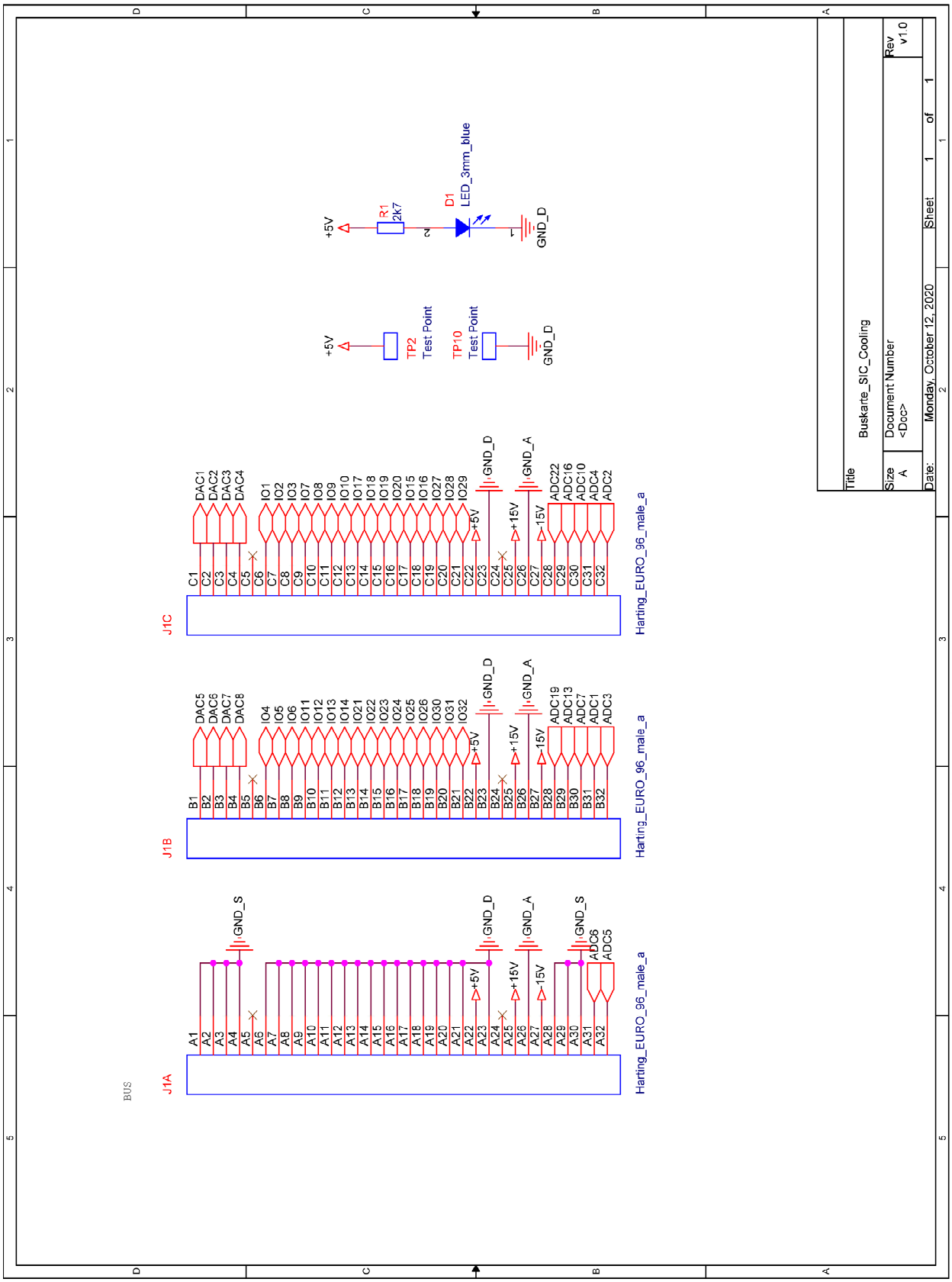

Isolation
Voltage Regulation
ADuM Symbol nicht ganz korrekt dargestellt!
SEC_5V
SEC_-/GND
C7
100nF_0805
SPI_CLK
SPI_CS
SPI_MOSI
IN_ISO
U5
ADuM140E
VOA
VOB
VOC
VID
VE2
VDD2
GND2_1
GND2_2
VIA
VIB
VIC
VOD
VE1
VDD1
GND1_1
GND1_2
GND
SPI_CLK_ISO
SPI_CS_ISO
SPI_MOSI_ISO
IN_filtered
VCC_5V
C9
100nF_0805
SEC_+
C38
100nF_0805
C39
4,7uF_1210
SOURCE
R17
2R7
U9
LT1637/MSOP8
R19
4K7
R20
4K7
R21
4R7
U6
ATL431
R9
8K2
R10
2K4
R11
1K1
U2
AD5161
VDD
CLK
CS
SDI
A
W
B
GND
C25
10uF_1210
C24
100nF_0805
Title
SiC Treiber
Size
A4
Document Number
<Doc>
Rev
v1.3
Date:
Monday, June 29, 2020
Sheet
1
of
1

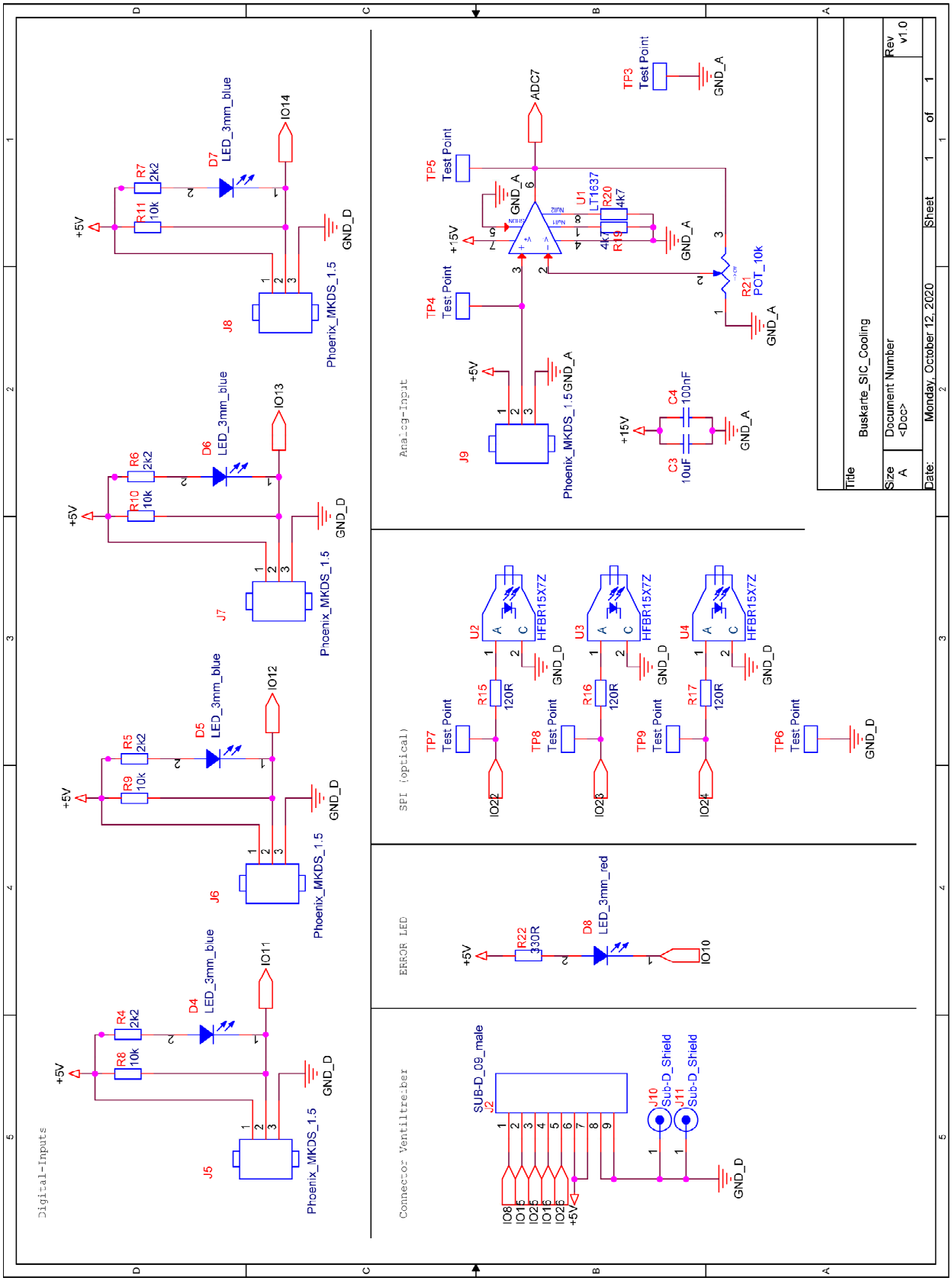
Schaltplan Ventiltreiber

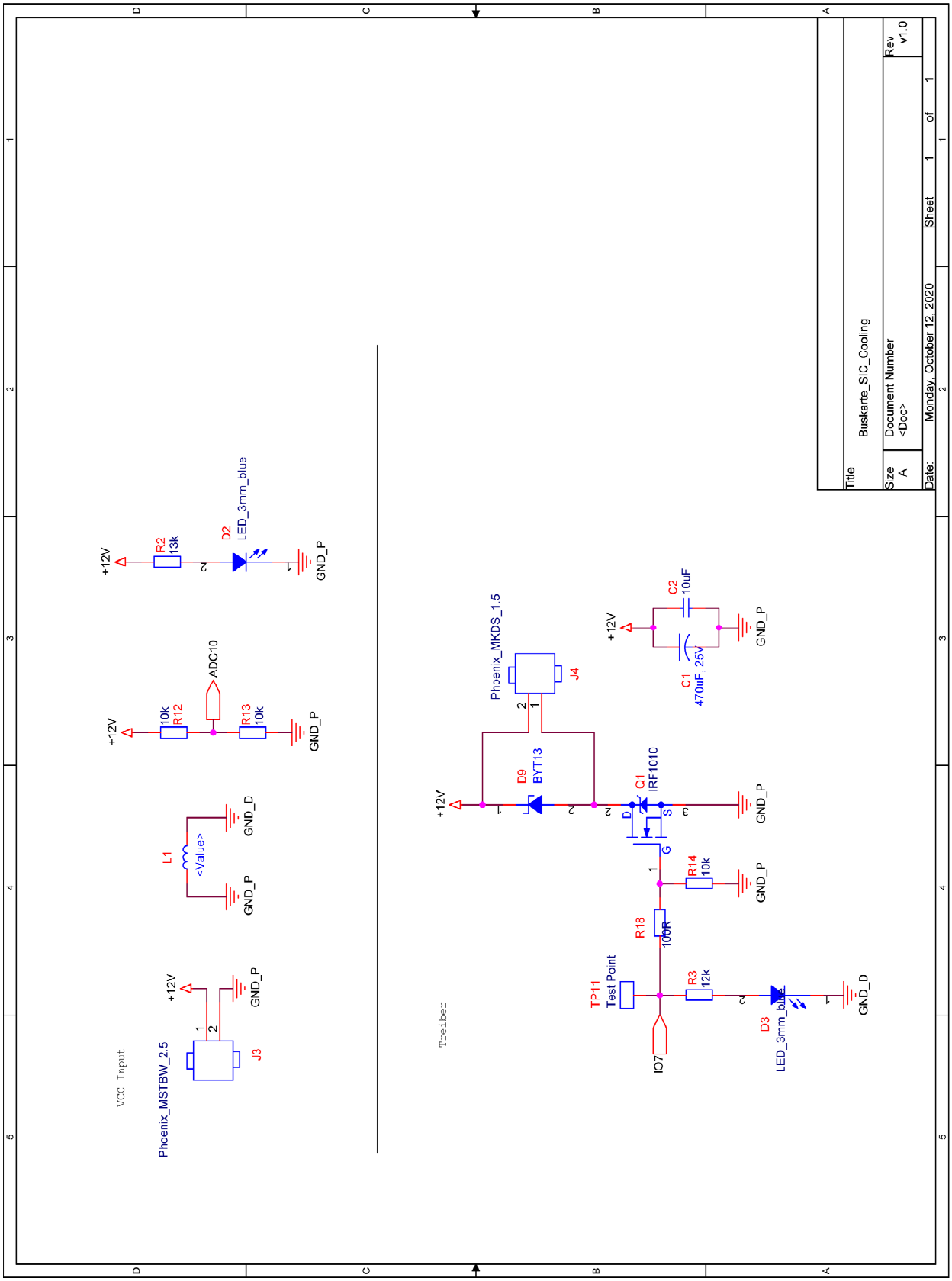



Board Interconnect
Signal Input
LEDs
J11
J12
Hole_M3
Hole_M3
PE0
J8
Harting_SEK_10_male
GND_D
SIG_V2
SIG_V1
SIG_V3
LED_230
SIG_V5
SIG_V4
J1
SUB-D_09_male
+5V
C2
22uF
R13
R12
D7
LED_3mm_blue
LED_230
R11
D6
R10
D5
R9
D4
R8
D3
R7
D2
R6
D1
2K7
1K
GND_D
Title
Ventiltreiber - Board Top (B2)
Size
A
Document Number
<Doc>
Rev
v1.0
Date:
Tuesday, September 08, 2020
Sheet
1
of
1

Schaltplan Buskarte Kühlsystem




Digital-Inputs
Analog-Input
SPI (optical)
ERROR LED
Connector Ventiltreiber
Title
Buskarte_SIC_Cooling
Size
A
Document Number
<Doc>
Rev
v1.0
Date:
Monday, October 12, 2020
Sheet
1
of
1
+5V
GND_D
GND_A
+15V
IO10
IO11
IO12
IO13
IO14
IO22
IO23
IO24
IO8
IO15
IO25
IO16
IO26
ADC7
J2
J5
J6
J7
J8
J9
J10
J11
D4
D5
D6
D7
D8
R4
R5
R6
R7
R8
R9
R10
R11
R15
R16
R17
R19
R20
R21
R22
C3
C4
U1
U2
U3
U4
TP3
TP4
TP5
TP6
TP7
TP8
TP9
SUB-D_09_male
Sub-D_Shield
Phoerix_MKDS_1.5
Phoenix_MKDS_1.5
LED_3mm_blue
LED_3mm_red
HFBR15X7Z
LT1637
Test Point
2k2
10k
4k7
120R
330R
POT_10k
10uF
100nF


Title
Buskarte_SIC_Cooling
Size
A
Document Number
<Doc>
Rev
v1.0
Date:
Monday, October 12, 2020
Sheet
1
of
1
+12V
R2
13k
D2
LED_3mm_blue
GND_P
ADC10
R12
10k
R13
10k
L1
<Value>
GND_D
VCC Input
Phoenix_MSTBW_2.5
J3
Phoenix_MKDS_1.5
J4
D9
BYT13
C2
10uF
C1
470uF, 25V
Q1
IRF1010
R14
10k
R18
100R
TP11
Test Point
IO7
R3
12k
D3
LED_3mm_blue
Treiber

Busbelegung

ILEA-Bus

	Belegung	Busfunktion	Dspacename	Dspace-Pin	Belegung	Busfunktion	Dspacename	Dspace-Pin	Belegung	Busfunktion	Dspacename	Dspace-Pin	
		c				b				a			
1		DAC	AO1 ch14	Analog I/O B20		DAC	AO1 ch16	Analog I/O B18		Signal Ground			1
2		DAC	AO1 ch10	Analog I/O B24		DAC	AO1 ch12	Analog I/O B22		Signal Ground			2
3		DAC	AO1 ch6	Analog I/O B28		DAC	AO1 ch8	Analog I/O B26		Signal Ground			3
4		DAC	AO1 ch2	Analog I/O B32		DAC	AO1 ch4	Analog I/O B30		Signal Ground			4
5			Keine Verbindung				Keine Verbindung				Keine Verbindung		5
6	PWM_U1	PWM / GPIO	P1 DIO1 ch1	Digital I/O A17	PWM_U2	PWM / GPIO	P1 DIO1 ch4	Digital I/O A14		Digital Ground	GND		6
7	PWM_V1	PWM / GPIO	P1 DIO1 ch2	Digital I/O A16	PWM_V2	PWM / GPIO	P1 DIO1 ch5	Digital I/O A13		Digital Ground	GND		7
8	PWM_W1	PWM / GPIO	P1 DIO1 ch3	Digital I/O A15	PWM_W2	PWM / GPIO	P1 DIO1 ch6	Digital I/O A12		Digital Ground	GND		8
9	PWM Pumpe / (MAXV IO1_Bank1)	GPIO	P1 DIO1 ch7	Digital I/O A11	MAXV IO1_Bank3 / Wasserstand 1 (unten)	GPIO	P1 DIO1 ch11	Digital I/O A7		Digital Ground	GND		9
10	Ventil 5 (unbenutzt) / (MAXV IO2_Bank1)	GPIO	P1 DIO1 ch8	Digital I/O A10	MAXV IO2_Bank3 / Wasserstand 2 (oben)	GPIO	P1 DIO1 ch12	Digital I/O A6		Digital Ground	GND		10
11	NoError Fehlerkarte / (MAXV IO3_Bank1)	GPIO	P1 DIO1 ch9	Digital I/O A9	MAXV IO3_Bank3 / Wasserstand 3 (unbenutzt)	GPIO	P1 DIO1 ch13	Digital I/O A5		Digital Ground	GND		11
12	NoError Dspace / (MAXV IO4_Bank1)	GPIO	P1 DIO1 ch10	Digital I/O A8	MAXV IO4_Bank3 / Wasserstand 4 (unbenutzt)	GPIO	P1 DIO1 ch14	Digital I/O A4		Digital Ground	GND		12
13	MAXV IO1_Bank2 / FehlerKarte Out LWL	GPIO	P2 DIO1 ch17	Digital I/O A49	MAXV IO1_Bank4 / SPI MISO	GPIO	P2 DIO1 ch21	Digital I/O A45		Digital Ground	GND		13
14	MAXV IO2_Bank2 / NoError Logikkarte	GPIO	P2 DIO1 ch18	Digital I/O A48	MAXV IO2_Bank4 / SPI CLOCK	GPIO	P2 DIO1 ch22	Digital I/O A44		Digital Ground	GND		14
15	MAXV IO3_Bank2 / Freigabe Logikkarte	GPIO	P2 DIO1 ch19	Digital I/O A47	MAXV IO3_Bank4 / SPI MOSI	GPIO	P2 DIO1 ch 23	Digital I/O A43		Digital Ground	GND		15
16	MAXV IO4_Bank2	GPIO	P2 DIO1 ch20	Digital I/O A46	MAXV IO4_Bank4 / SPI CS	GPIO	P2 DIO1 ch 24	Digital I/O A42		Digital Ground	GND		16
17	MAXV IO1_Bank5 / Ventil 4 (Luft)	GPIO	P1 DIO1 ch15	Digital I/O A3	MAXV IO2_Bank5 / Ventil 3 (Mischung 3)	GPIO	P2 DIO1 ch25	Digital I/O A41		Digital Ground	GND		17
18	MAXV IO3_Bank5 / Ventil 2 (Mischung 2)	GPIO	P1 DIO1 ch16	Digital I/O A2	MAXV IO4_Bank5 / Ventil 1 (Mischung 1)	GPIO	P2 DIO1 ch26	Digital I/O A40		Digital Ground	GND		18
19	-	PHI90	P2 DIO1 ch27	Digital I/O A39	-	/PHI90	P2 DIO1 ch 30	Digital I/O A36		Digital Ground	GND		19
20	-	PHI0	P2 DIO1 ch28	Digital I/O A38	-	/PHI0	P2 DIO1 ch 31	Digital I/O A35		Digital Ground	GND		20
21	-	IDX	P2 DIO1 ch29	Digital I/O A37	-	/IDX	P2 DIO1 ch 32	Digital I/O A34		Digital Ground	GND		21
22		5V Versorgung	Keine Verbindung zu dSpace			5V Versorgung	Keine Verbindung zu dSpace			5V Versorgung	Keine Verbindung zu dSpace		22
23		Digital Ground	GND			Digital Ground	GND			Digital Ground	GND		23
24			Keine Verbindung				Keine Verbindung				Keine Verbindung		24
25		15V Versorgung	Keine Verbindung zu dSpace			15V Versorgung	Keine Verbindung zu dSpace			15V Versorgung	Keine Verbindung zu dSpace		25
26		Analog Ground	Über Ferrit FB1 mit GNDS verbunden			Analog Ground	Über Ferrit FB1 mit GNDS verbunden			Analog Ground	Über Ferrit FB1 mit GNDS verbunden		26
27		-15 V Versorgung	Keine Verbindung zu dSpace			-15 V Versorgung	Keine Verbindung zu dSpace			-15 V Versorgung	Keine Verbindung zu dSpace		27
28	I_U	ADC	AI1 ch22	Analog I/O A3	I_V	ADC	AI1 ch19	Analog I/O A5		Signal Ground			28
29	I_W	ADC	AI1 ch16	Analog I/O A7	U_ZK BOT (MAXV U_Zka)	ADC	AI1 ch13	Analog I/O A9		Signal Ground			29
30	Überwachung VCC Pumpe / (MAXV I_Ub)	ADC	AI1 ch10	Analog I/O A11	Analog In / (MAXV I_Vb)	ADC	AI1 ch7	Analog I/O A13		Signal Ground			30
31		ADC	AI1 ch4	Analog I/O A15	U_ZK TOP (MAXV U_Aca)	ADC	AI1 ch1	Analog I/O A17		ADC	AI1 ch6	Analog I/O A30	31
32	(Fehlerkarte Temp)	ADC	AI1 ch2	Analog I/O A49		ADC	AI1 ch3	Analog I/O A32		ADC	AI1 ch5	Analog I/O A47	32